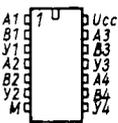


# Mikrorechner in der Amateurmeßtechnik

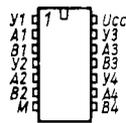
Andreas  
Bogatz



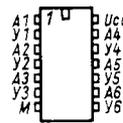
DL 000, DL 003,  
DL 008, DL 037,  
DL 086



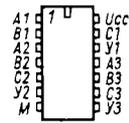
DL 002



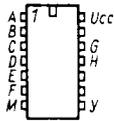
DL 004, DL 074



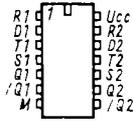
DL 010



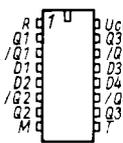
DL 030



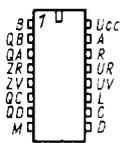
DL 074



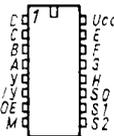
DL 175



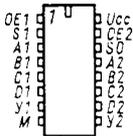
DL 192, DL 193



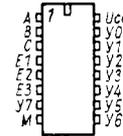
DL 251



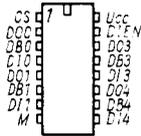
DL 253



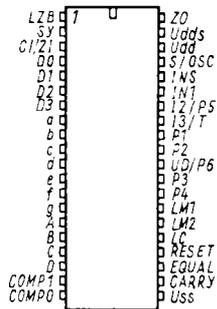
DS 8205



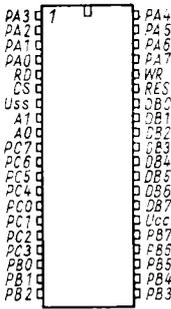
DS 8276



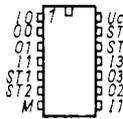
U 125



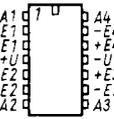
8255



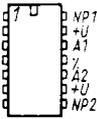
U 4066



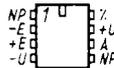
B084



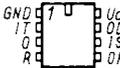
B083



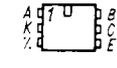
B081



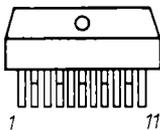
B555



MB 104



A 2005



A 2030



B589



Anschlußbelegungen  
der im Buch verwendeten IS

ANDREAS BOGATZ

# Mikrorechner in der Amateur- meßtechnik



Militärverlag  
der Deutschen Demokratischen  
Republik



**Bogatz, A.;**  
**Mikrorechner in der Amateurmeßtechnik –**  
**Berlin: Militärverlag der DDR (VEB), 1988. –**  
**112 S.: 96 Bilder, 29 Programme**

**ISBN 3-327-00553-2**

**1. Auflage**  
**© Militärverlag der Deutschen Demokratischen Republik (VEB) – Berlin, 1988**  
**Lizenz-Nr. 5**  
**Lichtsatz: INTERDRUCK Graphischer Großbetrieb Leipzig – III/18/97**  
**Druck und buchbinderische Weiterverarbeitung:**  
**Druckerei des Ministeriums für Nationale Verteidigung**  
**(VEB) – Berlin – 30348-8**  
**Lektor: Steffen Würtenberger**  
**Zeichnungen: Sybille Valley, Christa Rothan**  
**Typografie: Martina Schwarz**  
**Redaktionsschluß: 5. Dezember 1987**  
**LSV 3539**  
**Bestellnummer: 747 055 2**  
**00580**

# Inhaltsverzeichnis

<b>Vorwort</b> . . . . .	4	<b>3. Signalaufnahme mit Mikrorechner-Peripherie</b> . . . . .	61
<b>1. Interface-Schaltungen</b> . . . . .	5	3.1. Gleichspannungsmessung . . . . .	61
1.1. Peripherie-Schaltkreise . . . . .	5	3.1.1. Monolithischer AD-Wandler mit IS C570, C571 . . . . .	62
1.1.1. Parallel-Port mit einfachen BUS-Treibern . . . . .	5	3.1.2. AD-Wandler mit IS C520 . . . . .	66
1.1.2. Parallel-Port PIO U855 . . . . .	5	3.1.3. AD-Wandler mit dem System C500 . . . . .	68
1.1.3. Serial-Port SIO U856 . . . . .	9	3.1.4. AD-Wandler nach dem charge-balancing-Verfahren . . . . .	78
1.1.4. Zähler/Zeitgeber CTC U857 . . . . .	12	3.2. Wechselspannungsmessung . . . . .	82
1.1.5. Parallel-Port 8255 . . . . .	13	3.2.1. Aktiver Vollweggleichrichter . . . . .	82
1.2. Standard-Schnittstellen . . . . .	15	3.2.2. Lock-in-Gleichrichter . . . . .	83
1.2.1. Die V.24-Schnittstelle . . . . .	15	3.3. Programmierbare Verstärker . . . . .	84
1.2.2. Die Centronics-Schnittstelle . . . . .	21	3.4. Frequenzzähler . . . . .	86
1.2.3. Der IEC-625-Bus . . . . .	24	3.4.1. Rechneranschluß von TTL-Frequenzzählern . . . . .	88
1.2.4. IFSP-Parallelschnittstelle . . . . .	25	3.4.2. Frequenzzähler mit IS U125 . . . . .	92
1.2.5. IFSS-Serielle Schnittstelle . . . . .	25	3.4.3. Frequenzzähler unter Nutzung von CTC . . . . .	94
1.2.6. IFSR-Serielle Schnittstelle . . . . .	27	3.5. Temperaturmessung . . . . .	100
<b>2. Signalerzeugung mit Mikrorechnerperipherie</b> . . . . .	28	3.5.1. Temperaturmeßkopf mit pn-Übergang . . . . .	100
2.1. Gleichspannungserzeugung . . . . .	28	3.5.2. Temperaturfernenmeßkopf mit PT100 . . . . .	101
2.1.1. Monolithischer DA-Wandler C565 . . . . .	28	<b>4. Signalverarbeitung mit Mikrorechnern</b> . . . . .	103
2.1.2. DA-Wandler mit Pulsdauermodulation . . . . .	31	4.1. Meßwertglättung . . . . .	103
2.1.3. Gleichspannungsnetzteil . . . . .	35	4.2. Extremwerte . . . . .	104
2.2. Wechselspannungserzeugung . . . . .	35	4.3. Einbindung von Maschinenroutinen in BASIC . . . . .	105
2.2.1. Sinusoszillator mit Wienbrücke . . . . .	36	<b>5. Allgemeine Hinweise zum Schaltungsaufbau</b> . . . . .	110
2.2.2. Dreieck-Rechteck-Funktionsgenerator . . . . .	38	5.1. Aufbau der Digitalschaltungen . . . . .	110
2.2.3. Rechnergesteuertes Dämpfungsglied . . . . .	38	5.2. Aufbau der Analogschaltungen . . . . .	111
2.2.4. Multifunktionsgenerator . . . . .	40	<b>6. Literatur</b> . . . . .	112
2.3. Ansteuerung von Motoren und anderen Lasten . . . . .	51		
2.3.1. Ansteuerung von Gleichspannungsmotoren . . . . .	51		
2.3.2. Ansteuerung von Schrittmotoren . . . . .	54		
2.3.3. Steuerung von Netzspannungsverbrauchern . . . . .	57		

# Vorwort

Der verstärkte Einsatz von Mikrorechnern in kommerziellen Meßgeräten und Steuerungssystemen steigert ständig deren Leistungsfähigkeit und Einsatzvielfalt. Wesentlich ist dabei auch der Trend, immer mehr Meßwertverarbeitungsfunktionen vom Bediener weg in das Meßgerät zu verlagern. Als Beispiel sei hier die «Dezibel-Rechnung», d. h. die logarithmische Verhältnisbildung einer Eingangs- und einer Ausgangsgröße, genannt. Weitere Funktionen sind z. B. die Mittelwertbildung (Ersatz der analogen Integration) und eine exakte Bedienerführung bei der Vorbereitung der Messung, indem nacheinander je nach Art der aus einem Menü ausgewählten Meßfunktion die dafür eventuell notwendigen Einstellparameter vom Bediener abgefragt werden.

Die Bedieneroberfläche solcher Meßgeräte wandelt sich dabei in die von der Rechentechnik her bekannte: An die Stelle von Vorwahlschaltern und entsprechend beschrifteter Frontplatte treten Tastatur und Display.

Die starke Verbreitung von Mikrorechnern in Form von Einplatinenrechnern bis hin zum hochwertigen Kleincomputer im Hobby- bzw. Amateurbereich gestattet es, sich auch auf diesem Sektor mit rechnergestützter Meß-, Steuer- und Regelungstechnik zu beschäftigen.

Das vorliegende Buch wendet sich an den fortgeschrittenen Elektronikamateur. Dabei werden Grundkenntnisse digitaler Schaltungstechnik ebenso vorausgesetzt wie Grundbegriffe im Umgang mit Mikroprozessoren und deren Peripherie-Schaltkreisen. Zu beiden Themenkreisen existiert eine ausreichende Menge Basisliteratur auch für den Amateur. Nach einer Wiederholung der Funktionsweise von Ein- und Ausgabebaugruppen wird eine Übersicht der Standardschnittstellen gegeben. Danach folgt die Vorstellung von erprobten Beispielen zur Meßsignalerzeugung, Meßsignalaufnahme und zur Meßsignalverarbeitung. Bei allen Applikationen wird neben der Hardware- besonders auf die Softwarebeschreibung Wert gelegt.

Markranstädt, im Dezember 1986

Dipl.-Phys. *Andreas Bogatz*

# 1. Interface-Schaltungen

Die Voraussetzung für die Kommunikation des Mikrorechners mit seiner Umwelt – in unserem Fall mit dem Meßprozeß – ist die Schaffung von geeigneten Schnittstellen. Über diese sollen dann periphere Geräte, etwa ein programmierbares Netzgerät, ein Frequenzgenerator, ein Frequenzzähler, oder aber Relais, Motoren, Meßfühler usw. angeschlossen werden. Für diese Aufgabe stehen innerhalb einer Mikroprozessor-Schaltkreisfamilie jeweils spezielle Schaltkreistypen zur Verfügung. Um das Zusammenschalten von industriellen Meßgeräten mit Computern zu erleichtern, haben sich im Verlaufe der Zeit einige Schnittstellen als genormt durchgesetzt oder sind als Quasi-Standard weit verbreitet.

Bevor jedoch auf diese Standardschnittstellen eingegangen wird, erfolgt eine kurze Wiederholung der Funktionsweise der Peripherie-Elemente des Mikroprozessorsystems *U880*, da einerseits Standardschnittstellen nicht bei allen Kleincomputern vorhanden sind und andererseits Eigenbauprojekte ebenfalls auf diese Peripherie-Schaltkreise zurückgreifen müssen. Außerdem können Standardschnittstellen einfach mit diesen Peripherie-Schaltkreisen realisiert werden.

## 1.1. Peripherie-Schaltkreise

### 1.1.1. Parallel-Port mit einfachen BUS-Treibern

Die einfachste Variante einer Parallelschnittstelle ist in Bild 1.1 angegeben. Dabei werden jeweils für einen Eingabeport und einen Ausgabeport 2 getrennte BUS-Treiberschaltkreise verwendet. Diese Lösung ist vor allem beim Ausgabeport vorteilhaft, da die BUS-Treiberschaltkreise gegenüber den speziellen Interface-Schaltkreisen erheblich höhere Ausgangsströme zulassen und somit z. B. LEDs oder Relais direkt anschließbar sind.

Allen Schnittstellen gemeinsam ist die strukturelle Unterteilung in den Datenzwischenpeicher und die zugehörige Adreßselektionsschaltung. Dabei kann im wesentlichen zwischen 2 Verfahren der Adreßdekodierung unterschieden werden: dem Stichleitungsprinzip und der vollständigen Adreßdekodierung (unter Umständen auch unter Nutzung des höherwertigen Adreßbus).

Das Stichleitungsprinzip wird oft bei einfachen

Kleincomputern angewandt und zeichnet sich durch besonders einfache Schaltungstechnik aus. Bild 1.1a zeigt die praktische Realisierung. Hierbei werden nicht alle Leitungen des Adreßbus in die Selektion einbezogen, sondern nur eine. Durch diese 1-aus-8-Selektion können also nur 8 Ein-/Ausgabeadressen benutzt werden, was bei einfachen Anwendungen jedoch ausreichend ist. Vorsicht ist aber bei der Handhabung solcher Schnittstellen geboten, da diese Adreßselektion nicht eindeutig ist! Im Beispiel Bild 1.1a werden die Ports mit dem Signal L-Pegel an AB7, d. h. mit allen Adressen zwischen 00H und 7FH bzw. 0 und 127 dezimal angesprochen.

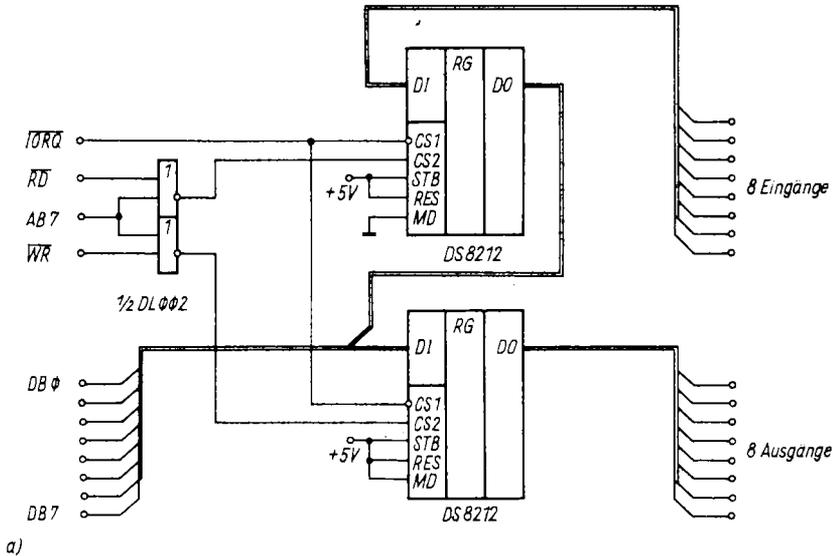
Das Prinzip der vollständigen Adreßselektion ist zwar schaltungstechnisch aufwendiger, erlaubt jedoch eindeutig die Auswahl von bis zu 256 Ein-/Ausgabeadressen, wobei meist der niederwertige Adreßbus, mitunter aber auch zusätzlich der höherwertige Adreßbus ausgewertet wird. Bild 1.1b veranschaulicht diese wesentlich komfortablere Art der Adreßselektion. Mit dem Dekoderschaltkreis *DS8205* werden die Ports nur unter der Adresse 80H bzw. 128 dezimal aktiv.

### 1.1.2. Parallel-Port PIO *U855*

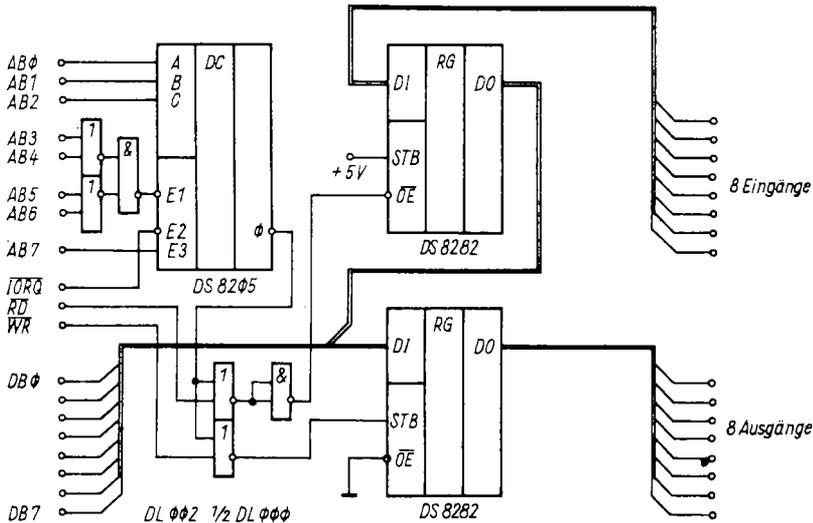
Die PIO *U855* ist der zum System *U880* gehörige Parallel-Interfaceschaltkreis. Er enthält in einem 40poligen Gehäuse 2 unabhängige TTL-kompatible 8-bit-Ein-/Ausgabe-Kanäle, die in ihren Eigenschaften programmierbar sind. Als wesentlicher Vorteil gegenüber einfachen BUS-Treiberschaltkreisen sei die einfache Möglichkeit der Einbindung in das komfortable Interruptsystem des Prozessors *U880* genannt. Eine sehr umfangreiche Beschreibung dieses Schaltkreises findet man z. B. in [1].

An dieser Stelle sollen an 2 Beispielen die Anbindung an die Prozessor-Hardware sowie eine Zusammenfassung der Betriebsarten und deren Programmierung gezeigt werden.

Zunächst zeigt Bild 1.2 die Einbindung einer PIO in ein Minimalsystem. Dabei werden die Datenbusanschlüsse der PIO direkt mit dem Prozessordatenbus verbunden. Die Steuersignale /IORQ, /M1 und /RD werden ebenfalls direkt an die PIO herangeführt. Das Taktsignal wird über Leistungsgatter an den entsprechenden Takteingang der PIO angeschlossen. Da hier im Unterschied zu allen anderen Signalen der TTL-Pegel nicht ausrei-



a)



b)

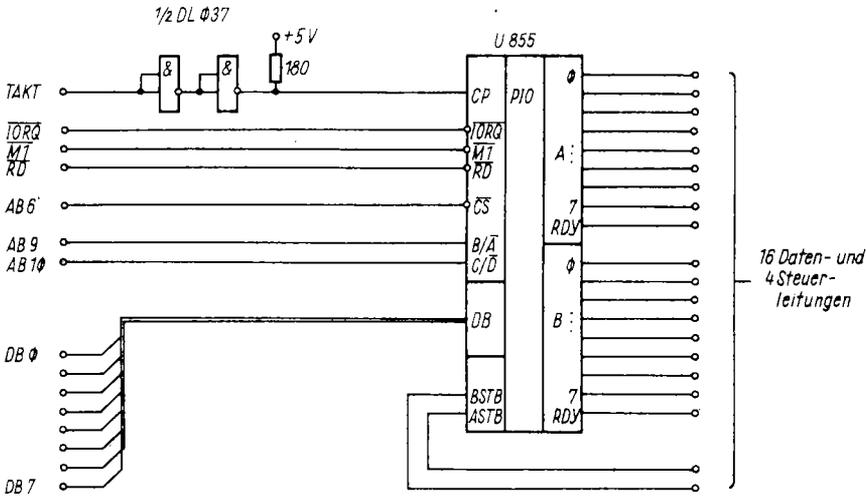
**Bild 1.1** Parallelport mit einfachen Buspuffern:  
 a - Adreßselektion mit Stichleitung AB7 = low,  
 b - vollständige Adreßselektion

chen würde, muß der 5-V-Pegel mit Hilfe eines niederohmigen Widerstands «hoch gebunden» werden.

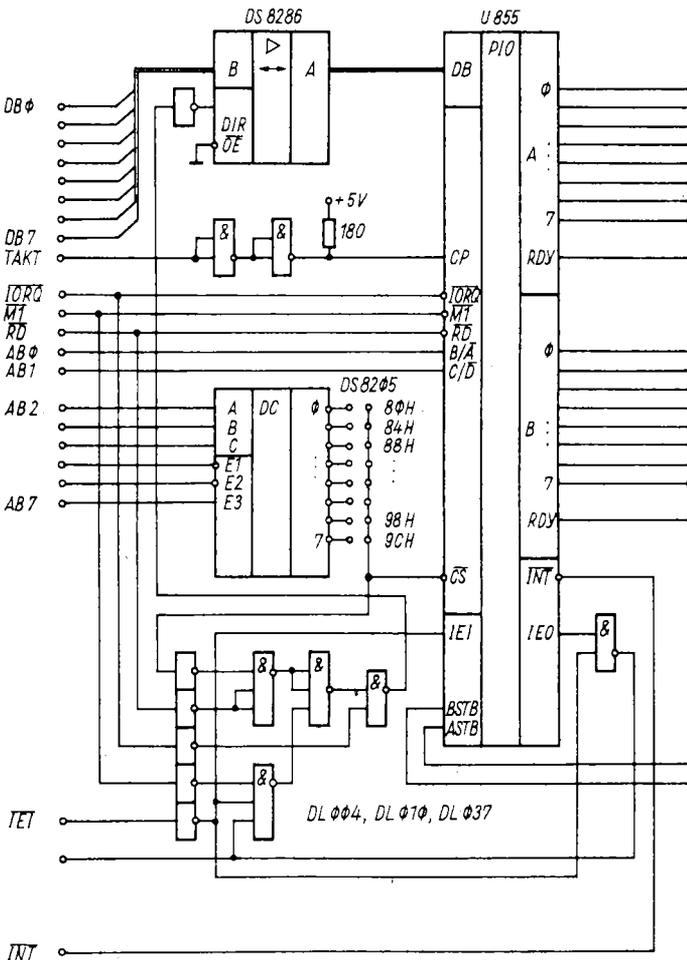
Da mit Hilfe des Stichleitungsprinzips selektiert werden soll (manche Rechner lassen nur dies zu), wird das Chip-Select-Signal direkt mit einer der niederwertigen Adreßbusleitungen verbunden. Im Beispiel ergibt sich mit AB6 als Adresse BFH oder 191 dezimal. Um nun aber die entsprechenden

Steuer- bzw. Datenkanäle der PIO anzusprechen, ist es notwendig, die Auswahlssignale B/A bzw. C/D mit dem höherwertigen Adreßbus zu verbinden.

Bei der Programmierung müssen nun indirekte OUT-Befehle verwendet werden und BC entsprechend geladen sein. Das folgende Beispiel programmiert Port A der PIO in Bild 1.2 als Eingabeport:



**Bild 1.2**  
 Parallelport mit PIO unter Nutzung des Stichleitungsprinzips und des höherwertigen Adreßbusses



**Bild 1.3**  
 Parallelport mit PIO bei vollständiger Adreßselektion und Datenbuspufferung sowie Einbindung in eine Interruptprioritätenkette

LD BC,02BFH ; STEUERN A,ADRESSE  
BFH  
LD A,0FH ; STEUERWORT BYTE-  
AUSGABE  
OUT A ; AUSGEBEN

Bei der Softwaregestaltung ist zu beachten, daß hierbei keine repetierenden Blockausgabe- bzw. Blockeingabebefehle verwendbar sind. Ein Ausweg wäre die Benutzung der beiden niederwertigsten Adreßbuslinien für B/A- bzw. C/D-Selekt, wodurch unter Beibehaltung des Sticheleitungsprinzips nur noch 1-aus-6 Peripherieelemente ansprechbar wären.

Bild 1.3 zeigt die Einordnung einer PIO in ein Prozessorsystem mit vollständiger Adreßselektion und Datenbustreibern. Wegen der Verwendung von Datenbustreibern erhöht sich der notwendige Schaltungsaufwand, jedoch sollte in größeren Systemen nicht darauf verzichtet werden.

Da der Datenbus im Zweirichtungsverkehr betrieben wird, ist eine Erkennungslogik zur Richtungsumschaltung notwendig. Wegen der Notwendigkeit der Erkennung des RETI-Befehls durch die PIO muß der Datenbus von der PIO immer abgehört werden können, weshalb die CS-Signale der Datenbuspuffer ständig aktiv sind. Die Umschal-

Tabelle 1.1. Steuerworte zur Programmierung der PIO U 855

Interruptvektor

V7	V6	V5	V4	V3	V2	V1	V0
----	----	----	----	----	----	----	----

Betriebsartenauswahl

M1	M0	0	0	1	1	1	1
----	----	---	---	---	---	---	---

- 0 0 - Byte-Ausgabe
- 0 1 - Byte-Eingabe
- 1 0 - bidirektional (nur Kanal A)
- 1 1 - bit-Betrieb

Ein-/Ausgabewahlwort für bit-Betrieb

IO7	IO6	IO5	IO4	IO3	IO2	IO1	IO0
-----	-----	-----	-----	-----	-----	-----	-----

IO<sub>i</sub> - 1 = Eingang; 0 = Ausgang

Interrupt-Kontrollwort

EI	A/O	H/L	MF	0	1	1	1
----	-----	-----	----	---	---	---	---

- 0 - Maske folgt nicht
- 1 - Maske folgt
- 0 - L-Pegel aktiviert Interrupt
- 1 - H-Pegel aktiviert Interrupt
- 0 - OR-Verknüpfung der Interruptmaske
- 1 - AND-Verknüpfung der Interruptmaske
- 0 - Interrupt gesperrt
- 1 - Interrupt erlaubt

Maskierungswort (falls MF = 1 war)

M7	M6	M5	M4	M3	M2	M1	M0
----	----	----	----	----	----	----	----

M<sub>i</sub> - 1 = bit wird berücksichtigt; 0 = nicht

Interrupt-Kontrollwort

EI	0	0	0	0	0	1	1
----	---	---	---	---	---	---	---

- 0 - Interrupt gesperrt
- 1 - Interrupt erlaubt

tung der Datenbustreiber in Richtung Prozessor muß dagegen in folgenden Fällen erfolgen:

- beim Lesen von Daten aus der PIO und
- beim Lesen des Interruptvektors innerhalb des Interruptanerkennungszyklus bzgl. dieser PIO.

Realisiert wird die Adreßselektion mit dem *DS8205*, wobei die im Bild angegebenen Adressen mit Brücken einstellbar sind. Die Umschaltung der Richtung des Datenverkehrs erfolgt unter den oben genannten Bedingungen mit Hilfe der Verknüpfung der entsprechenden Steuerbusse.

Bei beiden Schaltungen, wie überhaupt in allen Schaltungen dieses Buches, wird vorausgesetzt, daß das RESET-Signal für die PIO ( $/M1 = L$ ,  $/RD = H$ ,  $/IORQ = H$ ) bereits systemweit von der Prozessorbaugruppe erzeugt wird. Falls dies nicht der Fall ist, muß eine entsprechende Schaltungsergänzung für das  $/M1$ -Signal der PIO durch die logische Verknüpfung:

$$/M1(PIO) = /M1 \text{ oder } /RESET$$

erfolgen.

Die Betriebsarten der PIO werden mit verschiedenen Steuerworten für jeden Kanal getrennt programmiert. Dabei kann die Betriebsart «bidirektional» nur für den Kanal A programmiert werden, wobei dann Kanal B in die Betriebsart «Bitbetrieb» versetzt werden muß, weil alle 4 Handshake-Signale ARDY, BRDY, ASTRB und BSTRB für den Kanal A benötigt werden. Bei der Programmierung der Betriebsart «Bitbetrieb» sollte sicherheitshalber stets eine Interruptmaske (FFH, falls nicht benötigt) ausgegeben werden, da sonst in speziellen, nicht immer vorauszusehenden Fällen ein Interrupt ausgelöst werden könnte. Eine Zusammenfassung der Programmierung soll mit der Tabelle 1.1. gegeben werden. Dort ist ersichtlich, welche Steuerwörter in welcher Reihenfolge zur Einstellung der gewünschten Betriebsart

notwendig sind, wobei zur Programmierung nicht notwendige bit konsequent auf Null gesetzt sind.

### 1.1.3. Serial-Port SIO U856

Die SIO *U856* ist das zum System *U880* gehörende serielle Interface. Der Schaltkreis enthält in einem 40poligen Gehäuse je 2 unabhängige serielle Sende- und Empfangskanäle. Dabei kann sowohl die Art der Datenübertragung als auch die Übertragungsgeschwindigkeit sehr freizügig programmiert werden.

Durch die Vielzahl der möglichen Betriebsarten erscheint die Programmierung der SIO zunächst sehr unübersichtlich. Über viele Dinge braucht jedoch nicht nachgedacht zu werden, solange sie nicht benutzt werden sollen. Die entsprechenden bit der Steuerworte bleiben dann inaktiv.

Wegen der vielen Steuerworte und um mit einer Steueradresse pro Kanal auszukommen, wird mit einem Registerzeiger im Schreibregister 0 gearbeitet. Soll also in das Schreibregister 5 ein Steuerwort eingeschrieben werden, so muß zuvor das Steuerwort 05 an den entsprechenden SIO-Kanal gesendet werden. Analog wird beim Auslesen der entsprechenden Leseregister verfahren, auch hier muß zuvor die zu lesende Leseregisternummer als Steuerwort gesendet werden.

Weiterhin ist zu beachten, daß die Interruptvektorregister (Schreibregister 2 bzw. Leseregister 2) nur im Kanal B vorhanden sind und daher nur über diesen Kanal angesprochen werden können. Tabelle 1.2. faßt die Steuerworte für die Programmierung zusammen, ausführliche Erläuterungen können z. B. [1] entnommen werden.

Der SIO wird in gleicher Weise, wie bei der PIO beschrieben, an die Prozessor-Hardware ange-

Tabelle 1.2. Steuerworte zur Programmierung der SIO *U856*

Schreibregister 0

C1	C0	R2	R1	R0	P2	P1	P0	
					*...	*...	*...	- Register-Zeiger 0...7
		0	0	0				- keine Wirkung
		0	0	1				- SDLC-Mode: Abbruch senden
		0	1	0				- Reset Ext/Status-Interrupt
		0	1	1				- Reset SIO-Kanal
		1	0	0				- Reset Empfänger-Interrupt
		1	0	1				- Reset Sender-Interrupt
		1	1	0				- Reset Fehlerbedingungen
		1	1	1				- Software-RETI
0	0							- keine Wirkung
0	1							- Reset Empfänger-CRC
1	0							- Reset Sender-CRC
1	1							- Reset CRC-Status

### Schreibregister 1

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- Sperrung externer Interrupts
							1	- Freigabe externer Interrupts
						0		- Sperrung Sender-Interrupt
						1		- Freigabe Sender-Interrupt
					0			- Interruptvektor konstant
					1			- Status beeinflusst Vektor
			0	0				- Sperrung Empfänger-Interrupt
			0	1				- Empfänger-Interrupt beim ersten Charakter oder Fehler
			1	0				- Empfänger-Interrupt bei jedem Charakter, Parität beeinflusst I-Vektor
			1	1				- ebenso, Parität aber ohne Einfluß
		0						- Wait/Ready bei Sender voll
		1						- Wait/Ready bei Empfänger leer
	0							- Wait-Funktion
	1							- Ready-Funktion
0								- Wait/Ready gesperrt
1								- Wait/Ready freigegeben

### Schreibregister 2

V7	V6	V5	V4	0	0	0	0	
*...	*...	*...	*...	*...	*...	*...	*...	- Interruptbasisvektor (nur Kanal B!)

Dieser Vektor wird bei entsprechender Freigabe modifiziert:

					0	0		- Senderpuffer ist leer
					0	1		- Ext/Statusänderung
					1	0		- Empfänger-Charakter verfügbar
					1	1		- spezielle Empfängerbedingung
			0					- Kanal B
			1					- Kanal A

### Schreibregister 3

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- Empfänger gesperrt
							1	- Empfänger freigegeben
						0		- Lade
						1		- Ladesperre } Synchroncharaktere
					0			- SDLC ohne Adreßkontrolle
					1			- SDLC mit Adreßkontrolle
				0				- Empfänger-CRC gesperrt
				1				- Empfänger-CRC freigegeben
			0					- Sperre Verfolgungsmodus
			1					- Freigabe Verfolgungsmodus
		0						- selbständige Freigabe
		1						- Freigabe mit DCD bzw. CTS
0	0							- Empfänger 5-bit-Charakter
0	1							- Empfänger 7-bit-Charakter
1	0							- Empfänger 6-bit-Charakter
1	1							- Empfänger 8-bit-Charakter

#### Schreibregister 4

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- Parität gesperrt
							1	- Parität wird erzeugt
						0		- ungerade Parität
						1		- gerade Parität
0	0	0	0	0	0			- Monosync-Mode
0	0	0	1	0	0			- Bisync-Mode
0	0	1	0	0	0			- SDLC-Mode
0	0	1	1	0	0			- Externsync-Mode
		0	0	0	1			- asynchron 1 Stopbit
		0	0	1	0			- asynchron 1 1/2 Stopbit
		0	0	1	1			- asynchron 2 Stopbit
0	0							- asynchron Takt × 1
0	1							- asynchron Takt × 16
1	0							- asynchron Takt × 32
1	1							- asynchron Takt × 64

#### Schreibregister 5

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- Sender-CRC gesperrt
							1	- Sender-CRC freigegeben
						0		- Keine Sendebereitschaft
						1		- Sendebereitschaft (RTS)
					0			- SDLC-CRC-Mode
					1			- CRC16-Mode
			0	0				- Sendesperrung, wenn fertig
			0	1				- Senderfreigabe
			1	0				- Sendesperrung sofort
	0	0						- Sender 5-bit-Charakter
	0	1						- Sender 7-bit-Charakter
	1	0						- Sender 6-bit-Charakter
	1	1						- Sender 8-bit-Charakter
0								- DTR inaktiv
1								- DTR aktiv

#### Schreibregister 6

S7	S6	S5	S4	S3	S2	S1	S0	
*...	*...	*...	*...	*...	*...	*...	*...	- Synchroncharakter für
								● Sender Monosync
								● erste 8 bit Bisync
								● SDLC-Adreßfeld

#### Schreibregister 7

S7	S6	S5	S4	S3	S2	S1	S0	
*...	*...	*...	*...	*...	*...	*...	*...	- Synchroncharakter für
								● Empfänger Monosync
								● zweite 8 bit Bisync
								● SDLC-Flag (01111110)

### Leseregister 0

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- Empfängerpuffer leer
							1	- Empfänger-Charakter verfügbar
						0		- kein Interrupt
						1		- Interrupt ist anhängig
					0			- Senderpuffer nicht leer
					1			- Senderpuffer ist leer
			0	x				- DCD-Zustand
			1					- Sync-Eingang aktiv oder Synchronisation vorhanden
								- Sync-Eingang inaktiv oder Synchronisation verloren
		x						- CTS-Zustand
	0							- Nachricht nicht zu Ende
	1							- Nachrichtenende (Sender)
0								- kein Abbruch erkannt
1								- Abbruch erkannt (SDLC)

### Leseregister 1

D7	D6	D5	D4	D3	D2	D1	D0	
							0	- noch Charaktere im Sender
							1	- alle Charaktere gesendet
				*...	*...	*...	...	- Restcode für SDLC-Mode
			0					- kein Paritätsfehler
			1					- Paritätsfehler erkannt
		0						- kein Empfängerüberlauf
		1						- Empfängerüberlauf
	0							- kein Format/CRC-Fehler
	1							- Format- oder CRC-Fehler
0								- kein SDLC-Formatende
1								- SDLC-Formatende erkannt

### Leseregister 2

V7	V6	V5	V4	V3	V2	V1	V0	
*...	*...	*...	*...	*...	*...	*...	*...	- Interruptvektor, eventuell modifiziert (nur über Kanal B lesbar)

schaltet. Da beide Schaltkreise prozessorseitig die gleichen Anschlüsse haben, kann in den Bildern 1.2 bzw. 1.3 die PIO gegen die SIO ausgetauscht werden. Lediglich der zusätzlich vorhandene RESET-Anschluß der SIO muß mit dem entsprechenden RESET-Signal des Prozessors verbunden werden.

#### 1.1.4. Zähler/Zeitgeber CTC U857

Ein weiterer Peripherieschaltkreis des Systems U880 ist der CTC U857. Dieser Schaltkreis enthält in einem 28poligen Gehäuse 4 8-bit-Zähler sowie 4 Vorteiler für Zeitgeberaufgaben. Auch dieser Schaltkreis ist in seinen Eigenschaften weitge-

hend programmierbar und besonders günstig einsetzbar als Ereigniszähler, als Taktgeber z. B. für die SIO, zur Realisierung einer Uhr und als Zähler in integrierenden DA- oder AD-Wandlern.

Die Programmierung der 4 CTC-Kanäle erfolgt durch entsprechende Steuerworte für jeden Kanal getrennt. Dabei muß lediglich beachtet werden, daß, falls im Kanalsteuerwort das bit «TC folgt» gesetzt ist, das nächste Steuerwort dieses Kanals stets in das Zeitkonstantenregister geladen wird.

Die zur Programmierung des CTC notwendigen Steuerwörter vermittelt Tabelle 1.3.

Auch bei der Anbindung des CTC an die Prozessor-Hardware gibt es keine Besonderheiten, denn hierfür gelten ebenfalls die im Abschnitt über die PIO getroffenen Aussagen. Insbesondere kann die

Tabelle 1.3. Steuerworte zur Programmierung des CTC U857

Interruptvektor							
V7	V6	V5	V4	V3	0	0	0
					*...	*...	- bits zeigen bei Interrupt Kanalnummer des unterbrechenden Kanals an
Kanalsteuerwort							
EI	M	V	F	T	TC	R	1
						0	- keine Unterbrechung
						1	- Rücksetzen/Unterbrechen
					0		- Zeitkonstante folgt nicht
					1		- Zeitkonstante folgt
				0			- Start selbständig
				1			- Start mit Triggerflanke (nur bei Zeitgeber)
			0				- Triggerflanke HL
			1				- Triggerflanke LH
		0					- Vorteiler 16 } (nur bei
		1					- Vorteiler 256 } Zeitgeber)
	0						- Zeitgeber
	1						- Zähler
0							- Interrupt-Verbot
1							- Interrupt erlaubt
Zeitkonstante (falls TC = 1 war)							
TC7	TC6	TC5	TC4	TC3	TC2	TC1	TC0
*...	*...	*...	*...	*...	*...	*...	*...
							- Zeitkonstante 01 ... FFH entsprechend 1...255; 00 = 256!

PIO in Bild 1.2 bzw. 1.3 direkt durch den CTC ersetzt werden, wobei die Anschlüsse CS0 und CS1 direkt den Anschlüssen A/B und C/D entsprechen. Zusätzlich ist auch hier der RESET-Anschluß mit dem entsprechenden Prozessorsignal zu verbinden.

### 1.1.5. Parallel-Port 8255

Ein ebenfalls häufig eingesetzter Parallel-Ein-/Ausgabe-Schaltkreis ist der 8255, der eigentlich dem 8080-System entstammt und in seinen Eigenschaften der PIO U855 ähnlich ist.

Bei diesem Schaltkreis im 40poligen Gehäuse handelt es sich um 3 unabhängige Parallelkanäle mit jeweils 8 bit Breite. Bild 1.4 zeigt die Anbindung des Schaltkreises an die Prozessor-Hardware mit Hilfe des Stichleitungsprinzips ohne Benutzung des höherwertigen Adreßbus. Ähnlich der PIO U855 wird der Schaltkreis 8255 über 4 Ausgabeadressen angesprochen. Dazu dienen die Leitungen A0 und A1 des Schaltkreises, wobei die in Tabelle 1.4. angegebene Zuordnung gilt.

Die bei der PIO U855 mögliche Vielfalt der Interruptbetriebsarten entfällt bei diesem Peripherie-schaltkreis. Da der Schaltkreis nur über eine Steueradresse verfügt, kann er nicht ganz so freizügig programmiert werden wie etwa die PIO U855.

Allerdings erlaubt dieser Schaltkreis, durch ein Steuerwort ein einzelnes bit des Port C zu setzen bzw. rückzusetzen, falls das bit 7 des Betriebsartensteuerworts gleich 1 ist.

Tabelle 1.5. zeigt eine Übersicht der zur Programmierung notwendigen Steuerworte, wobei nichtbenötigte bit konsequent 0 gesetzt sind. Beim 8255 erfolgt die Zusammenfassung von jeweils 12 bit zu einer Gruppe, dabei gilt:

- Gruppe A: Port A und der höherwertige Teil von Port C,
- Gruppe B: Port B und der niederwertige Teil von Port C.

Beide Gruppen werden über je einen Satz von Steuerbit im Betriebsartensteuerwort programmiert, falls das bit 7 des Betriebsartensteuerworts 0 ist.

Neben der Programmierung der Ports in Eingabe- bzw. Ausgaberrichtung können verschiedene Ar-

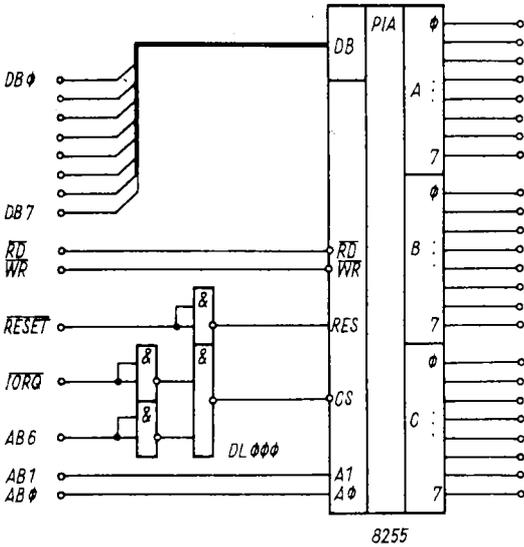


Tabelle 1.4.  
Adressierung der  
Kanäle der PIO 8255

A1	A0	Portzuordnung
0	0	Daten Kanal A
0	1	Daten Kanal B
1	0	Daten Kanal C
1	1	Steuerwort

Bild 1.4  
Parallelport mit PIO unter Nutzung der Stichleitung AB6 = low

Tabelle 1.5. Steuerworte zur Programmierung der PIO 8255 (siehe auch [2])

Betriebsartensteuerwort

0	M1	M0	AIO	ChIO	M	BIO	C1IO	
							0	- Ausgabe Port C Low-Teil
							1	- Eingabe Port C Low-Teil
						0		- Ausgabe Port B
						1		- Eingabe Port B
				0	0			- Mode 0 Gruppe B
				1	1			- Mode 1 Gruppe B
			0					- Ausgabe Port C High-Teil
			1					- Eingabe Port C High-Teil
								- Ausgabe Port A
								- Eingabe Port A
0	0							- Mode 0 Gruppe A
0	1							- Mode 1 Gruppe A
1	0							- Mode 2 Gruppe A

Dabei bedeuten:

- Mode 0 - Einrichtungsbetrieb ohne Handshake (zugehöriger Teilport C frei verfügbar)
- Mode 1 - Einrichtungsbetrieb mit Handshake (Teilport C als Handshake-Leitungen)
- Mode 2 - Zweirichtungsverkehr mit Handshake (Teilport C als Handshake-Leitungen)

<sup>\*)</sup> Die Datenrichtungsauswahl der Teilports C gilt streng genommen nur in der Mode 0 der entsprechenden Gruppe bzw. für die nicht für den Handshake benutzten bits.

bit-Steuerwort Port C

1	0	0	0	B2	B1	B0	P	
							0	- bit rücksetzen
							1	- bit setzen
				*	*	*	...	- Nummer des betreffenden bit von Port C

beitsregime (für die Gruppe A Mode 0, 1, 2 und für Gruppe B Mode 0, 1) eingestellt werden, die den Handshake-Betrieb des Ein-/Ausgabeports im Zusammenhang mit der Rechnerperipherie steuern.

## 1.2. Standard-Schnittstellen

In diesem Abschnitt wird eine kurze Übersicht der gebräuchlichsten Standard-Schnittstellen gegeben. Dabei kann aus Platzgründen natürlich nicht bis ins Detail vorgedrungen werden. Über die hier kurz vorgestellten Schnittstellen hinaus findet man in [3] einige veraltete, dennoch häufig bei Meßgeräten anzutreffende Interfaces wie etwa *SI 1.2* o. ä.

### 1.2.1. Die V.24-Schnittstelle

Die *V.24*-Schnittstelle – in den USA *RS-232-C* genannt – dient eigentlich zur Verbindung einer Dateneneinrichtung (DEE) mit einer Datenübertragungseinrichtung (DÜE). Dabei ist z. B. eine Dateneneinrichtung ein Computer und die Datenübertragungseinrichtung ein Akustikkoppler. Die Übertragung der Daten geschieht bei der *V.24*-Schnittstelle bitseriell im Zweirichtungsverkehr (bidirektional) mit einer wählbaren Übertragungsgeschwindigkeit von maximal 20 kBaud bei einer Leitungslänge von maximal 15 m. Weiterhin ist über die *V.24*-Schnittstelle voller Duplexbetrieb möglich, d. h., eine Dateneneinrichtung darf gleichzeitig Daten senden und empfangen. Bild 1.5 zeigt am Beispiel einer Computerkopplung über das Fernsprechnetz die Struktur einer Datenfernübertragung mit der *V.24*-Schnittstelle. Für eine Datennahübertragung, etwa zwischen einem Computer und einem Drucker, kann auf die Datenübertragungseinrichtung verzichtet werden und eine direkte Verbindung der Dateneneinrichtungen Computer und Drucker erfolgen. Eigentlich enthält die Empfehlung *V.24* nur die

Festlegungen über die Art der Schnittstellenleitungen, während die Empfehlung *V.28* die elektrischen Eigenschaften regelt. Dennoch verwendet man den Begriff *V.24* für die Schnittstelle in ihrer Gesamtheit. Verbindlich sind die Schnittstelleneigenschaften in den Normen DIN 66 020 bzw. TGL 29 077 festgelegt.

Von den vorgesehenen Signalleitungen werden i. allg. nur wenige benutzt, jedoch mindestens die Leitungen RD, TD und PG.

Bild 1.6 zeigt die Anschlußbelegung des genormten *V.24*-Steckverbinders, und Bild 1.7 gibt eine Übersicht der von der Norm vorgesehenen Schnittstellenleitungen. Zur Charakterisierung der elektrischen Eigenschaften dient Bild 1.8. Die Übertragung der Daten erfolgt wie schon erwähnt seriell und häufig asynchron, d. h., nach einem Startbit folgen die 8 bit des zu übertragenden Datums und anschließend 1...2 Stopbits. Der Übertragungscode ist nicht genormt, jedoch wird i. allg. der ASCII-Code angewendet. Bild 1.9 veranschaulicht die Datenübertragung anhand der Zeichenfolge «AB» im ASCII-Code ohne Parität und mit einem Stopbit.

Neben dieser asynchronen Datenübertragung werden aber auch synchrone bitorientierte Verfahren verwendet, z. B. das HDLC- oder SDLC-Protokoll, die hohe Datenübertragungsraten ermöglichen. Das Signalspiel auf den Steuersignalleitungen hängt vom jeweils gewählten Übertragungsprotokoll ab. Die am häufigsten angewendeten Übertragungsraten bei asynchronem Betrieb sind:

75, 110, 135, 150, 300, 600, 1 200, 2 400, 4 800, 9 600 oder 19 200 Baud, wobei Sender und Empfänger mit unterschiedlichen Übertragungsraten arbeiten können.

Der Aufbau einer *V.24*-Schnittstelle erfolgt sinnvoll mit einer SIO und einer CTC. Dadurch kann sowohl die Übertragungsgeschwindigkeit als auch die Struktur des Datenstroms durch die Software den jeweiligen Anforderungen angepaßt werden. Bild 1.10 zeigt einen Schaltungsvorschlag, der den meisten Ansprüchen gerecht wird. Die Anbindung von SIO und CTC geschieht mit dem Datenbusstreiber *DS8286*, wobei wegen des Verzichts auf Interruptbetrieb die Richtungsumschaltlogik relativ

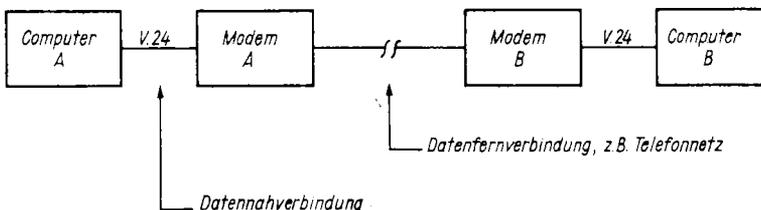


Bild 1.5 Übersichtsdarstellung einer Datenfernübertragungseinrichtung

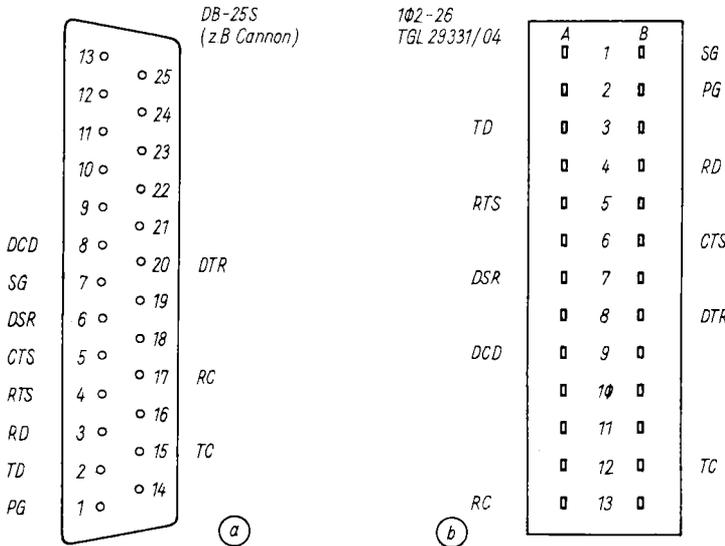


Bild 1.6  
Genormte Steckerbelegung  
der V.24-Schnittstelle

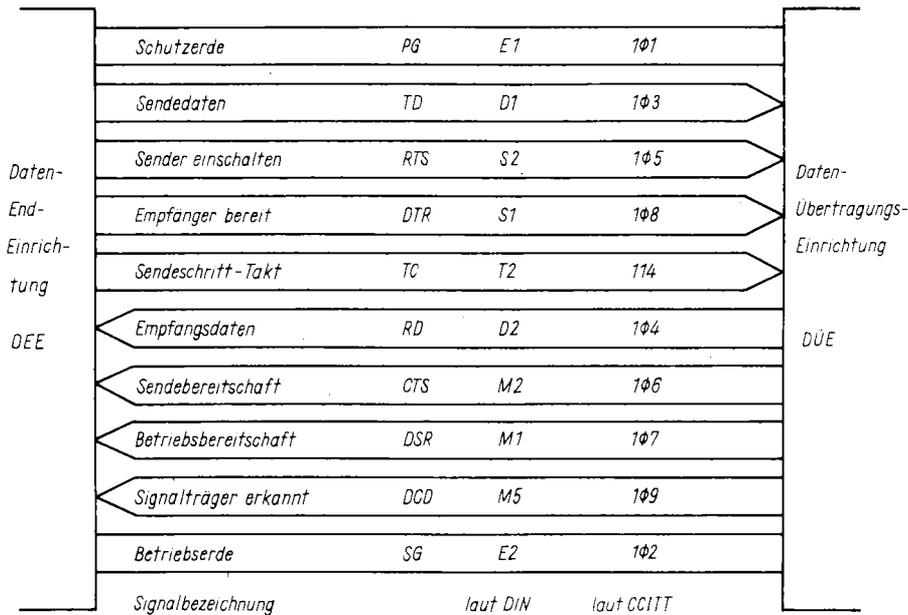


Bild 1.7 Übersicht der wichtigsten Signale einer V.24-Schnittstelle und deren Bezeichnungen

übersichtlich bleibt. Die Adressierung von CTC und SIO erfolgt eindeutig mit dem Adreßdekoder DS8205 und den aufgeführten Basisadressen. Als Treiber und Empfänger der seriellen Schnittstelle können sowohl integrierte invertierende Treiber als auch die angegebenen diskreten Schaltungen gleichermaßen benutzt werden.

Ein Beispielprogramm für die Nutzung der Schaltung in Bild 1.10 ist in Tabelle 1.6. angegeben, das eine asynchrone Datenübertragung mit 1 200 Baud ermöglicht und pro Zeichen 8 bit ohne Parität überträgt. Zur Vereinfachung erfolgt die Übertragung ausschließlich mit Hilfe der Datenleitungen, d. h. ohne Berücksichtigung von Steuer-

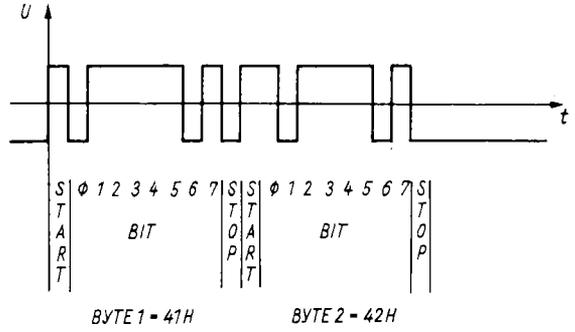
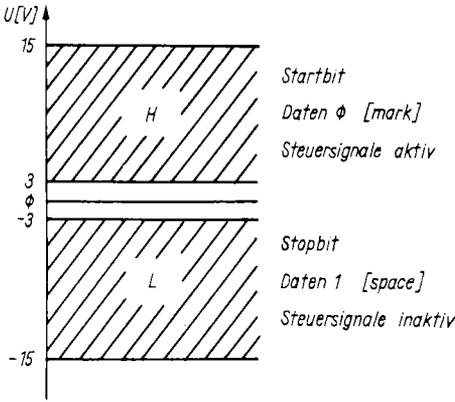


Bild 1.9  
Beispielsignalverlauf auf einer V.24-Datenleitung bei Übertragung der Buchstabenkombination AB ohne Parität und mit einem Stopbit

Bild 1.8  
Definition der V.24-Übertragungspegel

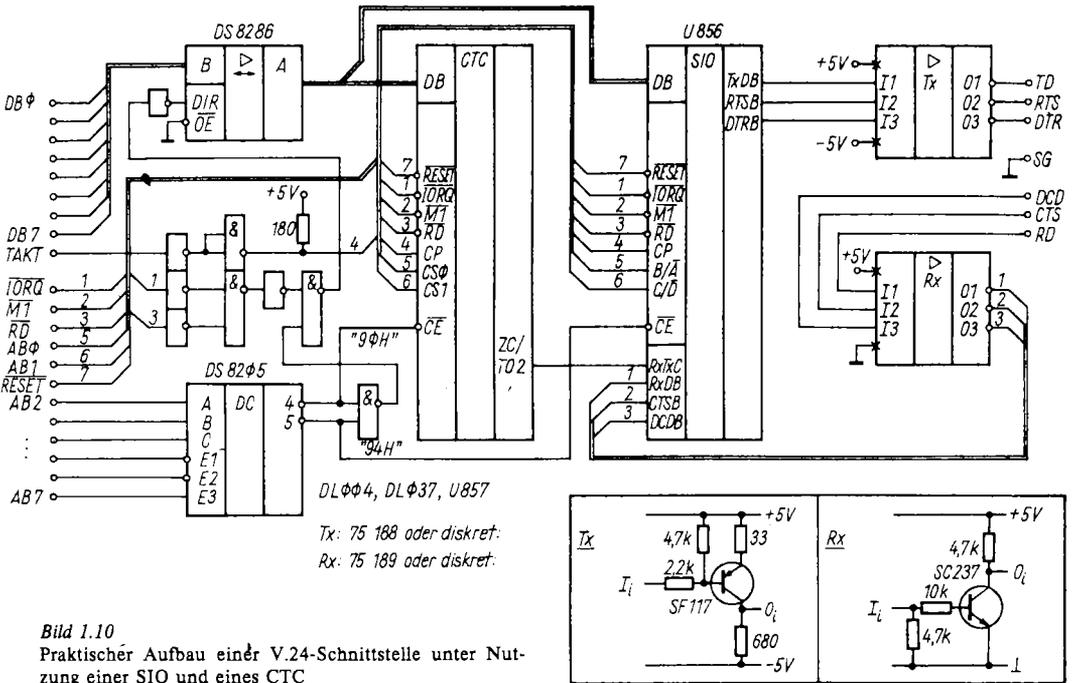


Bild 1.10  
Praktischer Aufbau einer V.24-Schnittstelle unter Nutzung einer SIO und eines CTC

Tabelle 1.6. Treiberprogramm für V.24-Schnittstelle zur Rechnerkopplung

```

;*****V. 24-SCHNITTSTELLE*****
;-----VEREINBARUNGEN-----

CTC: EQU 90H          ;BASISADRESSE DES CTC
SIO: EQU 94H         ;BASISADRESSE DER SIO

```

;----INITIALISIERUNG-----

; IN: HL=ANFANGSADRESSE DER INITIALISIERUNGSRABELLE

```
INI: LD B,2 ;2 AUSGABEN
      LD C,CTC+2 ;AN KANAL 2
      OTIR
      LD B,5 ;5 AUSGABEN
      LD C,SIO+3 ;STEUERN SIO B
      OTIR
      RET
```

;----INITIALISIERUNGSTABELLE AUSGABE-----

```
ITO: DB 7 ;ZEITGEBER,VT=16,INT. AUS
      DB 130 ;TC=130 (1200 BAUD BEI 2.5 MHZ)
      DB 18H ;KANALRESET
      DB 4 ;POINTER 4
      DB 4 ;ASYNCHRON,1STOPBIT,KEINE PARITAET
      DB 5 ;POINTER 5
      DB 6AH ;8BIT-CHARAKTER,SENDEFREIGABE
```

;----INITIALISIERUNGSTABELLE EINGABE-----

```
ITI: DB 7 ;ZEITGEBER,VT=16,INT. AUS
      DB 130 ;TC=130 (1200 BAUD BEI 2.5 MHZ)
      DB 18H ;KANALRESET
      DB 4 ;POINTER 4
      DB 4 ;ASYNCHRON,1STOPBIT,KEINE PARITAET
      DB 3 ;POINTER 3
      DB 0C1H ;8BIT-CHARAKTER,EMPFAENGERFREIGABE
```

;----1 BYTE SENDEN-----

```
SOU: PUSH AF ;BYTE MERKEN
SO1: IN SIO+3 ;STATUS LESEN
      BIT 2,A ;SENDEPUFFER LEER ?
      JRZ SO1 ;NEIN: WARTEN
      POP AF ;JA: BYTE
      OUT SIO+1 ;AUSGEBEN
      RET
```

;----1 BYTE EMPFANGEN-----

```
SIN: IN SIO+3 ;STATUS LESEN
      RRCA ;CHARAKTER VERFUEGBAR ?
      JRNC SIN ;NEIN: WARTEN
      IN SIO+1 ;JA: BYTE EINLESEN
      RET
```

-----V.24-SENDEN-----

; IN: HL=ANFANG DES QUELLPUFFERS  
; BC=LAENGE (0=64 KBYTE)  
; OUT: HL=HL+BC, BC=0

```
VOU: PUSH AF
      PUSH BC
      PUSH HL
      LD HL, ITO ; INITIALISIERUNG AUSGABE
      CALL INI
      POP HL
      POP BC
      LD A, C ; LAENGE SENDEN
      CALL SOU
      LD A, B
      CALL SOU
VO1: LD A, (HL) ; BYTE HOLEN
      CALL SOU ; UND SENDEN
      INC HL ; ZEIGER STELLEN
      DEC BC ; ZAEHLER STELLEN
      LD A, B ; UND TESTEN
      OR C
      JRNZ VO1 ; WEITER, FALLS ZAEHLER NICHT NULL
VO2: LD A, 1 ; FERTIG: STATUS LESEN
      OUT SIO+3
      IN SIO+3
      RRCA ; ALLE BIT'S GESENDET ?
      JRNC VO2 ; NEIN: WARTEN
      JR VI2 ; JA: KANALRESET
```

-----V.24-EMPFANGEN-----

; IN: HL=ANFANG ZIELPUFFER  
; OUT: BC=LAENGE; HL=HL+BC

```
VIN: PUSH AF
      PUSH HL
      LD HL, ITI ; INITIALISIERUNG EINGABE
      CALL INI
      POP HL
      CALL SIN ; LAENGE EMPFANGEN
      LD C, A
      CALL SIN
      LD B, A
      PUSH BC
VI1: CALL SIN ; BYTE EMPFANGEN
      LD (HL), A ; UND ABLEGEN
      INC HL ; ZEIGER STELLEN
      DEC BC ; ZAEHLER VERMINDERN
      LD A, B ; UND TESTEN
      OR C
      JRNZ VI1 ; WEITER, FALLS ZAEHLER NICHT NULL
      POP BC
VI2: LD A, 18H ; KANALRESET
      OUT SIO+3
      POP AF
      RET
```

Tabelle 1.7. Treiberprogramm für V.24-Druckerschnittstelle

```
;***V.24-DRUCKERSCHNITTSTELLE*****
```

```
;----VEREINBARUNGEN-----
```

```
CTC: EQU 90H ;BASISADRESSE DES CTC
SIO: EQU 94H ;BASISADRESSE DER SIO
```

```
;----INITIALISIERUNG-----
```

```
INI: PUSH HL
      PUSH BC
      LD HL,ITA ;ZEIGER AUF INITIALISIERUNGSTABELLE
      LD B,2 ;2 AUSGABEN
      LD C,CTC+2 ;AN KANAL 2
      OTIR
      LD B,7 ;7 AUSGABEN
      LD C,SIO+3 ;STEUERN SIO B
      OTIR
      POP BC
      POP HL
      RET
```

```
;----INITIALISIERUNGSTABELLE-----
```

```
ITA: DB 7 ;ZEITGEBER,VT=16,INT. AUS
      DB 130 ;TC=130 (1200 BAUD BEI 2.5 MHZ)
      DB 18H ;KANALRESET
      DB 4 ;POINTER 4
      DB 4 ;ASYNCHRON,1STOPBIT,KEINE PARITAET
      DB 3 ;POINTER 3
      DB 20H ;CTS ALS FREIGABE
      DB 5 ;POINTER 5
      DB 6AH ;8BIT-CHARAKTER,SENDEFREIGABE
```

```
;----EINBYTE-AUSGABE-----
```

```
SOU: PUSH AF ;BYTE MERKEN
S01: IN SIO+3 ;STATUS LESEN
      BIT 2,A ;SENDEPUFFER LEER ?
      JRZ S01 ;NEIN: WARTEN
      POP AF ;JA: BYTE
      OUT SIO+1 ;AUSGEBEN
      RET
```

leitungen. Geeignet ist dieses Programm z. B. zur Kopplung von 2 Rechnern, falls der Zeitpunkt der Datenübertragung feststeht. Dabei wird zunächst der Empfangsrechner initialisiert und anschließend der Sendevorgang im Senderechner gestartet. Man beachte, daß mit dem Programm (Tabelle 1.6.) nicht gleichzeitig gesendet und empfangen werden kann. Bild 1.11 zeigt die für die

Rechnerkopplung notwendigen Verbindungsleitungen. Für die Nutzung der V.24-Schnittstelle zur Ansteuerung eines Druckers ist das in Tabelle 1.7. angegebene Programm geeignet. Dabei wird der Drucker wie in Bild 1.12 angeschlossen und das DTR-Protokoll verwendet. Am Drucker setzt man also lediglich eine Schnittstelle vom Typ «nur Empfang» voraus [6].

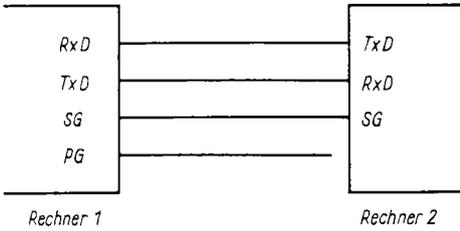


Bild 1.12  
Druckeranschluß über V.24 mit DTR-Protokoll

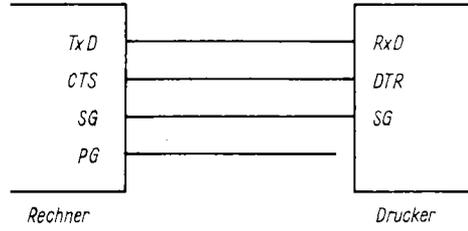


Bild 1.11  
Rechnerkopplung über V.24 ohne Steuerleitungen

## 1.2.2. Die Centronics-Schnittstelle

Eine bei Computern häufig anzutreffende Schnittstelle ist die von der Firma *Centronics* entwickelte Druckerschnittstelle. Hierbei handelt es sich um eine Parallelschnittstelle für ein Byte im Einrichtungsverkehr (unidirektional). Bei Leitungslängen von maximal 1 m könnte eine Übertragungsgeschwindigkeit von bis zu 1 MByte/s erreicht werden, was bei Druckern natürlich unsinnig ist. Bei der üblichen Anwendung als Drucker-Interface ist eine Leitungslänge von 8 m zugelassen. Die *Centronics*-Schnittstelle enthält neben den 8 bit breiten Informationssignalen 2 Übertragungs-

steuersignale und 5 Sondersignale (Bild 1.13). Die Anschlußbelegung des Steckverbinders zeigt Bild 1.14. Die elektrischen Eigenschaften sind charakterisiert durch volle TTL-Kompatibilität. Daher ist der Aufbau einer *Centronics*-Schnittstelle denkbar einfach und in Bild 1.15 anhand eines Beispiels dargestellt. Um den Schaltungsaufwand gering zu halten, werden als Ein-/Ausgabeport Treiberschaltkreise verwendet (bei Verwendung einer PIO wären zusätzlich Kabeltreiber nötig). Das STB-Signal für den Drucker gewinnt man aus dem Portschreibsignal durch ein Verzögerungsglied. Die Adresse der *Centronics*-Schnittstelle liegt in der angegebenen Schaltung fest auf 80H bzw. 128 dezimal.

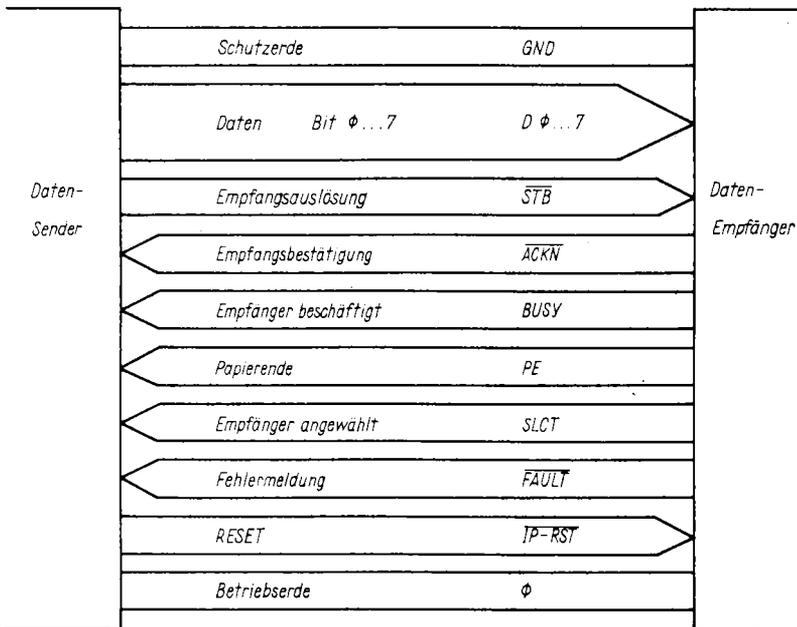


Bild 1.13 Signalübersicht der Centronics-Schnittstelle

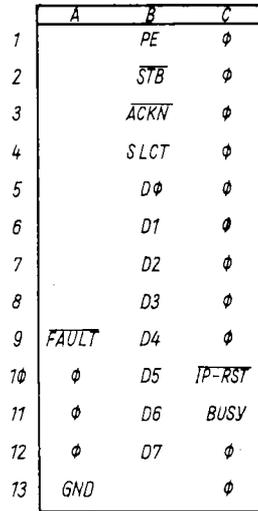
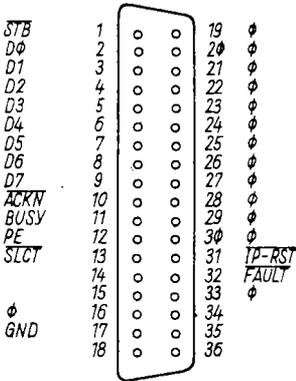


Bild 1.14  
Genormte  
Steckerbelegung  
der Centronics-  
Schnittstelle

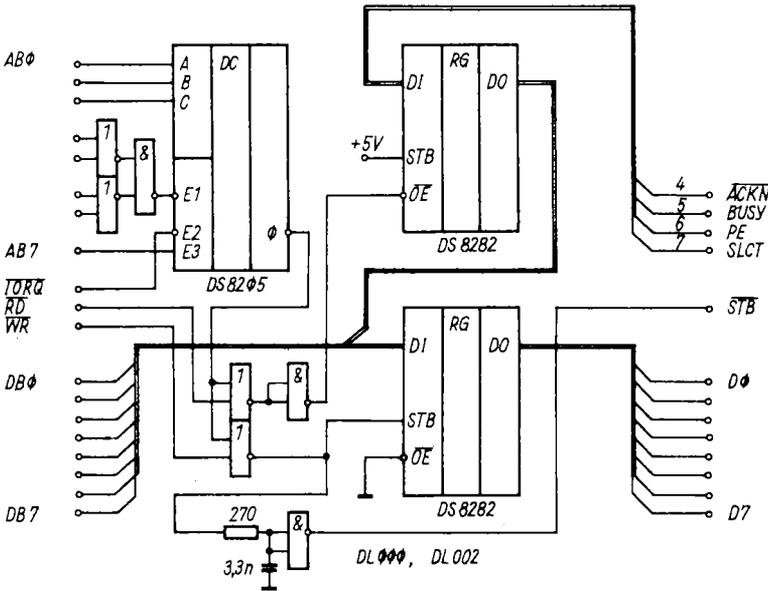


Bild 1.15  
Praktischer Aufbau  
einer Centronics-  
Schnittstelle

Bild 1.16 zeigt das zeitliche Verhalten der Übertragungssteuersignale während eines Übertragungszyklus. Abweichend davon kann es bei einigen Druckern (z. B. Epson) vorkommen, daß das ACKN-Signal bereits vor dem Ende des BUSY-Signals beginnt. Es erscheint daher zweckmäßig, für die Steuerung des Datenaustausches die Leitungen STB und BUSY zu verwenden. Tabelle 1.8. zeigt am Beispiel eines Programms für Einzelzeichenausgabe die Softwareseite der Centronics-Schnittstelle.

Dem aufrufenden Programm wird der Zustand des Druckers detailliert mitgeteilt, wodurch z. B. eine Fehlermeldung bei Papierende auch per Bildschirm erfolgen bzw. der Druckertreiber bei nichtaktivem Drucker auch den Druckbefehl ignorieren kann. Das ist z. B. beim Test eines BASIC-Programms und ausgeschaltetem Drucker nützlich, um nicht alle Druckbefehle aus dem Programm entfernen zu müssen.

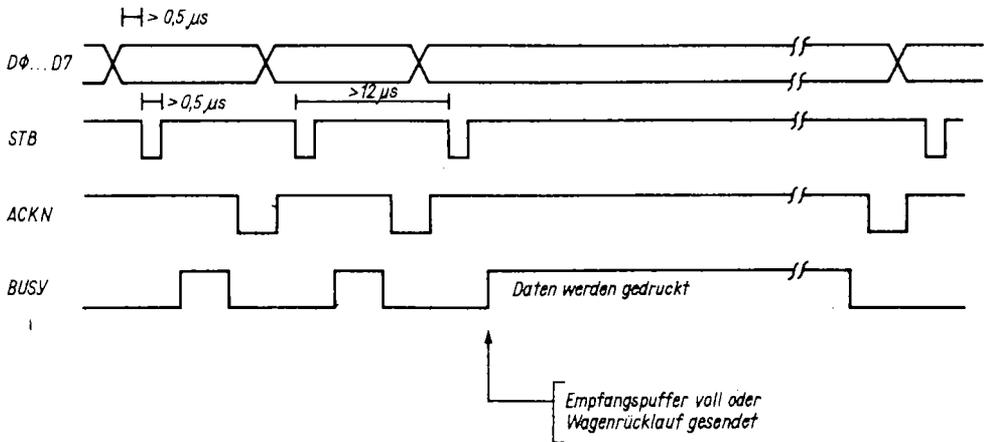


Bild 1.16 Signalspiel der wichtigsten Leitungen des Centronics-Interface

Tabelle 1.8. Treiberprogramm für Centronics-Schnittstelle

```

; ****CENTRONICS-SCHNITTSTELLE*****
; ----VEREINBARUNGEN-----

PAD: EQU 80H ; PORTADRESSE

; ----EINBYTEAUSGABE-----

; IN: A=ZEICHEN
; OUT: A=ZEICHEN, FLAG'S: CY=0 FEHLERLOS GEDRUCKT
; ; CY=1 FEHLER, Z=0 'PAPIERENDE'
; ; Z=1 'UNSELEKTIERT'

CEN: PUSH BC
LD C, PAD ; PORTADRESSE
SCF ; SET CARRY ZUNAECHEST
CE1: IN B ; STATUS NACH B EINLESEN
BIT 5, B ; BUSY ?
JRZ CE2 ; NEIN
BIT 6, B ; PAPIERENDE ?
JRNZ CE3 ; JA: FEHLER
BIT 7, B ; SELECT ?
JRZ CE3 ; NEIN: FEHLER
JR CE1 ; NUR BUSY: DANN WARTEN
CE2: OR A ; RESET CARRY FUER FEHLERLOS
OUT A ; ZEICHEN AUSGEBEN
CE3: POP BC
RET

```

### 1.2.3. Der IEC-625-Bus

Der IEC-Bus beruht auf einer Entwicklung der Firma Hewlett-Packard und wurde bereits 1975 in den USA zum *IEEE-488*-Standard erhoben. Aufgrund der sehr flexiblen Anwendung erfolgte 1980 die internationale Anerkennung als *IEC-625*-Bus, der in den Folgejahren auch im RGW-Standard *IMS2* übernommen wurde, in der DDR laut TGL 42 039.

Diese bitparallele, byteserielle Schnittstelle hat sich inzwischen bei kommerziellen Meß- und Steuergeräten voll durchgesetzt, da sie gut geeignet ist, diese Geräte unter Verwaltung eines Steuerrechners zu komplexen Meßplätzen zu vereinen. Im Gegensatz zu den bisher besprochenen Schnittstellen können mit dem IEC-Bus nicht nur 2, sondern maximal 15 Geräte über einen gemeinsamen Leitungsverband gekoppelt werden. Dabei darf das gesamte Leitungssystem bis zu 20 m lang sein, wobei die Übertragungsgeschwindigkeit maximal 0,5...1 MByte/s betragen kann. Dabei werden die 8 bit eines Bytes parallel übertragen. Neben diesen 8 Datenleitungen enthält das Bussystem weitere 8 Leitungen für die Steuerung der Daten- bzw. Steuerwortübertragung.

Bild 1.17 zeigt die Struktur eines Meßgeräteverbands mit dem IEC-Bussystem. Alle Signale sind dabei TTL-kompatibel, wobei die Signale des Quittungs- und Steuerbussystems L-aktiv sind und folgende Bedeutung haben:

DAV – Daten gültig; die auf den Datenleitungen liegende Information ist gültig,  
 NRFD – nicht bereit für Datenübernahme; mindestens eine Funktionseinheit kann keine Daten übernehmen (verdrahtetes UND durch open-Kollektor-Ausgänge),

NDAC – Daten nicht übernehmen; mindestens eine Funktionseinheit hat die Daten noch nicht übernommen (verdrahtetes UND durch open-Kollektor-Ausgänge),

IFC – Interface löschen; versetzt alle angeschlossenen Funktionseinheiten in die Ruhelage (wird nur durch einen Controller erzeugt),

REN – Fernsteuerung freigeben; versetzt die angeschlossenen Funktionseinheiten in den Fernsteuerzustand (wird nur durch einen Controller erzeugt),

ATN – Achtung; Unterscheidungssignal für Interface-nachrichten (ATN = 1) und Gerätenachrichten (ATN = 0) (wird nur durch einen Controller erzeugt),

SRQ – Bedienungsanforderung; mindestens eine Funktionseinheit meldet eine Bedienungsanforderung an (verdrahtetes UND durch open-Kollektor-Ausgang),

EOI – Ende oder Identifizierung; im Normalfall kennzeichnet hiermit ein Sprecher das letzte Datenbyte, während ein Controller mit gleichzeitigem ATN = 1 eine Parallelabfrage nach dem Gerät durchführt, welches mit SRQ eine Bedienungsanforderung meldet.

Wie aus Bild 1.17 ersichtlich ist, lassen sich die miteinander verbundenen Geräte in 4 Gruppen unterteilen:

- Controller: Steuereinheit, ist nur einmal vorhanden;
- Listener: Hörer, Gerät kann nur Daten empfangen;
- Talker: Sprecher, Gerät kann nur Daten senden;
- Listener/Talker: Gerät kann senden und empfangen.

Der Austausch der Informationen zwischen den Geräten erfolgt unter der Regie des Controllers,

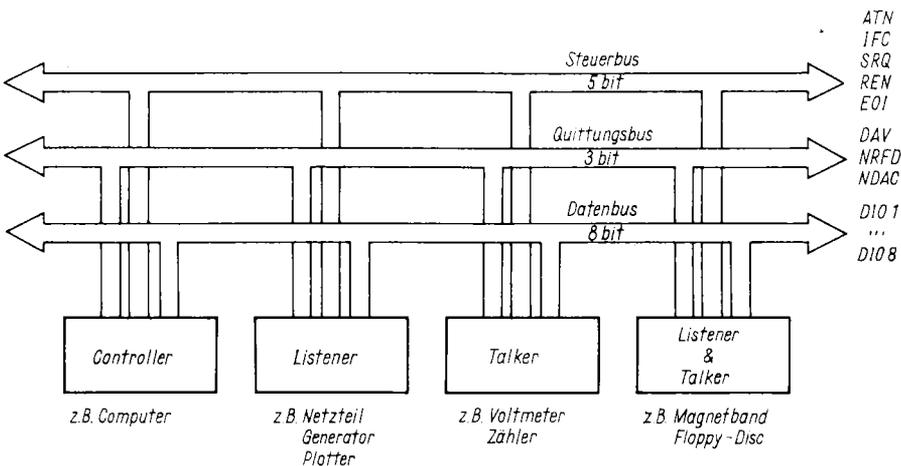


Bild 1.17 Schematische Darstellung eines Meßgeräteverbands unter Benutzung des IEC-Bussystems

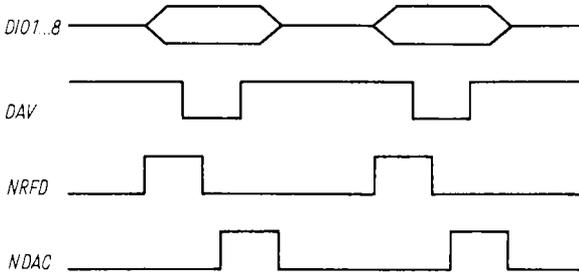


Bild 1.18  
Signalspiel des 3-Draht-Handshake bei  
der Datenübertragung auf dem IEC-Bus

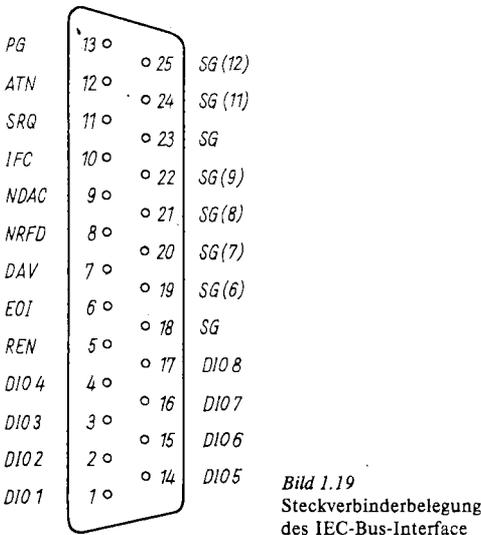


Bild 1.19  
Steckverbinderbelegung  
des IEC-Bus-Interface

der z. B. durch einen mit entsprechendem Interface ausgerüsteten Kleincomputer gebildet wird. Dabei werden die einzelnen Funktionseinheiten über (an den Funktionseinheiten einstellbare) Geräteadressen angesprochen. Der Datenaustausch kann dabei auch direkt zwischen 2 Funktionseinheiten erfolgen, ohne direkte Beteiligung des Controllers. Bei der Datenübertragung mit dem IEC-Bus unterscheidet man die Übertragung von Interfacenachrichten zur Steuerung des Interface-systems (Leitung ATN = 1 (low)) und die Übertragung von Gerätenachrichten (ATN = 0 (high)), also Daten im engeren Sinn.

Bei der Übertragung von Daten erfolgt die Synchronisation der asynchronen Datenübertragung mit Hilfe eines sogenannten Dreidraht-Handshake mit den Leitungen DAV, NRFD und NDAC, wie es in Bild 1.18 veranschaulicht ist.

Bild 1.19 zeigt die Belegung des genormten Interfacesteckverbinders. Neben einer Reihe von Spezial-IC (z. B. TMS9914 oder I8291 und 8292) kann eine IEC-Busschnittstelle auch mit 2 PIO

aufgebaut werden, ein Beispiel dazu ist in [4] angegeben. Über Details der Datenübertragung sollte in [5] nachgelesen werden, da das den Rahmen einer Kurzdarstellung sprengen würde.

## 1.2.4. IFSP – Parallelschnittstelle

Bei der IFSP-Schnittstelle (Interface sternförmig parallel) handelt es sich um eine in der DDR angewendete Druckerschnittstelle, die der Centronics-Schnittstelle ähnelt.

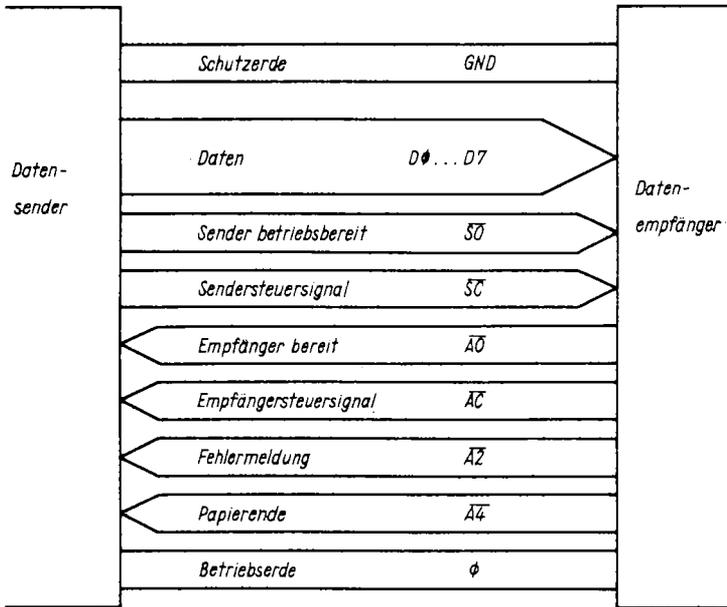
Wie Bild 1.20 zeigt, existieren bei dieser Schnittstelle neben den 8 bit breiten Datensignalen 2 Übertragungssteuersignale und 4 Statussignale, die sich alle durch volle TTL-Kompatibilität auszeichnen.

Bild 1.21 zeigt die genormte Steckverbinderbelegung der IFSP-Schnittstelle, und Bild 1.22 gibt eine Übersicht über die Schnittstellenleitungen und deren Signalspiel.

Die praktische Realisierung einer IFSP-Schnittstelle erfolgt in ähnlicher Weise, wie es in Bild 1.15 für die Centronics-Schnittstelle angegeben wurde: Das Signal /SO wird der Einfachheit halber ständig auf L-Pegel gelegt. Das Signal /SC entspricht dem STB-Signal, und die Signale /AO, /AC und /A4 werden an 3 Eingangsleitungen herangeführt. Bei der Gestaltung der Software muß beachtet werden, daß zunächst /AO und /A4 abgefragt wird und danach immer dann ein Datenbyte ausgegeben wird, wenn /AC auf L-Pegel liegt.

## 1.2.5. IFSS – Serielle Schnittstelle

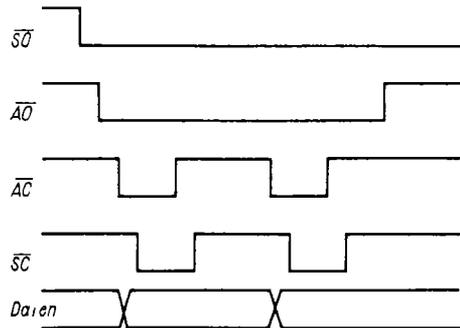
Die IFSS-Schnittstelle (Interface sternförmig seriell) ist eine sehr einfache serielle Schnittstelle. Hierbei werden die Daten ähnlich der V.24-Schnittstelle bitseriell asynchron übertragen, wobei die Datenübertragungsrate auf 9 600 Baud festgelegt ist.



**Bild 1.20**  
Übersicht über die Signale  
der IFSP-Schnittstelle

A	B	C		
φ	A4	φ	1	3φ2-39
	SC		2	TGL 29331/φ4
	AC		3	
φ	S0		4	
φ	Dφ	φ	5	
	D1		6	
	D2		7	
	D3		8	
AZ	D4		9	
φ	D5		10	
φ	D6		11	
φ	D7		12	
GND	A0		13	

**Bild 1.21**  
Genormte Steckerbelegung des IFSP-Interface



**Bild 1.22**  
Signalspiel der IFSP-Schnittstelle

1φ3-5 TGL 29331/φ4

	A	B	
1	□		SD- Sendedaten
2		□	SD+ Sendedaten
3	□		ED+ Empfangsdaten
4		□	ED- Empfangsdaten
5	□		S Schirm

**Bild 1.23**  
Genormte Steckerbelegung der IFSS-  
Schnittstelle

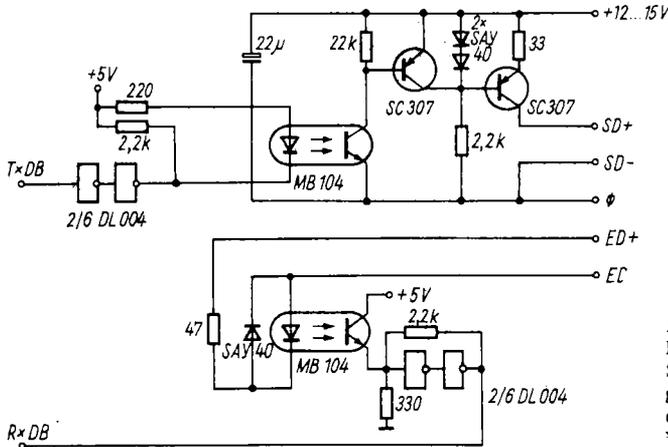


Bild 1.24  
Praktischer Aufbau einer IFSS-Schnittstelle unter Benutzung grundlegender Schaltungsteile der in Bild 1.10 gezeigten V.24-Schnittstelle

Das Leitungssystem besteht aus je 2 verdrehten Leitungen, die bei einem Leitungswiderstand von weniger als 200  $\Omega$  eine maximale Länge von 500 m haben können.

Elektrisch handelt es sich um je eine Sende- bzw. Empfangsstromschleife, wobei der H-Pegel auf 15...25 mA und der L-Pegel auf 0...3 mA festgelegt ist.

Die Daten werden in 7 bit verschlüsselt und durch ein Paritätsbit ungerader Parität ergänzt. Bild 1.23 zeigt die genormte Steckverbinderbelegung der IFSS-Schnittstelle.

Die praktische Realisierung einer IFSS-Schnittstelle kann analog der V.24-Schnittstelle in Bild 1.10 erfolgen. Dabei werden die dortigen Pegelwandler für die Signale Sendedaten TxD und

Empfangsdaten RxD durch Konstantstromquellen bzw. Optokoppler ersetzt, wie es Bild 1.24 zeigt. Damit ist gleichzeitig durch die galvanische Trennung ein optimales Störverhalten gesichert.

### 1.2.6. IFSR – Serielle Schnittstelle

Bei der IFSR-Schnittstelle (Interface seriell ringförmig) handelt es sich um eine Abart der IFSS-Schnittstelle, die zur Mehrrechnerkopplung in kleinen lokalen Netzen Verwendung findet. Einzelheiten zu den dort herrschenden elektrischen Bedingungen und Datenübertragungsverfahren können z. B. [7] entnommen werden.

## 2. Signalerzeugung mit Mikrorechnerperipherie

### 2.1. Gleichspannungserzeugung

Bei der Erzeugung von Gleichspannungen kann zwischen der Generierung von Führungsspannungen mit niedriger Stromergiebigkeit und der Generierung von leistungsstarken Gleichspannungen z. B. im Sinne von programmierbaren Netzteilen unterschieden werden.

Weiterhin kann man zwischen verschiedenen Varianten wählen, die sich in ihrem Wirkprinzip und in der Art und Menge der eingesetzten Schaltkreise unterscheiden. Beispiele dazu sind u. a. in [8] zu finden.

In diesem Kapitel sollen sowohl Schaltungen mit monolithischen DA-Wandlern als auch diskrete Aufbauten vorgestellt werden, die man an einen Rechner koppeln kann.

#### 2.1.1. Monolithischer DA-Wandler C565

Ein DA-Wandler läßt sich am einfachsten mit einem entsprechenden monolithischen Wandler-schaltkreis aufbauen. Als Beispiel soll der C565 dienen, der in einer 8-bit- (C5658), einer 10-bit- (C5680) und einer 12-bit-Variante (C565) geliefert wird.

Dieser Schaltkreis enthält einen DA-Wandler mit geschalteten Präzisionsstromquellen und R-2R-Netzwerk und liefert einen dem angelegten Digitalwert entsprechenden Ausgangsstrom. Darüber hinaus sind eine temperaturkompensierte Referenzspannungsquelle und die zum Aufbau eines Strom-/Spannungswandlers (externer OPV) notwendigen Widerstände integriert.

Je nach externer Beschaltung kann mit wenigen

passiven Bauelementen und einem Operationsverstärker wahlweise folgender Ausgangsspannungsbereich erreicht werden:

– unipolar: 0...5 V, 0...10 V, 0...20 V

– bipolar:  $\pm 2,5$  V,  $\pm 5$  V,  $\pm 10$  V

Im allgemeinen kann man die interne Referenzspannungsquelle nutzen. Nur bei Präzisionsanwendungen mit mehr als 10 bit Genauigkeit bzw. bei Schaltungen, die großen Temperaturschwankungen ausgesetzt sind, sollte eine externe Präzisionsreferenzspannungsquelle vorgezogen werden. Der DA-Wandler kann an den Mikrorechner sowohl über eine PIO als auch über einen einfachen Buspuffer (besonders beim 8-bit-Wandler) angekoppelt werden. Bild 2.1 zeigt das Standardanwendungsbeispiel des 8-bit-Wandlers C5658 für eine Ausgangsspannung von 0...10,20 V. Einem bit entspricht somit ein Spannungssprung von 40 mV. Die Ankopplung an den Mikrorechner geschieht über einen 8-bit-Port, der im Bild 2.1 nicht dargestellt wurde.

Mit R1 gleicht man bei angelegtem Digitalwert 00 die Ausgangsspannung auf 0 V ab und mit R2 auf 10,20 V bei Ausgabe des Digitalwerts FF bzw. 255 dezimal. Der 100- $\Omega$ -Widerstand in Reihe zu Anschluß 10 des Wandlers ermöglicht diese Kalibrierung auf 10,20 V Endwert für die sonst üblichen 9,99 V, wodurch ein «runder» Spannungssprung von 40 mV anstelle von 39,1 mV pro bit erreicht wird.

Ein Wandler für bipolare Ausgangsspannungen entsteht im einfachsten Fall durch Verschiebung und Streckung der Wandlerkennlinie. Diese Verfahrensweise wird vom Hersteller des DA-Wandlers unterstützt, da man den unipolaren Wandlerausgang mit einem Offset beaufschlagen kann und außerdem die Verstärkung des Auskoppel-OPV verdoppelbar ist. Bild 2.2 zeigt eine solche Schaltung am Beispiel eines Wandlers für den Bereich

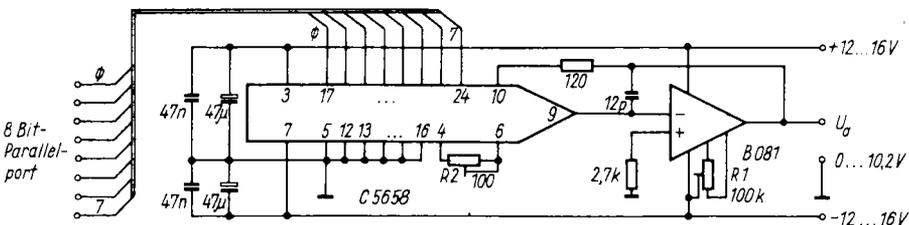


Bild 2.1 DA-Wandler für eine positive Ausgangsspannung von 0...10,20 V mit 8 bit Auflösung (40 mV)

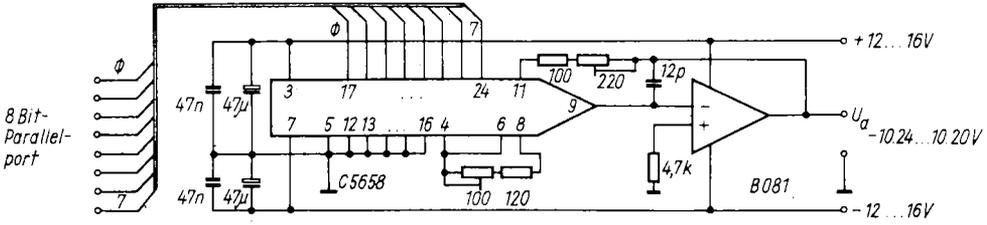


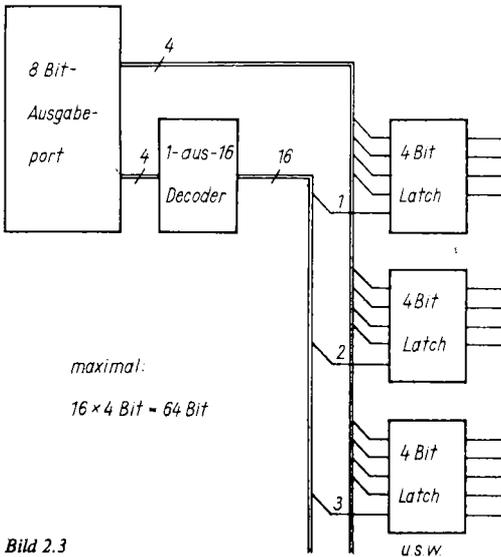
Bild 2.2 DA-Wandler für eine bipolare Ausgangsspannung von  $-9,80 \dots +10,20$  V, 8 bit Auflösung (80 mV)

$-10,24 \text{ V} \dots +10,20 \text{ V}$ . Die Unsymmetrie des Spannungsbereiches entsteht durch den Abgleich der Schaltung und ist notwendig, um den Spannungswert 0 V erzeugen zu können. Auch bei dieser Schaltung wurden wieder zusätzliche Reihenwiderstände eingebaut, um die gewünschte Schrittweite von 80 mV zu erreichen.

Für DA-Wandler höherer Auflösung (10 bit, 12 bit) und besonders beim Einsatz mehrerer Wandler an einem Rechner steigt der Koppelaufwand erheblich an. Es müßten nun mehrere Ausgabeports an den Rechner angeschlossen werden. Das ist in manchen Fällen nicht möglich, besonders wenn ein am Rechner vorhandener Ausgabeport (z. B. ein Centronics-Interface) genutzt werden soll und keine Eingriffe am Rechner selbst zulässig sind. Als Ausweg bietet sich der Einsatz eines Demultiplexers auf der Peripherieseite des Ausgabeports an. Bild 2.3 zeigt das Prinzip. Die 8 Aus-

gangsleitungen einer Parallelausgabe werden in 2 Leitungsbündel zu je 4 Leitungen aufgeteilt. Die niederwertigen 4 Leitungen bilden das zu übertragende 4-bit-Datenwort und werden mehreren 4-bit-Speichern zugeführt. Die höherwertigen 4 Leitungen stellen ein 4-bit-Adreßwort dar und sind an einen 1-aus-16-Dekoder geschaltet, dessen 16 Ausgangsleitungen an die entsprechenden Aktivierungseingänge der 4-bit-Speicher führen. Auf diese Weise vergrößert man die Verarbeitungsbreite des 8-bit-Ausgabeports auf  $16 \times 4 = 64$  bit. Ein Problem soll jedoch nicht verschwiegen werden: Da bei einer solchen Ausgabe z. B. bei einem 12-bit-Wandler 3 Ausgaben zu je 4 bit notwendig sind, wird zwischen der Ausgabe der ersten 4 bit und der dritten 4 bit ein ungültiger Spannungswert erzeugt. Selbst bei maximaler Ausgabe-geschwindigkeit mit dem OTIR-Befehl dauert dieser Fehlerzustand immerhin 42 Takte. Bei einem Systemtakt von 2,5 MHz entspricht das immerhin  $16,8 \mu\text{s}$ . Dieser manchmal störende Effekt tritt allgemein beim Anschluß von Wandlern mit mehr als 8 bit Verarbeitungsbreite auf, also auch beim Anschluß über mehrere Ports. Ein Ausweg besteht durch die synchronisierte Datenübernahme in einer Schieberegisteranordnung.

Zunächst soll jedoch eine Art der Erzeugung bipolarer Spannungen gezeigt werden, die die Auflösung gegenüber dem unipolaren Wandler nicht herabsetzt. Die Lösung besteht darin, dem unipolaren Wandler eine Schaltung zur Vorzeichenumkehr nachzuschalten. Bild 2.4 zeigt das Prinzip eines solchen Koeffizientengliedes. Die Verstärkung der Anordnung in Bild 2.4 beträgt  $v = -1$ ,



maximal:  
 $16 \times 4 \text{ Bit} = 64 \text{ Bit}$

Bild 2.3 Prinzip des Datendemultiplexers zur Erhöhung der Verarbeitungsbreite des 8-bit-Parallel-Ausgabeports

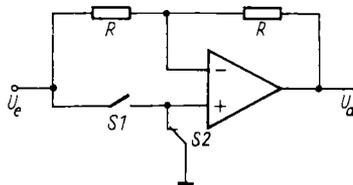


Bild 2.4 Prinzip des Polaritätsumschalters

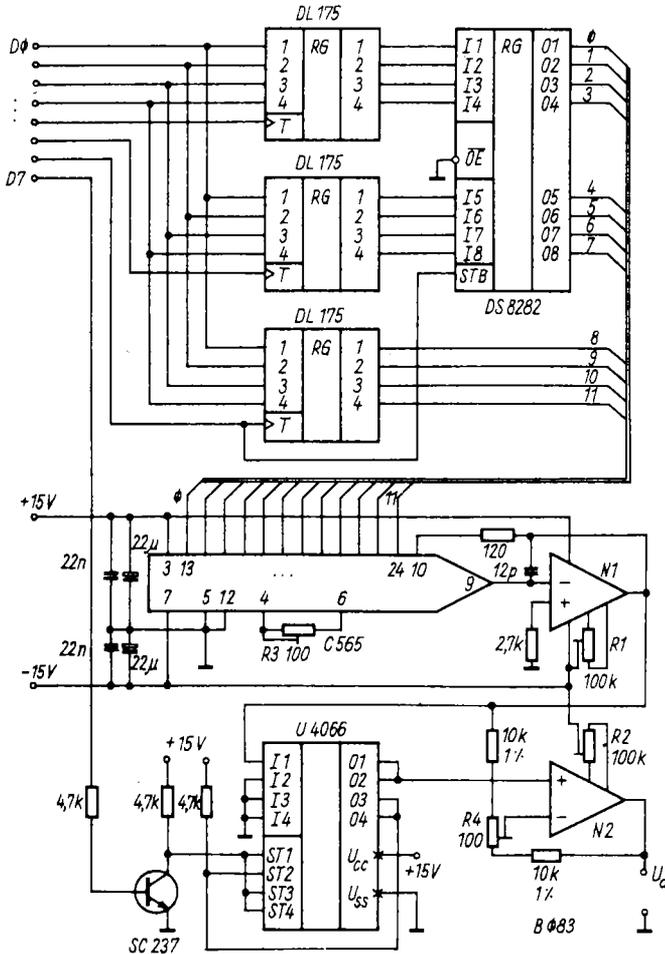


Bild 2.5  
Bipolarer DA-Wandler für  
-10,2375...10,2375 V mit 12 bit  
Auflösung (2,5 mV) und 8-bit-  
Port

falls (wie eingezeichnet) S1 offen und S2 geschlossen ist. Dagegen beträgt die Verstärkung  $v = +1$ , falls S1 geschlossen und S2 offen ist.

Am Beispiel eines 12-bit-Wandlers zeigt Bild 2.5 die praktische Realisierung der beiden letztgenannten Prinzipien.

Die unteren 8 bit des 12-bit-Datenworts werden zunächst mit einem 4-bit-Latch zwischengespeichert und erst mit den höherwertigen 4 bit zugleich in den 8-bit-Speicher übernommen. Zu beachten bleibt lediglich die Reihenfolge der Ausgabe der 4-bit-Gruppen vom niederwertigsten zum höchstwertigsten bit.

Das Vorzeichen der Ausgangsspannung wird über bit 7 des Ausgabeports bereitgestellt, wobei bit 7 = L positive Ausgangsspannung bedeutet.

Die Baugruppe gleicht man bei Ausgabe des Digitalwerts 000H zunächst mit R1 auf 0 V am Ausgang von N1 und danach mit R2 auf 0 V am Aus-

gang von N2 ab. Danach wird bei Ausgabe des Digitalwerts FFFH der Abgleich des Endwerts mit R3 auf 10,2375 V am Ausgang von N1 bzw. N2 vorgenommen. Abschließend justiert man den negativen Endwert bei negativen Vorzeichen in der Ausgabe mit R4 auf -10,2375 V.

Tabelle 2.1. stellt das Programm zur Ausgabe eines Digitalwerts an diese Baugruppe dar. Dabei wird vorausgesetzt, daß die Schaltung an einen Parallelausgabeport mit der Adresse 80H installiert ist. Die Wirkungsweise des Programms kann man aus dem kommentierten Listing leicht erschließen.

## 2.1.2. DA-Wandler mit Pulsdauermodulation

Trotz des möglichen Einsatzes von monolithischen DA-Wandlern mit geschalteten Stromquellen findet nach wie vor ein weiteres Wirkprinzip Beachtung, das sich durch den Einsatz von wenigen Präzisionsbauelementen auszeichnet. Es handelt sich dabei um DA-Wandler, die als Hilfsgröße

eine in ihrem Tastverhältnis gesteuerte Rechteckspannung benutzen.

Bild 2.6 zeigt das Prinzip eines solchen DA-Wandlers. Der Digitalwert D wird in einem Impulsweitenmodulator in die digitale Zwischengröße Tastverhältnis umgewandelt. Durch die so erzeugte Rechteckspannung schaltet man mit einem Spannungsschalter abwechselnd die Referenzspannung bzw. 0 V auf einen Mittelwertbildner. Der dabei

Tabelle 2.1. Treiberprogramm für bipolaren 12-bit-DA-Wandler in Bild 2.5

```

;***ANALOGWERTAUSGABE*****
;----VEREINBARUNGEN-----
PAD: EQU BOH ;PORTADRESSE

;----AUSGABE EINES 12BIT-ANALOGWERTES-----
; IN: HL=ANALOGWERT IM ZWEIERKOMPLEMENT
; OUT: HL BLEIBT

ANA: PUSH AF
      PUSH DE
      PUSH HL
      BIT 7,H ;VORZEICHENTEST
      JRZ AN1 ;POSITIV
      EX DE,HL ;NEGATIV: BETRAG BILDEN
      LD HL,0
      OR A
      SBC HL,DE
      SET 7,H ;NEGATIVES VORZEICHEN MERKEN
AN1: XOR A ;ENTAKTIVIEREN
      OUT PAD
      LD A,L ;NIEDERWERTIGSTE 4 BIT
      AND 0FH
      SET 4,A
      OUT PAD ;AUSGEBEN
      LD A,L ;MITTLERE 4 BIT
      RRCA
      RRCA
      RRCA
      RRCA
      AND 0FH
      SET 5,A
      OUT PAD ;AUSGEBEN
      LD A,H ;HOECHSTWERTIGE 4 BIT
      AND 0FH
      SET 6,A
      OUT PAD ;AUSGEBEN
      LD A,H
      AND BOH ;NUR VORZEICHEN
      OUT PAD ;AUSGEBEN
      POP HL
      POP DE
      POP AF
      RET

```

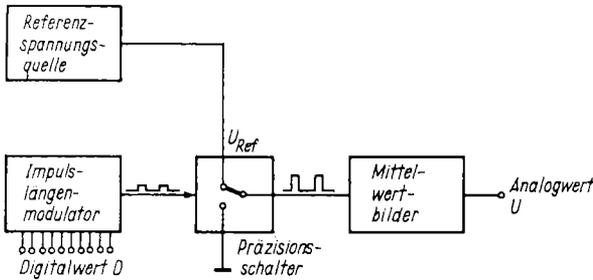


Bild 2.6  
Prinzip eines DA-Wandlers mit Pulsdauermodulation

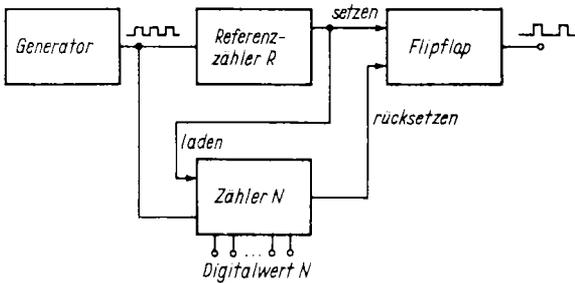


Bild 2.7  
Prinzip des Impuls-längenmodulators

entstehende Mittelwert der Ausgangsspannung stellt dann den Digitalwert  $D$  dar. Die Hauptfehlerquellen dieser Schaltung sind die Temperaturabhängigkeit der Referenzspannungsquelle und die Genauigkeit des Präzisionsschalters. Bild 2.7 zeigt das Prinzip des Impuls-längenmodulators.

Ein Generator erzeugt eine Rechteckspannung der Periodendauer  $T$ . Der Referenzzähler liefert aller  $R$  Impulse einen Übertrag, kippt das Flip-Flop in die aktive Lage und lädt den Zähler  $N$  mit dem Digitalwert  $N$ . Nach  $N$  Impulsen erzeugt der Zähler  $N$  einen Übertrag und schaltet das Flip-Flop wieder in die inaktive Lage. Dieser Vorgang wird erneut gestartet, sobald der Referenzzähler erneut einen Übertrag liefert.

Wie man aus [9], [10] und [11] ersieht, können mit diesem Prinzip sowohl einfache als auch hohen Ansprüchen genügende Schaltungsvarianten abgeleitet werden.

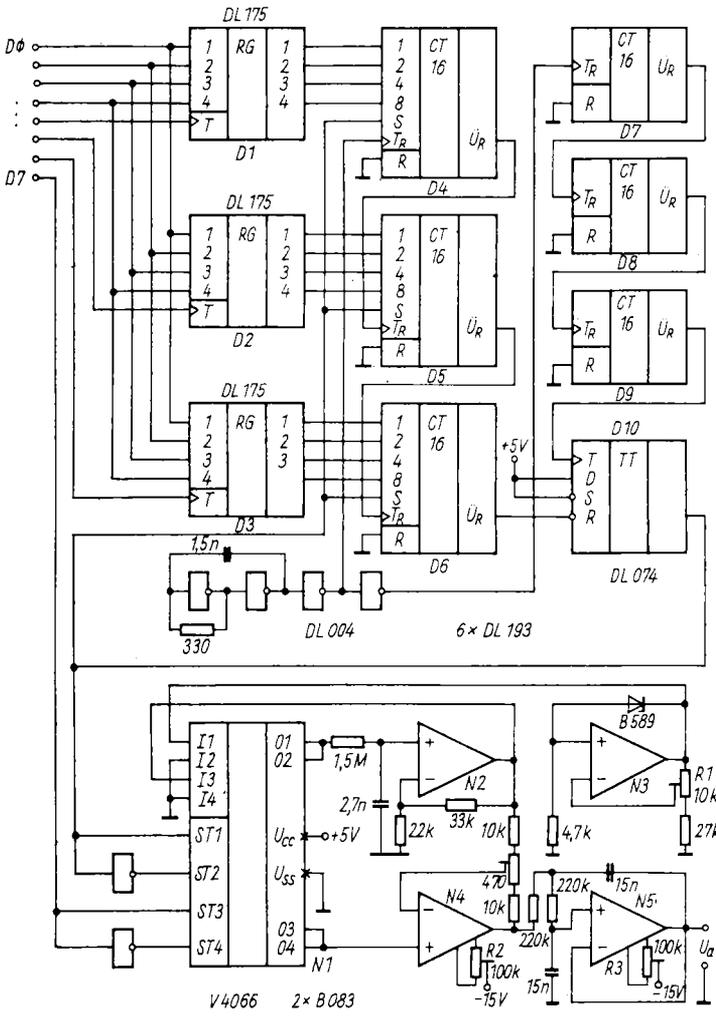
Dem Nachteil der vergleichsweise niedrigen Umsetzrate bzw. der relativ langen Einschwingzeit steht der Vorteil einer extrem linearen und vor allem monotonen Umsetzkennlinie gegenüber, die wohl mit keinem anderen Verfahren bei überschaubarem Aufwand erreichbar ist.

Bild 2.8 zeigt die praktische Realisierung eines bipolaren 12-bit-DA-Wandlers unter Verwendung von LS-TTL-Zählern. Der Anschluß an einen 8-bit-Ausgabeport erfolgt mit dem schon in Bild 2.5 beschriebenen Demultiplexer, wodurch zur Ansteuerung der Schaltung in Bild 2.7 das in Tabelle 2.1. beschriebene Programm unverändert benutzt werden kann.

Der Digitalwert wird vom Rechner in die 3 4-bit-Latches  $D1...D3$  geschrieben. Den Takt für die Baugruppe einschließlich der Vorwählzähler  $D4...D6$  und der Referenzzähler  $D7...D9$  stellt ein Gatteroszillator bereit. Mit dem Übertrag des Referenzzählers wird das Flip-Flop  $D10$  in die aktive Lage gekippt und der Setzeingang der Zähler  $D4...D6$  freigegeben. Nach Ablauf einer dem ausgegebenen Digitalwert entsprechenden Anzahl von Taktimpulsen liefert der Zähler  $D4...D6$  seinerseits einen Übertrag, der das Flip-Flop  $D10$  zurückkippt und den Digitalwert durch die aktivierten Setzeingänge erneut in den Zähler  $D4...D6$  schreibt. Dieser Vorgang wird nach jedem Übertrag am Ausgang des Referenzzählers  $D7...D9$  wiederholt.

Als Referenzspannungsschalter dient der Analogschalter  $N1$ , der aufgrund der TTL-Ansteuerung mit 5 V Betriebsspannung betrieben wird. Die zu schaltende Referenzspannung muß daher unter 5 V liegen und wird deshalb mit dem Operationsverstärker  $N3$  und dessen Beschaltung auf etwa 4 V festgelegt. Um dennoch eine Ausgangsspannung von mehr als 10 V zu erreichen, hat der Pufferverstärker  $N2$  eine Verstärkung von 2,5.

Das passive  $RC$ -Glied mit einer Zeitkonstante von etwa 4 ms arbeitet als Mittelwertbildner. Das Vorzeichen der Ausgangsspannung wird wieder mit bit 7 des ausgegebenen Datenworts festgelegt und mit dem schon bekannten Polaritätsschalter  $N4$ ,  $1/2 N1$  umgeschaltet. Als Ausgangsstufe der Baugruppe bildet der Operationsverstärker  $N5$  einen Tiefpaß 2. Ordnung, wodurch die systembedingte



**Bild 2.8**  
Praktische Realisierung  
eines bipolaren 12-bit-DA-  
Wandlers (Auflösung  
2,5 mV) mit 8-bit-Port und  
Pulsdauermodulation

Restwelligkeit der erzeugten Spannung so weit vermindert wird, daß die Spitze-Spitze-Spannung der Restwelligkeit weniger als 1/2 LSB beträgt. Der Abgleich der Schaltung in Bild 2.7 erfolgt bei Ausgabe des Digitalwerts Null mit R1 bzw. R2 zunächst auf Null am Ausgang von N1 und danach am Ausgang von N2. Dann wird mit R3 die Ausgangsspannung an N1 oder N2 bei Ausgabe des Digitalwerts FFFH auf 10,2375 V eingestellt. Zum Abschluß gleicht man den negativen Endwert bei gewechseltem Vorzeichenbit mit R4 auf -10,2375 V am Ausgang von N2 ab. Da der wesentliche Bestandteil eines DA-Wandlers mit Pulsdauermodulation Zähler sind, liegt es nahe, statt diskreter Zählerschaltkreise den entsprechenden Peripherieschaltkreis des Prozessorsystems (einen CTC) zu verwenden.

Bild 2.9 zeigt ein Schaltbeispiel. Diese Schaltung beinhaltet einen 2-Kanal-DA-Wandler mit jeweils 8 bit Auflösung. Der Takt für den durch den CTC und die Flip-Flop gebildeten Impulsweitenmodulator wird mit einem Gatteroszillator erzeugt und beträgt bei der angegebenen Dimensionierung etwa 100 kHz. Referenzspannungserzeugung und Referenzspannungsschalter werden bei dieser Schaltung mit der Spannungsregler-IS IL 723 gebildet. Dieser Schaltkreis gestattet die Ab- und Zuschaltung seiner Ausgangsspannung. Bei der angegebenen Dimensionierung des Vorwiderstands am Anschluß 10 der IS wird die Ausgangsspannung im abgeschalteten Zustand exakt Null. Im Einschaltfall liefert der IS eine stabile, mit R1 bzw. R2 einstellbare Spannung. Für die an diesen Einstellern in Reihe liegenden Wider-

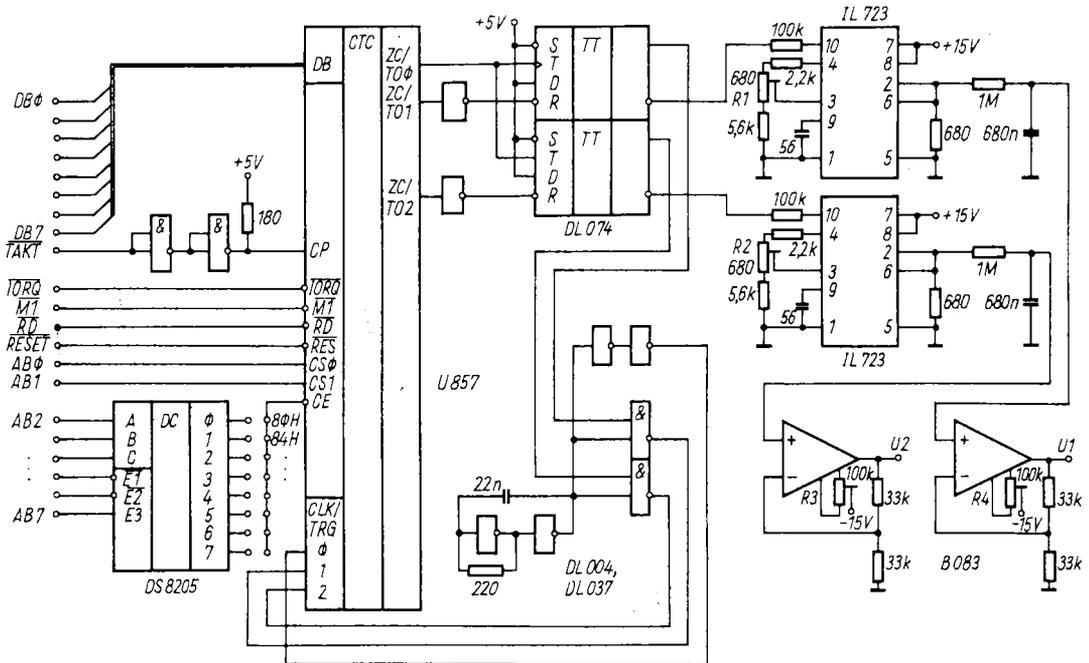


Bild 2.9 Zweikanal-8-bit-DA-Wandler für positive Ausgangsspannungen mit CTC und Pulsdauermodulation

Tabelle 2.2. Treiberprogramm für 2-Kanal-8-bit-DA-Wandler in Bild 2.9

```

;***ANALOGWERTAUSGABE*****
;-----VEREINBARUNGEN-----
CTC: EQU 80H ;BASISADRESSE DES CTC
;-----ANALOGAUSGABE-----
; IN: H=WERT 1, L=WERT 2
; OUT: WIE IN
DAW: PUSH AF
LD A,47H ;ZAEHLER,TC FOLGT
OUT CTC ;REFERENZKANAL
OUT CTC+1 ;KANAL 1
OUT CTC+2 ;KANAL 2
XOR A ;TC=0
OUT CTC ;FUER REFERENZKANAL
LD A,H ;WERT 1
OUT CTC+1 ;AUSGEBEN
LD A,L ;WERT 2
OUT CTC+2 ;AUSGEBEN
POP AF
RET

```

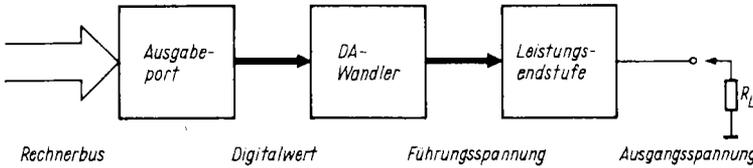


Bild 2.10  
Prinzip eines rechnergesteuerten Netzteils

stände sollten solche mit niedrigem Temperaturkoeffizienten verwendet werden. Als Mittelwertbilder verwendet man passive, mit nachgeschalteten OPVs ( $v = 2$ ) entkoppelte RC-Glieder.

Die Schaltung wird bei Ausgabe des Digitalwert Null in beiden Kanälen mit  $R_3$  bzw.  $R_4$  auf eine Ausgangsspannung von 0 V an den Ausgängen  $U_1$  bzw.  $U_2$  abgeglichen. Anschließend nimmt man den Endwertabgleich mit  $R_1$  bzw.  $R_2$  vor, wobei an beide Kanäle der Digitalwert FFH bzw. 255 dezimal ausgegeben werden muß. Auch dabei sollte man den Endwert (wie in den zuvor beschriebenen Schaltungen) auf 10,20 V einstellen, da dadurch ein Spannungssprung von 40 mV pro bit erreicht wird.

Falls die der Ausgangsspannung überlagerte Reststörspannung für den vorgesehenen Anwendungszweck zu groß ist, kann die Schaltung ähnlich wie in Bild 2.8 um ein Tiefpaßfilter ergänzt werden.

Tabelle 2.2. zeigt die zur Schaltung in Bild 2.9 gehörige Treiber-Software, wobei als Basisadresse für den CTC die Adresse 80H angenommen wurde.

### 2.1.3. Gleichspannungsnetzteil

Ein rechnergesteuertes Gleichspannungsnetzteil erhält man im einfachsten Fall durch die Ergänzung eines DA-Wandlers um eine entsprechende Leistungsendstufe, wie es in Bild 2.10 veranschaulicht ist. Da im allgemeinen eine höhere Spannung erreicht werden soll, als sie der DA-Wandler liefert, muß die Leistungsendstufe neben einer Stromverstärkung auch eine Spannungsverstärkung aufbringen.

Ein einfaches Beispiel einer Leistungsendstufe ist in Bild 2.11 dargestellt, wobei die Spannungsverstärkung 2,5 beträgt. Um den Aufwand gering zu halten und dennoch einen Schutz gegenüber Ausgangsüberlastung zu erreichen, wird der maximal entnehmbare Ausgangsstrom mit dem Transistor V3 auf etwa 1 A begrenzt. Durch Verringerung des Meßwiderstands  $R$  kann der Maximalstrom den geforderten Bedingungen angepaßt werden. Dabei muß man die maximale Verlustleistung von V2 beachten und für dessen ausreichende Kühlung sorgen. Damit ändert sich auch die Dimensionierung von Transformator, Gleichrichter und Ladekondensator entsprechend.

Die negative Hilfsspannung des Operationsverstärkers N1 ist für die Erzeugung sehr geringer Ausgangsspannungen (speziell 0 V) notwendig.

Eine Erweiterung der Schaltung in Richtung einer rechnergesteuerten Stromerzeugung würde den Aufwand erheblich erhöhen, da die beiden Führungsspannungen für die Spannungs- und Stromerzeugung ein gemeinsames Bezugspotential benötigen.

## 2.2. Wechselfspannungserzeugung

Bei der Erzeugung von Wechselfspannungen können zunächst Generatoren für binäre Signale und solche für analoge Signale unterschieden werden. Zur 1. Gruppe gehören Rechteckgeneratoren zur Erzeugung von z. B. TTL-Impulsfolgen. Bei diesen Generatoren soll im allgemeinen sowohl die Wiederholrate (Frequenz) als auch die Impulslänge (Tastverhältnis) in weiten Grenzen einstellbar sein. Die Amplitude der Ausgangsspannung liegt häufig anhand des Anwendungsfalls fest, z. B. +5 V bei TTL-Schaltungen.

Die 2. Gruppe bilden Sinusoszillatoren und Funktionsgeneratoren zur Erzeugung von Dreieck- und Rechteckschwingungen. Bei diesen Generatoren soll sowohl die Frequenz als auch die Amplitude des Ausgangssignals in weiten Grenzen einstellbar und die Kurvenform umschaltbar sein.

Jedes analoge Signal kann bis auf einen prinzipbedingten, aber vorausbestimmbaren Restfehler mit einem quasianalogen Treppensignal nachgebildet werden. Der Klirrfaktor eines solchen Signals ist jedoch ziemlich groß (abhängig von der Stufenzahl), weshalb für Einzelsignalmessungen an Filtern und im Falle einer Mehrsignalmessung (z. B. Messung der Intermodulationsverzerrungen) solche Generatoren nicht oder nur bedingt einsetzbar sind. Für solche Fälle muß versucht werden, klassische Prinzipien eines Sinusoszillators an den Rechner anzuschließen.

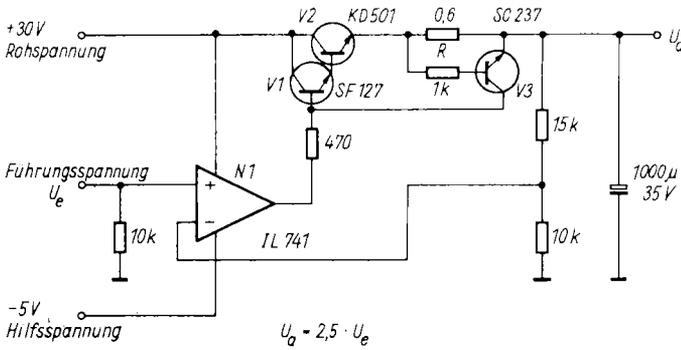


Bild 2.11  
Praktische Realisierung einer  
Netzteilendstufe

## 2.2.1. Sinusoszillator mit Wienbrücke

Die wohl bekannteste Schaltung klirrarmer Sinusoszillatoren ist der RC-Oszillator in Wien-Robinson-Brückenschaltung, dessen Prinzipschaltung Bild 2.12 veranschaulicht. Neben dem eigentlichen Oszillatorteil mit den frequenzbestimmenden Bauelementen  $R, C$  wird eine Amplitudenregelschaltung benötigt. Diese besteht aus einem Gleichrichter, einem Regelverstärker und einem steuerbaren Spannungsteiler  $R_1, R_2$ .

Die Frequenz der erzeugten Sinusspannung berechnet sich zu  $f = 1 / (2RC)$  und ist daher umgekehrt proportional dem Widerstand  $R$ . Bei einem festen Wert des Kondensators  $C$  kann die Frequenz also durch gleichgroße Änderung der Widerstände  $R$  festgelegt werden.

Schaltet man nun mehrere Widerstände parallel, wobei die einzelnen Widerstände dual gestufte Werte  $R, R/2, R/4$  usw. haben, ergibt sich ein linearer Zusammenhang zwischen dem dualen Wert der Schalterstellung und der erzeugten Frequenz (Bild 2.13).

Die praktische Verwirklichung eines Sinusoszillators nach diesem Prinzip zeigt Bild 2.14. Diese Schaltung arbeitet im Frequenzbereich zwischen 20 Hz und 20,46 kHz in Schritten von 20 Hz. We-

gen der invertierenden Pegelwandler D1 berechnet sich die erzeugte Frequenz zu  $f = 20 \cdot (D)$  mit  $D = 000H...FFEH$ .

Der Wert FFFH entspricht der Frequenz 0 Hz und ist verboten, da in diesem Fall die Brücke ohne Widerstände beschaltet wäre. Dieser Wert muß daher vom Treiberprogramm ausgefiltert werden. Die Ausgangsspannung der Schaltung ist konstant und beträgt effektiv 1 V.

Der eigentliche Wien-Robinson-Oszillator wird durch den Operationsverstärker N1, durch den frequenzbestimmenden Brückenweig  $R, C$  (geschaltet durch den Analogschalter N5) und durch den verstärkungsbestimmenden Zweig  $R_1, V$  gebildet. Die Operationsverstärker N2, N3 bilden mit ihrer Beschaltung einen Präzisionsvollweggleichrichter zur Ermittlung des Effektivwerts der abgegebenen Sinusspannung  $U_a$ . Der OPV N4 vergleicht den so ermittelten Effektivwert der Ausgangsspannung mit dem an  $R_3$  gewählten Sollwert und steuert den FET V entsprechend. Somit ist der Amplitudenregelkreis geschlossen. Der Regelverstärker N4 ist als modifizierter PI-Regler beschaltet. Dabei muß die Regelzeitkonstante groß gegenüber der größten Schwingungsdauer gehalten werden, da sonst die Regelung schon innerhalb einer einzelnen Schwingung reagiert, was im unteren Frequenzbereich zu starken Verzerrungen und damit

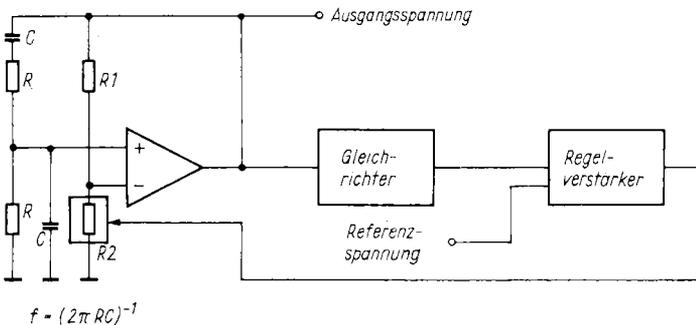
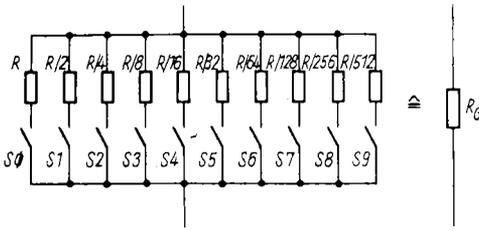


Bild 2.12  
Prinzip des Sinusgenerators mit  
Wien-Robinson-Brücke



$$\frac{1}{R_G} = S_0 \cdot \frac{1}{R} + S_1 \cdot \frac{2}{R} + \dots + S_9 \cdot \frac{512}{R}$$

$$= \frac{1}{R} (S_0 + 2 \cdot S_1 + \dots + 512 \cdot S_9)$$

mit  $S_i = \begin{cases} 1, & \text{falls Schalter ein} \\ 0, & \text{falls Schalter aus} \end{cases}$

Bild 2.13 Widerstandsschaltung mit dualer Wichtung

zu extrem hohem Klirrfaktor führen würde. Daher verwendet man keinen «reinen» PI-Regler. Durch den Kondensator parallel zu R4 tritt der P-Anteil erst bei Frequenzen unterhalb des zu erzeugenden Frequenzbereichs auf. Einzelheiten zur Operationsverstärkertechnik und zum hier gewählten Schaltungsprinzip sind z. B. in [12] zu finden. Die variable Drain-Source-Gegenkopplung des FET V gestattet eine Linearisierung seiner Aus-

gangskennlinie und sorgt für einen sehr geringen Klirrfaktor der erzeugten Sinusspannung, der je nach Einstellung von R2 bis unter 0,1% gebracht werden kann.

Die Schaltung wird bei ausschließlich an Masse gelegtem Anschluß D0 abgeglichen, d. h., es wird die Ausgabe /D = 1 simuliert und damit eine Frequenz von 20 Hz angewählt. Der Einstellwiderstand R1 steht am oberen Anschlag. Bei kurzgeschlossenem Gate des FET V verändere man R1 so weit, bis am Ausgang von N1 eine (eventuell begrenzte) Schwingung nachweisbar ist. Nun wird der Kurzschluß des Gates aufgehoben, und es sollte sich nach kurzem Einschwingen eine Ausgangsspannung mit exakt sinusförmigem Verlauf einstellen. Zeigen sich Regelschwingungen, d. h. eine niederfrequent-modulierte Ausgangsamplitude oder gar rhythmisches An- und Abreißen der Schwingung, ist mit R4 der Regelkreis zu optimieren. Anschließend wird mit R3 die Ausgangsamplitude auf 1 V eingestellt und R2 mit einer Klirrfaktormessbrücke auf minimalen Klirrfaktor der Ausgangsspannung abgeglichen. Der Durchschnittswert von R2 beträgt für minimalen Klirrfaktor etwa 20...30 kΩ.

Zum Schluß sollte nacheinander jedes bit (D0...D9) einzeln mit Masse verbunden werden, wobei sich die Frequenzfolge

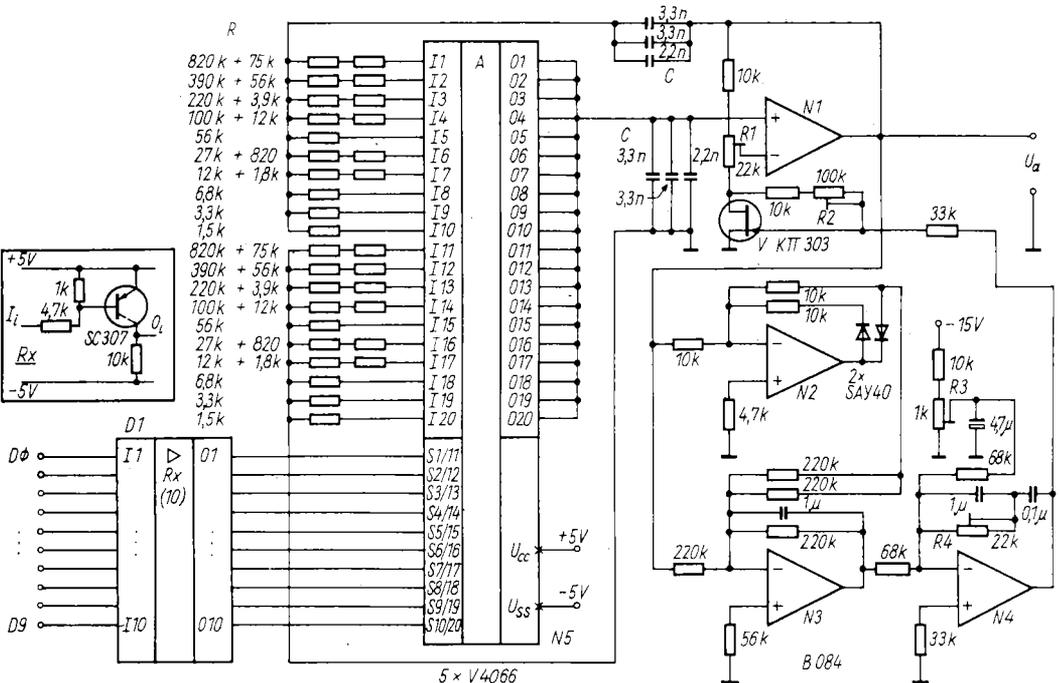


Bild 2.14 Praktischer Aufbau eines rechnergesteuerten Sinusoszillators mit Wien-Robinson-Brücke

20, 40, 80, 160, 320, 640, 1280, 2560, 5120, 10240 Hz

ergeben muß. Damit gilt die Schaltung als abgeglichen. Die Kopplung an einen Rechner kann z. B. über einem multiplexer-verbreiterten 8-bit-Port (ähnlich dem in Bild 2.8) erfolgen.

Der Digitalwert FFFH (bisher ausgeschlossen) kann einbezogen werden, falls ein ständig angeschlossener Widerstand von 1,8 MΩ für die frequenzbestimmenden Widerstände R benutzt wird. Dabei ist ein Frequenzbereich zwischen 10 Hz und 20,47 kHz in 20-Hz-Schritten möglich.

### 2.2.2. Dreieck-Rechteck-Funktionsgenerator

Ein für eine Rechnerkopplung gut geeignetes Prinzip der Wechselspannungserzeugung ist das Prinzip des spannungsgesteuerten Funktionsgenerators, der aus der Analogschaltungstechnik bekannt ist.

In Bild 2.15 ist das Prinzip der vorzustellenden Schaltungslösung dargestellt. Der vom Rechner vorgegebene Digitalwert wird zunächst durch einen DA-Wandler in eine Führungsspannung umgesetzt. Diese Spannung führt man einem Polaritätsumschalter zu, dessen Ausgangsspannung integriert wird. Die Spannung am Ausgang des Integrators steigt linear an, bis die obere Umschaltsschwelle des Triggers erreicht ist und dieser kippt. Durch die Ausgangsspannung des Triggers wird der Polaritätsumschalter umgeschaltet und dem Integrator die Führungsspannung mit umgekehrtem Vorzeichen zugeführt. Von diesem Augenblick an fällt die Spannung am Ausgang des Integrators linear ab, bis die untere Schaltschwelle des Triggers erreicht ist. Nun kippt dieser wieder in seine Ausgangslage, und der geschilderte Vorgang beginnt erneut. Am Ausgang des Integrators kann somit eine Dreiecksspannung und am Ausgang des Triggers eine Rechteckspannung entnommen werden. Die beschriebene Schaltung zeigt Bild 2.16. Der Digitalwert der Führungsspannung wird mit den 3 4-bit-Latches DL175 in schon bekannter

Weise über einen 8-bit-Ausgabeport aufgefangen. Diesen 12-bit-Digitalwert führt man dem DA-Wandler C565 zu, und am Ausgang von N1 liegt die Führungsspannung von maximal 10 V an. Der OPV N2 bildet mit dem Analogsignalschalter N6 den schon aus Bild 2.4 bekannten Polaritätsumschalter. Der Integrator wird durch N3 und dessen Beschaltung gebildet, während N4 mit seiner Beschaltung den Trigger bildet. Um eine symmetrische Triggerschwelle zu erhalten, wird diese durch eine Z-Diode V6 innerhalb einer Brückenschaltung der Dioden V2...V5 eingestellt. Mit der im Bild angegebenen Dimensionierung beträgt die Schaltschwelle des Triggers N4  $\pm 8$  V. Der Trigger steuert den Polaritätsumschalter N6 über die Diode V1 an, wodurch eine Pegelwandlung von etwa  $\pm 15$  V auf eine nur positive Steuerspannung von 0...15 V erreicht wird.

Der Spannungsfolger N5 stellt die Ausgangsspannung der Schaltung niederohmig zur Verfügung. Mit der Datenleitung D7 stellt der Rechner über die Transistorstufen und die Relais K1 bzw. K2 entweder die Rechteckspannung oder die Dreiecksspannung am Ausgang zur Verfügung.

Die Schaltung wird mit R1 bei ausgegebenem Digitalwert FFFH auf eine Frequenz von 20480 Hz und bei ausgegebenem Digitalwert 0 mit R2 auf eine Frequenz von 5 Hz abgeglichen. Gegebenenfalls ist dieser Abgleich wechselseitig zu wiederholen. Mit dieser Schaltung ist es somit möglich, rechnergesteuert sowohl die Art der Ausgangsspannung als auch deren Frequenz im Bereich von 5 Hz...20,48 kHz in Schritten von 5 Hz einzustellen.

### 2.2.3. Rechnergesteuertes Dämpfungsglied

Nachdem die Erzeugung von Wechselspannungen erläutert wurde, soll im folgenden die rechnergestützte Amplitudeneinstellung dargestellt werden. Eine Möglichkeit der Amplitudeneinstellung von Wechselspannungen wäre der Ersatz von bisher üblichen geschalteten Spannungsteilern durch von

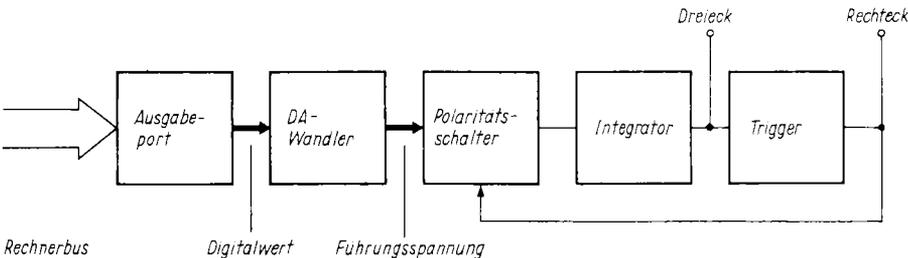


Bild 2.15 Prinzip eines rechnergesteuerten Dreieck-Rechteckgenerators mit Spannungssteuerung

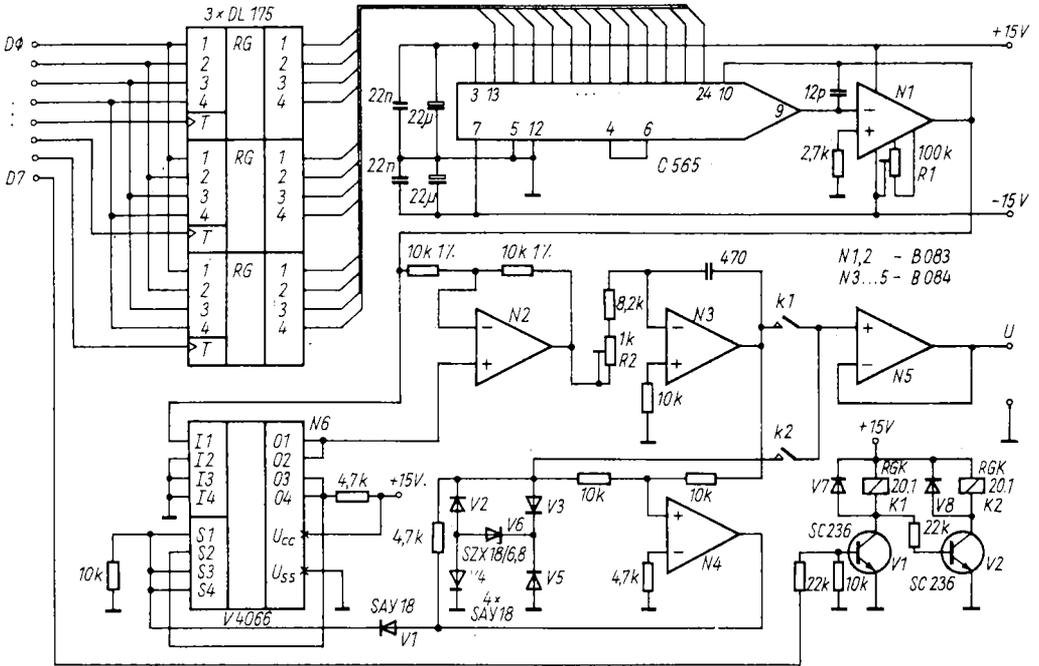


Bild 2.16 Praktischer Aufbau eines rechnergesteuerten Dreieck-Rechteckgenerators

Relais geschaltete Spannungsteiler. Eine weitere Möglichkeit besteht im Einsatz der aus der Anlogschaltungstechnik bekannten Multipliziererbaugruppen, womit eine spannungsgesteuerte Amplitudeneinstellung erreicht wird. Ein Nachteil solcher Multiplizierer ist die nur in einem engen Bereich lineare Steuerkennlinie, d. h. letztlich ein relativ eng vom Rechner einstellbarer Dynamikbereich des erzeugten Amplitudenwerts.

Eine wesentlich elegantere Lösung des Problems ergibt sich beim Einsatz eines DA-Wandlers als Digital-Multiplizierer. Für diesen Zweck eignen sich z. B. DA-Wandler mit geschalteten Strömen, falls deren gewichtete Ströme aus einer gemeinsamen Referenzspannung abgeleitet werden und die Möglichkeit der Einspeisung einer externen Referenzspannung vorgesehen ist. Ein solches Prinzip liegt dem schon in vorangegangenen Schaltungen

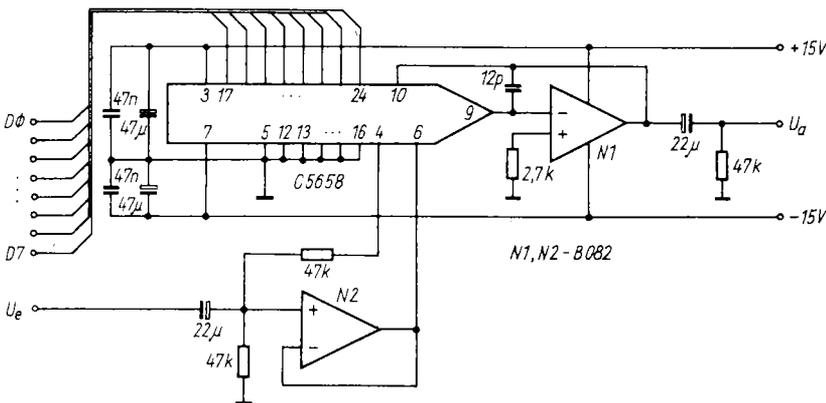


Bild 2.17 Rechnergesteuerter Amplitudenabschwächer für Analogsignale

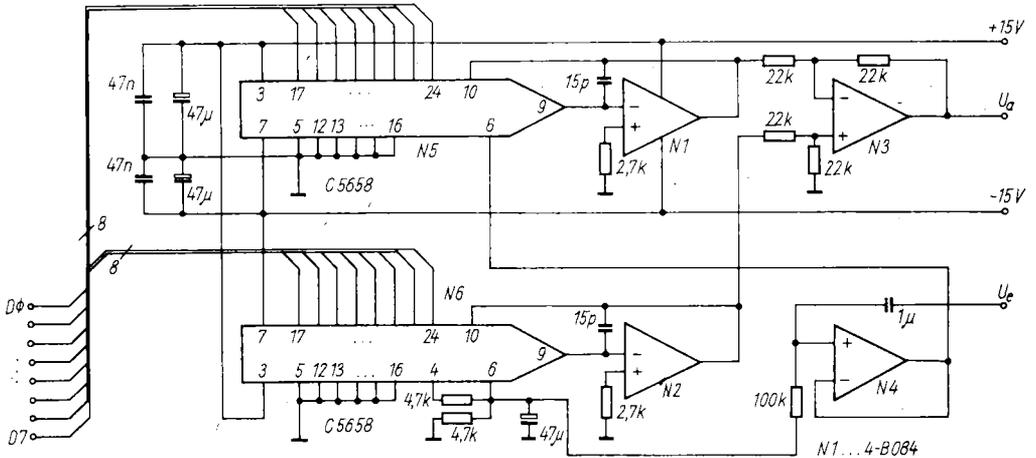


Bild 2.18 Verbesserte Schaltung des Amplitudenabschwächers mit Offsetunterdrückung

benutzten DA-Wandler-ICs C565 zugrunde. Bei diesem Wandler ergibt sich die Ausgangsspannung als Produkt aus dem eingestellten Digitalwert und der Referenzspannung. In Bild 2.17 ist eine Variante der Amplitudeneinstellung eines beliebigen Analogsignals dargestellt. Der DA-Wandler, im Beispiel ein 8-bit-Wandler, wird in bekannter Weise an einen 8-bit-Ausgabeport angeschlossen. Die ausgangsseitige Strom-/Spannungswandlung übernimmt der OPV N1. Durch den Operationsverstärker N2 wird dem Referenzspannungseingang Anschluss 6 die Summe aus der angelegten Analogsignalspannung  $U_e$  und der halben im Schaltkreis selbst erzeugten Referenzspannung von etwa 10 V zugeführt. Das ist notwendig, weil der DA-Wandler nur positive Referenzspannungen verarbeiten kann, das Wechselspannungssignal aber im allgemeinen bipolar, d. h. ohne Gleichspannungsoffset, vorliegt. Die in Bild 2.17 dargestellte Dimensionierung ermöglicht, die Amplitude eines angelegten Wechselspannungssignals von maximal 10 V Spitze-Spitze im Bereich 0,  $1/256 \dots 255/256$  in Schritten von  $1/256$  einzustellen. Damit wird ein Dynamikbereich von 48 dB bezüglich des Ausgangsspannungshubs erreicht. Mit einem 12-bit-Wandler wäre bei gleicher Schaltungsanordnung ein Dynamikbereich von 72 dB erreichbar. Da dem DA-Wandlerschaltkreis als Referenzspannung eine mit dem Wechselspannungssignal überlagerte Gleichspannung eingespeist wird, erhält man am Ausgang von N1 eine vom Digitalwert abhängige Wechselspannung, der aber eine ebenfalls vom Digitalwert abhängige Gleichspannung überlagert ist. Mit dem gezeichneten RC-Glied am Ausgang von N1 wird diese Gleichspannung vom

Schaltungsausgang ferngehalten. Als unerwünschter Effekt verbleibt nun nur noch eine mehr oder weniger ausgeprägte Umschaltspannungsspitze, falls sich die Amplitude des Wechselspannungssignals in großen Sprüngen ändern soll, wie es z. B. bei getasteten Signalen vorkommt. Einen Ausweg bietet der Einsatz eines 2. DA-Wandlers, der ausschließlich die Offsetgleichspannung verarbeitet und dessen Ausgangsspannung durch einen Subtraktionsverstärker von der Ausgangsspannung des eben beschriebenen Wandlers abgezogen wird. Bild 2.18 zeigt die praktische Verwirklichung dieser Offsetkorrekturschaltung. Dabei bilden der DA-Wandler N5, der OPV N1 und der OPV N4 den schon aus Bild 2.17 bekannten Amplitudensteller. Der DA-Wandler N6 ist zusammen mit dem OPV N2 der Referenzwandler der Offsetspannung. N3 subtrahiert die Offsetspannung, womit man am Ausgang dieser Baugruppe eine in ihrer Amplitude einstellbare Wechselspannung ohne überlagerte Offsetspannung und ohne unerwünschte Nebeneffekte erhält.

## 2.2.4. Multifunktionsgenerator

Wie bereits angedeutet wurde, lassen sich beliebige Analogspannungen durch entsprechende quasianaloge Treppenspannungen nachbilden, wobei je nach der Anzahl der Treppenstufen pro Periode ein mehr oder weniger ausgeprägter Restfehler verbleibt. Bild 2.19 zeigt anhand des Kurvenverlaufs einer Sinus- und einer Dreieckschwingung deren Nachbildung mit einer Treppenspannung. Dabei wurde eine Auflösung von 16 Stufen pro Periode vorausgesetzt.

Die einfachste Art der Herstellung solcher Treppenspannungen wäre die Nutzung schon beschriebener DA-Wandler zur Erzeugung von Gleichspannungen und die Nutzung eines Rechners zur zeitsynchronen Vorgabe der entsprechenden Digitalausgabewerte. Wegen der zur Aufbereitung dieser Digitalwerte notwendigen Rechenzeit, die auch beim Auslesen vorberechneter Werte aus einer Tabelle nicht unerheblich ist, kann eine solche Variante nur bei relativ niedrigen zu erzeugenden Frequenzen genutzt werden.

Günstiger ist es, die Erzeugung der Treppenspannung in die Hardware, d. h. in die Mikrorechnerperipherie, zu verlagern. Das Prinzip eines solchen Treppenspannungsgenerators ist in Bild 2.20 dargestellt. Die Schaltung besteht aus einem Taktgeber, einem rechnergesteuerten Vorwahlteiler, einem Zähler für die Anzahl der Schritte pro Periode und einem mit dem Rechner umschaltbaren ROM, aus dem die entsprechenden Amplitudenwerte ausgelesen und einem DA-Wandler bereitgestellt werden. Vom Rechner kann nun sowohl die Frequenz der abgegebenen Treppenspannung über das Teilverhältnis des Vorwahlteilers eingestellt werden als auch die Kurvenform, indem der Rechner unterschiedliche ROM-Bereiche einschaltet. Es ist auch möglich, den ROM durch einen vom Rechner aus beschreibbaren RAM zu ersetzen. Dann kann neben fest programmierten Funktionen ohne Schaltungsänderung (im beschriebenen Fall: ROM-Wechsel) ein beliebiger,

vom Rechner bereitzustellender Kurvenverlauf erzeugt werden.

Die Schaltung läßt sich ergänzend mit einer rechnergesteuerten Amplitudeneinstellung und einer Start-Stop-Einrichtung ausrüsten, wodurch man auch einzelne Schwingungsperioden, z. B. gestartet durch ein externes Triggersignal, erzeugen kann. Weiterhin ist es günstig, neben dem Rechnertakt wahlweise auch ein externes Taktsignal zuzuführen. Bild 2.21 zeigt das Prinzipschaltbild des im folgenden näher zu beschreibenden Funktionsgenerators. Um ein Optimum zwischen einer hohen oberen Grenzfrequenz des Generators und einem geringen Restfehler der approximierten Kurvenverläufe zu erhalten, sind auf dem ROM zu allen Kurvenformen 4 verschiedene Verläufe abgelegt. Diese unterscheiden sich durch die Anzahl Treppenstufen pro Halbperiode. Bild 2.22 zeigt diese Kurvenformen. Man erkennt, daß lediglich eine Halbwelle auf dem ROM abgelegt ist. Somit erzeugt man zunächst den Betrag der Schwingung, indem der abgelegte Kurvenzug nacheinander zweimal ausgelesen wird. Nach dem 1. Auslesen wechselt über einen Polaritätsumschalter jedoch das Vorzeichen, wodurch der gewünschte Kurvenverlauf entsteht. Dieses zunächst etwas merkwürdig erscheinende Verfahren erlaubt es, auf einfache Weise die Amplitude der erzeugten Ausgangsspannung mit dem im vorigen Abschnitt bereits beschriebenen rechnergesteuerten Amplitudensteller zu verändern, ohne daß ein am-

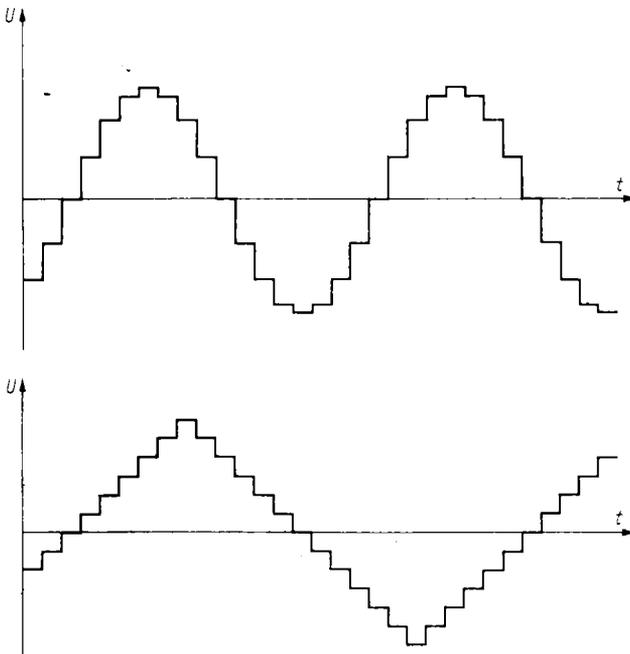


Bild 2.19  
Nachbildung von Analogsignalen mit Hilfe von quasianalogen Treppenspannungen

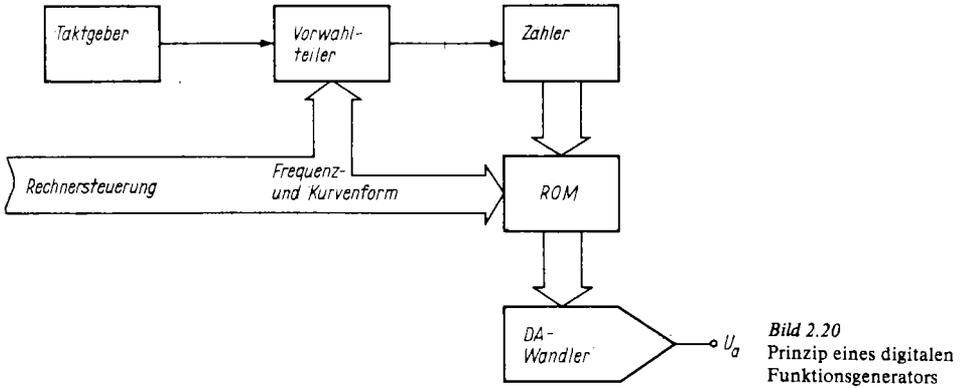


Bild 2.20  
Prinzip eines digitalen  
Funktionsgenerators

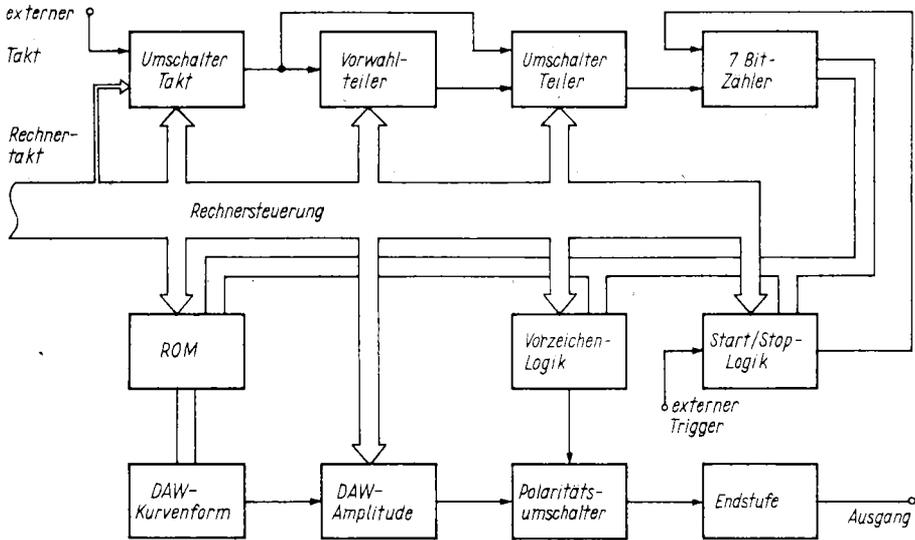


Bild 2.21 Übersichtsschaltplan des digitalen Funktionsgenerators

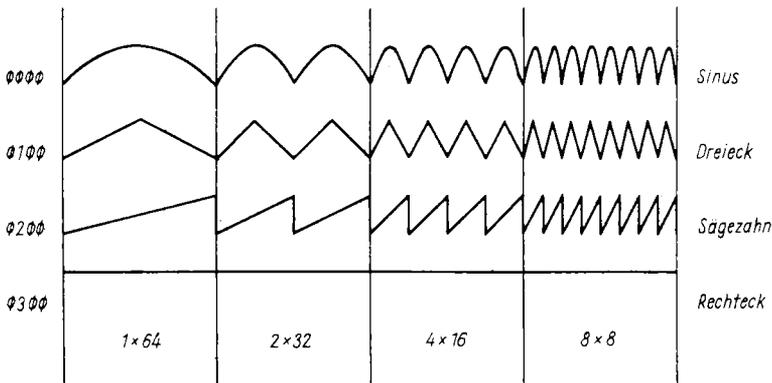


Bild 2.22  
Realisierte Kurven-  
formen des Funktions-  
generators

0400...07FF: 2 Z FH; für weitere Kurvenformen frei



Table 2.3. Steuerworte zur Programmierung des Funktionsgenerators in Bild 2.23

PIO1 – Port A								
0	P1	P0	K4	K3	K2	K1	K0	
			*...	*...	*...	*...	*...	Kurvenform (Bild 2.22)
	0	0						8 Schritte pro Halbwellen
	0	1						16 Schritte pro Halbwellen
	1	0						32 Schritte pro Halbwellen
	1	1						64 Schritte pro Halbwellen

PIO1 – Port B								
SE	SI	R	Z	TC	CP	V1	V0	
						0	0	- verbotener Zustand
						0	1	- positive Ausgangsspannung
						1	0	- negative Ausgangsspannung
						1	1	- bipolare Ausgangsspannung
					0			- Takt intern (Rechnertakt)
					1			- Takt extern
				0				- Teiler ausgeschaltet
				1				- Teiler eingeschaltet
			0					- Start/Stop-Betrieb
			1					- Dauerbetrieb
		0						- Reset/Stop
		1						- Start freigegeben
	x							- Start intern (H-L-H-Pegel)
0								- Start nur intern
1								- Start extern freigegeben

PIO2 – Port A								
A7	A6	A5	A4	A3	A2	A1	A0	
*...	*...	*...	*...	*...	*...	*...	*...	niederwertige 8 bit des 12-bit-Amplitudenwerts

PIO2 – Port B								
0	0	0	0	A11	A10	A9	A8	
				*...	*...	*...	*...	höherwertige 4 bit des 12-bit-Amplitudenwerts

plutenabhängiger Gleichspannungsanteil auftritt. Das liegt daran, daß nur der stets positive Betrag der Treppenspannung abgeschwächt werden muß, also nicht wie in Bild 2.17 mit einem zusätzlich überlagerten Gleichspannungsanteil gearbeitet wird. Statt dessen kann die Treppenspannung direkt dem Referenzspannungseingang des Abschwächer-DA-Wandlers zugeführt werden.

Bild 2.23 zeigt die Schaltung eines solchen Multifunktionsgenerators. Die Schnittstelle zum Rechner bilden ein CTC und 2 PIO. Der Anschluß erfolgt in der bereits beschriebenen Weise, wobei eine eindeutige Adreßselektion der Basisadressen von CTC und PIO über den Dekoder D2 erfolgt

und der Datenbus über einen Bustreiberschaltkreis D1 geführt wird. Von der angegebenen Schaltung werden folgende Basisadressen verwendet:

- CTC – A0H, 160 dezimal;
- PIO1 – A4H, 164 dezimal;
- PIO2 – A8H, 168 dezimal.

Auf die Einbindung der Peripherieelemente in eine Interruptprioritätenkette wurde verzichtet, da nicht mit Interrupts gearbeitet werden soll. Damit vereinfacht sich die Logik zur Richtungsumschaltung der Datenbustreiber.

Die PIO1 lenkt über 15 Ausgabeleitungen den logischen Ablauf, während die PIO2 mit 12 Ausga-

beleitungen den Abschwächer N2, also die Amplitudeneinstellung, steuert.

Drei der CTC-Kanäle werden kaskadiert und bilden somit einen rechnersteuerbaren 24-bit-Vorwählteil. Da einerseits der CTC nur mit maximal der halben Systemtaktfrequenz als Zähler arbeiten kann und um andererseits den Frequenzbereich der Schaltung nach oben auszuschöpfen, kann das Vorwähler-Flip-Flop D10.1 mit dem PIO-Umschaltsignal umgangen werden. Damit ergibt sich eine von der Schaltung erzeugte Frequenzvariation von 1:2<sup>25</sup>. Mit Benutzung der Systemtaktfrequenz von 2,5 MHz ergibt das unter der Voraussetzung von 16 Stufen pro Periode einen Frequenzbereich von 4,66 MHz...156,25 kHz oder eine Periodendauer von 6,4 µs...215 s.

Diese Frequenzvariation von 1:2<sup>25</sup> kann auch bei angelegtem externem Takt genutzt werden, falls vom Rechner über die PIO ein entsprechendes Umschaltsignal erzeugt wird. Die Taktumschaltung ermöglicht der Multiplexer-IS D9, mit dem sowohl zwischen externem und internem Takt gewählt als auch der Vorwählteil (CTC) wahlweise zugeschaltet werden kann. Die beiden Steuerleitungen des Multiplexers D9 sind an die Ausgänge B2, B3 der PIO1 angeschlossen. Die Wirkung der logischen Pegel an den entsprechenden PIO-Ausgängen veranschaulicht Tabelle 2.3.

Der erzeugte Takt wird nun dem 7-bit-Zähler D11, D12 zugeführt, dessen Ausgangssignale sowohl dem ROM (6 bit als niederwertigster Teil der Adreßleitungen) als auch den 2 Umschaltern des Multiplexers D13 zugeführt werden. Ein Umschalter steuert das Start-/Stop-Flip-Flop D10.2, während der 2. Umschalter das Vorzeichen-Flip-Flop ansteuert.

Beide Umschalter werden parallel durch die 2 Steuerbit (A5 und A6 von PIO1) geschaltet, da das Vorzeichen-Flip-Flop und das Start-/Stop-Flip-Flop stets um einen Zählerausgang versetzt

gekippt werden müssen: Nach dem Ablauf einer Halbwelle wird das Vorzeichen-Flip-Flop gekippt, und nach dem Ablauf der 2. Halbwelle erfolgt das Kippen des Start-/Stop-Flip-Flop. Neben dieser normalen, bipolaren Spannungserzeugung können mit dem Setz- bzw. Rücksetzeingang des Vorzeichen-Flip-Flop wahlweise auch nur positive oder nur negative Halbwellen erzeugt werden. Das kann man über die Ausgänge B0, B1 von PIO1 steuern. Außerdem wird mit dem Setz- bzw. Rücksetzeingang festgelegt, mit welcher Halbwelle ein bipolares Signal beginnt, was bei einer Einzelschwingungserzeugung mitunter wünschenswert ist.

Das Start-/Stop-Flip-Flop kann ebenfalls vom Rechner beeinflusst werden. Mit der Ausgabeleitung B4 von PIO1, die an den D-Eingang des Flip-Flop D10.2 herangeführt ist, wird zwischen zyklischem Betrieb und der Erzeugung einer Einzelschwingung ausgewählt, wobei B4 = H dem zyklischen Betrieb entspricht. Die Ausgabeleitung B5 von PIO1 ermöglicht das Rücksetzen des Start-/Stop-Flip-Flops und damit des Zählers, also das rechnerinterne Stoppen der Schwingungserzeugung. Mit 2 weiteren Ausgabesignalen kann zwischen externem Start und dem internen Start der Schwingungserzeugung gewählt werden. Dazu dient die Impulsformlogik D8.2, D7.4, D8.3 und D8.4. Der interne Start geschieht dabei über HL-Wechsel an der Ausgabeleitung B6 der PIO1 (an D8.2) und die Freigabe des externen Triggersignals mit H-Pegel am Ausgang B7 von PIO1 über D8.4.

Die Kurvenform und die Anzahl der Treppenschritte pro Halbperiode wählt man über die Ausgabeleitungen A0...A4 der PIO1, wobei nur die Hälfte des EPROM z. Z. benutzt wird, wie in Bild 2.22 zu erkennen ist. Das diesem Bild zugrunde liegende ROM-Listing zeigt Tabelle 2.4. als Hexdump.

Tabelle 2.4. Hexdump des ROM-Inhalts zur Erzeugung der in Bild 2.22 gezeigten Kurvenformen

```

0000: 00 0D 19 25 32 3E 4A 56 62 6D 78 83 8E 98 A2 AB
0010: B4 BD C5 CD D4 DE E1 E7 EC F0 F4 F7 FA FC FE FF
0020: FF FF FE FC FA F7 F4 FO EC E7 E1 DB D4 CD C5 BD
0030: B4 AB A2 98 8E 83 78 6D 62 56 4A 3E 32 25 19 0D
0040: 00 19 32 4A 62 78 8E A2 B4 C5 D4 E1 EC F4 FA FE
0050: FF FE FA F4 EC E1 D4 C5 B4 A2 8E 78 62 4A 32 19
0060: 00 19 32 4A 62 78 8E A2 B4 C5 D4 E1 EC F4 FA FE
0070: FF FE FA F4 EC E1 D4 C5 B4 A2 8E 78 62 4A 32 19
0080: 00 32 62 8E B4 D4 EC FA FF FA EC D4 B4 8E 62 32
0090: 00 32 62 8E B4 D4 EC FA FF FA EC D4 B4 8E 62 32
00A0: 00 32 62 8E B4 D4 EC FA FF FA EC D4 B4 8E 62 32
00B0: 00 32 62 8E B4 D4 EC FA FF FA EC D4 B4 8E 62 32
00C0: 00 62 B4 EC FF EC B4 62 00 62 B4 EC FF EC B4 62
00D0: 00 62 B4 EC FF EC B4 62 00 62 B4 EC FF EC B4 62
00E0: 00 62 B4 EC FF EC B4 62 00 62 B4 EC FF EC B4 62
00F0: 00 62 B4 EC FF EC B4 62 00 62 B4 EC FF EC B4 62

```

Fortsetzung der Tabelle 2.4.

```

0100: 00 08 10 18 20 28 30 38 40 48 50 58 60 68 70 78
0110: 80 87 8F 97 9F A7 AF B7 BF C7 CF D7 DF E7 EF F7
0120: FF F7 EF E7 DF D7 CF C7 BF B7 AF A7 9F 97 8F 87
0130: 80 78 70 68 60 58 50 48 40 38 30 28 20 18 10 08
0140: 00 10 20 30 40 50 60 70 80 8F 9F AF BF CF DF EF
0150: FF EF DF CF BF AF 9F 8F 80 70 60 50 40 30 20 10
0160: 00 10 20 30 40 50 60 70 80 8F 9F AF BF CF DF EF
0170: FF EF DF CF BF AF 9F 8F 80 70 60 50 40 30 20 10
0180: 00 20 40 60 80 9F BF EF FF EF BF 9F 80 60 40 20
0190: 00 20 40 60 80 9F BF EF FF EF BF 9F 80 60 40 20
01A0: 00 20 40 60 80 9F BF EF FF EF BF 9F 80 60 40 20
01B0: 00 20 40 60 80 9F BF EF FF EF BF 9F 80 60 40 20
01C0: 00 40 80 BF FF BF 80 40 00 40 80 BF FF BF 80 40
01D0: 00 40 80 BF FF BF 80 40 00 40 80 BF FF BF 80 40
01E0: 00 40 80 BF FF BF 80 40 00 40 80 BF FF BF 80 40
01F0: 00 40 80 BF FF BF 80 40 00 40 80 BF FF BF 80 40

0200: 00 04 08 0C 10 14 18 1C 20 24 28 2D 31 35 39 3D
0210: 41 45 49 4D 51 55 59 5D 61 65 69 6D 71 75 79 7D
0220: 82 86 8A 8E 92 96 9A 9E A2 A6 AA AE B2 B6 BA BE
0230: C2 C6 CA CE D2 D7 DB DF E3 E7 EB EF F3 F7 FB FF
0240: 00 08 10 19 21 29 31 3A 42 4A 52 5A 63 6B 73 7B
0250: 84 8C 94 9C A5 AD B5 BD C5 CE D6 DE E6 EF F7 FF
0260: 00 08 10 19 21 29 31 3A 42 4A 52 5A 63 6B 73 7B
0270: 84 8C 94 9C A5 AD B5 BD C5 CE D6 DE E6 EF F7 FF
0280: 00 11 22 33 44 55 66 77 88 99 AA BB CC DD EE FF
0290: 00 11 22 33 44 55 66 77 88 99 AA BB CC DD EE FF
02A0: 00 11 22 33 44 55 66 77 88 99 AA BB CC DD EE FF
02B0: 00 11 22 33 44 55 66 77 88 99 AA BB CC DD EE FF
02C0: 00 24 49 6D 92 B6 DB FF 00 24 49 6D 92 B6 DB FF
02D0: 00 24 49 6D 92 B6 DB FF 00 24 49 6D 92 B6 DB FF
02E0: 00 24 49 6D 92 B6 DB FF 00 24 49 6D 92 B6 DB FF
02F0: 00 24 49 6D 92 B6 DB FF 00 24 49 6D 92 B6 DB FF

0300: FF FF
...
07FF: FF FF

```

Tabelle 2.5. Maschinenroutine zur Steuerung des Funktionsgenerators in Bild 2.25

```

;***AUFRUF FUNKTIONSGENERATOR*****
;---VEREINBARUNGEN-----

CTC: EQU 0A0H ;BASISADRESSE CTC
PI1: EQU 0A4H ;BASISADRESSE PIO 1
PI2: EQU 0A8H ;BASISADRESSE PIO 2

;---INITIALISIERUNG/BERTIEBSARTENWAHL-----

; IN: D,E=DATENWORT PIO1 FORT A,B
; C,H,L=ZEITKONSTANTEN CTC-KANAL 0,1,2
; OUT: WIE IN

```

Fortsetzung der Tabelle 2.5.

```
INI:  PUSH  AF
      LD   A,0FH      ;STEUERWORT BYTE-AUSGABE
      OUT  PI1+2      ;AN ALLE PIO1-PORT'S
      OUT  PI1+3
      OUT  PI2+2
      OUT  PI2+3
      LD   A,D        ;INFORMATION AN PORT A
      OUT  PI1        ;AUSGEBEN
      LD   A,E        ;INFORMATION AN PORT B
      OUT  PI1+1      ;AUSGEBEN
      LD   A,45H      ;STEUERWORT ZAEHLER, ZEITKONSTANTE FOLGT
      OUT  CTC        ;AN ALLE CTC-KANAELE
      OUT  CTC+1
      OUT  CTC+2
      LD   A,C        ;ZEITKONSTANTEN
      OUT  CTC        ;AUSGEBEN
      LD   A,H
      OUT  CTC+1
      LD   A,L
      OUT  CTC+2
      POP  AF
      RET
```

;-----START INTERN-----

```
STA:  PUSH  AF
      IN   PI1+1      ;EINLESEN PIO1 PORT B
      OR   60H        ;SETZEN BIT 6 UND BIT 5
      OUT  PI1+1      ;AUSGEBEN
      RES  6,A        ;START
      OUT  PI1+1      ;AUSGEBEN
      SET  6,A        ;NUR ALS IMPULS
      OUT  PI1+1
      POP  AF
      RET
```

;-----AMPLITUDENEINSTELLUNG-----

```
;   IN:  HL=AMPLITUDE ALS 12BIT-WERT;WIRD BEGRENZT
;   OUT:  WIE IN, BEI UEBERLAUF AUF OFFFH BEGRENZT
```

```
AMP:  PUSH  AF
      LD   A,H        ;TEST AUF ZU GROSSE WERTE
      AND  0FOH
      JRZ  AM1        ;KEIN UEBERLAUF
      LD   HL,OFFFH   ;BEI UEBERLAUF: MAXIMALWERT
AM1:  LD   A,L        ;NIEDERWERTIGE 8 BIT
      OUT  PI2        ;AUSGEBEN
      LD   A,H        ;HOEHERWERTIGE 4 BIT
      OUT  PI2+1      ;AUSGEBEN
      POP  AF
      RET
```

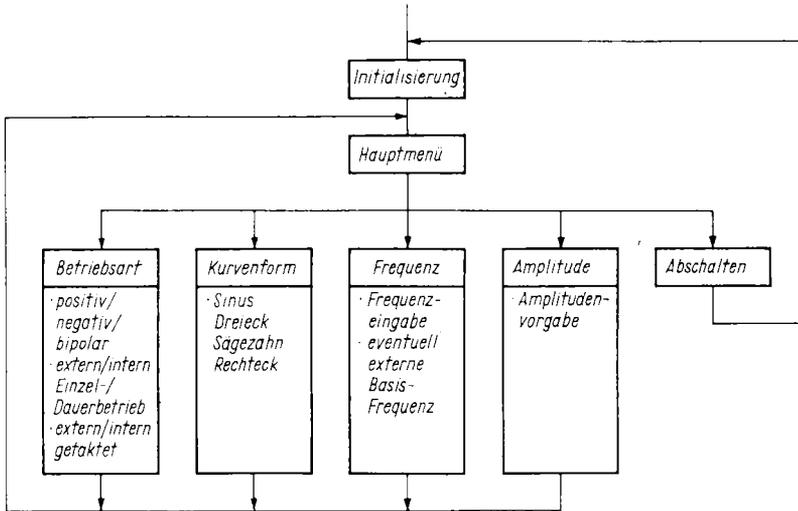


Bild 2.24 Grobübersicht des BASIC-Programms zur Einstellung des Funktionsgenerators

Als Besonderheit ist zu beachten, daß der Zähler D11, D12 rückwärts zählt, also auch die in Bild 2.22 gezeigten Kurvenverläufe rückwärts ausgelesen werden. Das ist für den nichtzyklischen Betrieb notwendig, da die Flip-Flops D10.2 bzw. D14.1 mit der LH-Flanke kippen. Diese Zähler werden dementsprechend auf den maximalen Zählerstand rückgesetzt.

Die aus dem EPROM ausgelesenen 8-bit-Daten führt man einem DA-Wandler N1, N3 zu, dessen Schaltungstechnik aus den vorangegangenen Abschnitten bekannt ist. Als Referenzspannung benutzt dieser DA-Wandler die Hälfte der auf dem Chip erzeugten Referenzspannung (etwa 5 V). Das ist notwendig, weil der Analogsignalschalter U4066 wegen der Ansteuerung durch TTL-Pegel mit einer Betriebsspannung von 5 V arbeitet und

die zu schaltende Spannung den Wert der Betriebsspannung nicht überschreiten darf.

Die durch diesen Kurvenform-DA-Wandler bereitgestellte Spannung wird nun dem Amplitudensteller-DA-Wandler N2, N4 als Referenzspannung zugeführt. Dieser DA-Wandler erhält seine 12 bit breite Information direkt von der PIO2. Durch das 12 bit breite Steuerwort ist eine Amplitudeneinstellung im Bereich von 1:4096 möglich, d. h., man erreicht einen Dynamikbereich von 72 dB. Der Digitalwert 00 wird dabei in die Spannung 0 V umgesetzt.

Der Operationsverstärker N5 und der Analogsignalschalter D16 bilden den Polaritätsumschalter zur Erzeugung des Vorzeichens der Ausgangsspannung. Um eine Ausgangsspannung von reichlich  $U_{SS} = 10\text{ V}$  zu erhalten, folgt dem Polaritäts-

Tabelle 2.6. BASIC-Programm zur Steuerung des Funktionsgenerators in Bild 2.25

```

1000 REM -----<Initialisierung>-----
1010   ct=160:p1=164:p2=168
1020   OUT ct,69:out ct+1,69:OUT ct+2,69
1030   OUT ct,1:OUT ct+1,1:OUT ct+2,1
1040   OUT p1+2,15:OUT p1+3,15:OUT p2+2,15:OUT p2+3,15
1050   a1=96:b1=115:a2=0:b2=0:p=3:s=16:t=0:k=0
1060   z=64:t0=1:t1=1;t2=1:t3=1
1070   OUT p1+1,b1 AND 223
1080   OUT p1,a1:out p1+1,b1:OUT p2,a2:OUT p2+1,b2
1090 REM -----<Hauptmenue>-----
1100   CLS
1120   PRINT "Multifunktionsgenerator "
1130   PRINT "-----"
1140   PRINT:PRINT
  
```

```

1150 PRINT "Betriebsartenwahl - 1"
1160 PRINT "Kurvenformwahl - 2"
1170 PRINT "Frequenzwahl - 3"
1180 PRINT "Amplitudenwahl - 4"
1190 PRINT "Ausschalten - 5"
1200 PRINT
1210 INPUT "Bitte waehlen ";a
1220 IF a<1 OR a>5 THEN 1100
1230 IF a=1 THEN 1280
1240 IF a=2 THEN 1600
1250 IF a=3 THEN 1770
1260 IF a=4 THEN 2210
1270 GOTO 1000
1280 REM -----<Betriebsartenwahl>-----
1290 CLS
1300 PRINT "Betriebsartenwahl"
1310 PRINT "-----"
1320 PRINT;PRINT
1330 PRINT "Spannung positiv - p ";CHR$(32-10*(p=1))
1340 PRINT "Spannung negativ - n ";CHR$(32-10*(p=2))
1350 PRINT "Spannung bipolar - b ";CHR$(32-10*(p=3))
1360 PRINT
1370 PRINT "Eine Schwingung"
1380 PRINT " extern gestartet - e ";CHR$(32-10*(s=128))
1390 PRINT " intern gestartet - i ";CHR$(32-10*(s=0))
1400 PRINT "Dauerschwingung - d ";CHR$(32-10*(s=16))
1410 PRINT
1420 PRINT "Takt"
1430 PRINT " lokal - l ";CHR$(32-10*(t=0))
1440 PRINT " fremd - f ";CHR$(32-10*(t=4))
1450 PRINT
1460 INPUT "Bitte waehlen ";a$
1470 IF a$="" THEN 1100
1480 IF a$="d" THEN s=16
1490 IF a$="i" THEN s=0
1500 IF a$="e" THEN s=128
1510 IF a$="b" THEN p=3
1520 IF a$="n" THEN p=2
1530 IF a$="p" THEN p=1
1540 IF a$="l" THEN t=0
1550 IF a$="f" THEN t=4
1560 b1=b1 AND 104 OR s OR p OR t
1570 IF s<>128 THEN OUT p1+1,b1 AND 191
1580 OUT p1+1,b1
1590 GOTO 1280
1600 REM -----<Kurvenformwahl>-----
1610 CLS
1620 PRINT "Kurvenformwahl"
1630 PRINT "-----"
1640 PRINT;PRINT
1650 PRINT "Sinus - 1 ";CHR$(32-10*(k=0))
1660 PRINT "Dreieck - 2 ";CHR$(32-10*(k=4))
1670 PRINT "Saagezahn - 3 ";CHR$(32-10*(k=8))
1680 PRINT "Rechteck - 4 ";CHR$(32-10*(k=12))
1690 PRINT
1700 INPUT "Bitte waehlen";a
1710 IF a=0 THEN 1100
1720 IF a<0 OR a>4 THEN 1600
1730 k=4*(a-1)
1740 a1=a1 AND 227 OR k
1750 OUT p1,a1
1760 GOTO 1600
1770 REM -----<Frequenzwahl>-----

```

Fortsetzung der Tabelle 2.6.

```

1780 CLS
1790 PRINT "Frequenzwahl"
1800 PRINT "-----"
1810 PRINT:PRINT
1820 PRINT "Aufloesung";z;"Schritte pro Halbwelle"
1830 PRINT
1840 PRINT "Bitte Aufloesung eingeben"
1850 INPUT "(8/16/32/64)";a
1860 IF a=0 THEN 1930
1870 IF a<0 THEN 1770
1880 IF a=8 OR a=16 OR a=32 OR a=64 THEN z=a
1890 a=LOG(z)/LOG(2)-3
1900 a1=a1 AND 28 OR 31#a+3
1910 OUT p1,a1
1920 GOTO 1770
1930 PRINT
1940 a=2500000
1950 IF (b1 AND 4)=0 THEN 2010
1960 PRINT "Takt:";f;"Hz"
1970 PRINT
1980 PRINT "Bitte externe Taktfrequenz in Hz"
1990 INPUT "eingeben";a
2000 IF a=0 THEN 2020
2010 f=a
2020 PRINT
2030 PRINT "erzeugte Frequenz: " f/z/t0/t1/t2/t3/2 "Hz"
2040 PRINT
2050 PRINT "Bitte gewuenschte Frequenz in Hz"
2060 INPUT "eingeben";a
2070 IF a=0 THEN 1100
2080 te=f/a/2/z
2090 IF te>33554432 THEN te=33554432
2100 t0=1:t1=1:t2=1:t3=1
2110 IF te>1.5 THEN 2170
2120 b1=b1 AND 247 OR 8*(t0-1)
2130 OUT p1+1,b1
2140 OUT ct,69:OUT ct+1,69:OUT ct+2,69
2150 OUT ct,t1:OUT ct+1,t2:OUT ct+2,t3
2160 GOTO 1770
2170 t0=2:te=te/2
2180 t1=INT(te/t2/t3+0.5)
2190 IF t1<=256 THEN 2120
2195 IF t2<256 THEN t2=2*t2 ELSE t3=2*t3
2200 GOTO 2180
2210 REM -----<Amplitudenwahl>-----
2220 CLS
2230 PRINT"Amplitudenwahl"
2240 PRINT"-----"
2250 PRINT:PRINT
2260 PRINT"Amplitude: ";2.5*(256*b2+a2); "mV"
2270 PRINT
2280 PRINT"Bitte Amplitude waehlen"
2290 INPUT"(2,5mV...10237,5mV)";a
2300 IF a=0 THEN 1100
2310 IF a<2.5 THEN a=0
2320 IF a>10237.5 THEN a=10237.5
2330 a=INT(a/2.5+0.5)
2340 b2=INT(a/256):a2=a-256*b2
2350 OUT p2,a2
2360 OUT p2+1,b2
2370 GOTO 2210

```

umschalter noch ein Auskoppelverstärker mit einer einstellbaren Verstärkung von etwa 2. Der Abgleich der Schaltung ist ohne Rechnerkopplung möglich. Zunächst gleicht man mit  $R1$  bei gezogenem EPROM, d. h. bei Anlegen des Digitalwerts 00 an  $N1$ , die Ausgangsspannung auf 0 V am Ausgang ab.

Danach wird z. B. durch Stecken eines leeren EPROM der Digitalwert FFH erzeugt und mit  $R2$  eine Ausgangsspannung von 10,2375 V am Ausgang von  $N6$  eingestellt. Damit gilt der Analogteil als abgeglichen, und es sollte die rechnergestützte Inbetriebnahme der Schaltung vorgenommen werden. Dazu wird zunächst ein Programm auf Maschinenebene vorgestellt (Tabelle 2.5.). Alle Einstellparameter übernimmt das Programm in Registern. Es erlaubt daher das Erproben der Schaltung auf ihre vollständige Funktionsfähigkeit.

Für den Bediener ist es nun wünschenswert, z. B. über den Bildschirm menügeführt alle Einstellungen vorzunehmen. Diese Arbeitsweise ist nur in einer Hochsprache sinnvoll. Die am weitesten verbreitete Hochsprache ist z. Z. noch BASIC, weshalb entsprechende Programmbeispiele in BASIC angegeben werden. Dabei wird versucht, mit wenigen Befehlen, quasi einem Standardwortschatz, auszukommen, um die vorgestellten Programme auf möglichst vielen BASIC-Dialekten lauffähig zu halten.

Ein solches BASIC-Programm für die Einstellung des Multifunktionsgenerators zeigt Tabelle 2.6., während Bild 2.24 die Struktur des Programms veranschaulicht. Nachdem eine Grundeinstellung und die Initialisierung der Peripherieschaltkreise vorgenommen ist, wird in das Hauptmenü eingetreten. Von dort aus gelangt man in entsprechende Untermenüs, die es gestatten, bestimmte Parameter unabhängig von anderen zu verstellen. So kann z. B. während einer schon laufenden Erzeugung der Sinusschwingung deren Frequenz geändert werden. Andererseits ist es möglich, unter Beibehaltung der Frequenz die Kurvenform zu wechseln.

## 2.3. Ansteuerung von Motoren und anderen Lasten

Mit der Verbreitung der Mikrorechentechnik auf allen Gebieten der Naturwissenschaft und Technik rücken Themen wie rechnergesteuerte Handhabetechnik oder Robotertechnik immer mehr in den Blickpunkt.

Neben den Sensoren (Baugruppen zur Informationsaufnahme) spielen die Ausgabeorgane (Bau-

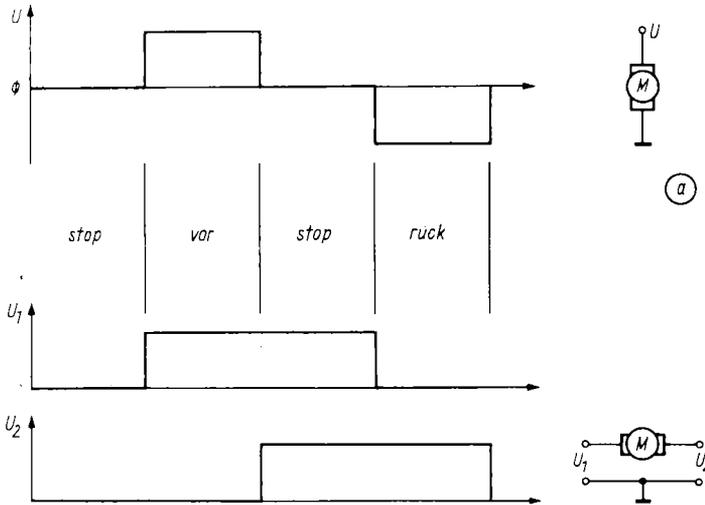
gruppen für eine mechanische Bewegung) eine wichtige Rolle. Die Arbeit des Amateurs konzentriert sich dabei auf elektromechanische Antriebe, während bei kommerziellen Systemen auch pneumatische Steuerungen benutzt werden.

Da die in solchen elektromechanischen Antrieben benutzten Motoren sowohl vorwärts als auch rückwärts drehen müssen, kommen vor allem Gleichspannungsmotoren zum Einsatz. Wechselspannungsmotoren wendet man sinnvollerweise in Form von Schrittmotoren an. In beiden Fällen handelt es sich um Kleinspannungsmotoren. Lediglich für leistungsstarke Antriebe oder Heizungen wird direkt mit Netzwechselfspannung gesteuert, wobei man je nach Anwendungsfall entweder die Phasenanschnittsteuerung oder die wesentlich weniger Störspannungen verursachende Schwingungspaketsteuerung einsetzt.

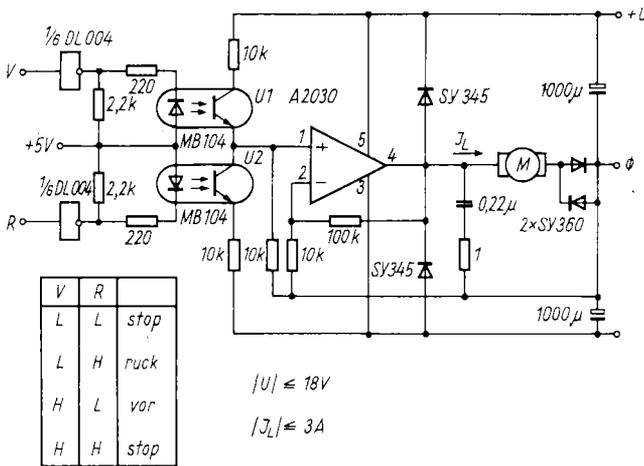
### 2.3.1. Ansteuerung von Gleichspannungsmotoren

Die einfachste Möglichkeit der Ansteuerung eines Gleichspannungsmotors ist der Start-Stop-Betrieb mit Richtungsumschaltung. Eine solche Ansteuerschaltung liefert somit 3 Zustände: vorwärts – stop – rückwärts. Prinzipiell hat man 2 Möglichkeiten zum Aufbau solcher Schaltungen, die in Bild 2.25 gezeigt werden. Bild 2.25a zeigt den Spannungsverlauf bei Speisung der Steuerschaltung mit 2 symmetrischen Versorgungsspannungen, während Bild 2.25b den Verlauf der Ansteuerungsspannung beim Betrieb mit nur einer Versorgungsspannung vermittelt. Bei der praktischen Realisierung von solchen Ansteuerschaltungen ist es nützlich, den Rechner von der eigentlichen Ansteuerschaltung galvanisch zu entkoppeln. Damit wird ein Eindringen von Störspannungen in den Rechner, z. B. verursacht durch die Kollektorfunken des Motors, sicher verhindert.

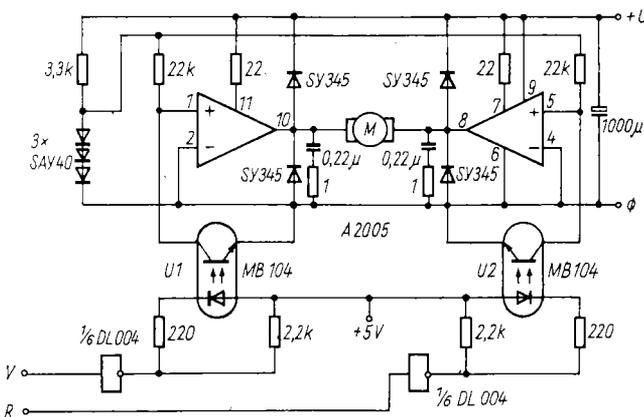
Bild 2.26 zeigt eine Gleichspannungsmotoransteuerung mit symmetrischer Versorgungsspannung. Um den Aufwand an Bauelementen gering zu halten, kommt im Beispiel ein Leistungs-IS zum Einsatz, der aus der Unterhaltungselektronik als Leistungsverstärker bekannt ist. Im Ruhezustand führt dieser Leistungsverstärker an seinem Ausgang das Mittenpotential, in diesem Beispiel also 0 V. 2 antiparallele Dioden in Reihe zum Motor halten auch bei einem geringfügigen Gleichspannungsoffset den Motor im Stillstand. Mit den beiden Optokopplern  $U1$  bzw.  $U2$  kann nun der nichtinvertierende Eingang des Leistungsverstärkers mit einer positiven (im Falle von  $U1$ ) bzw. einer negativen Spannung beaufschlagt werden. Werden dagegen beide Optokoppler durchgesteuert, erzeugt man bei Gleichheit der Reihenwider-



**Bild 2.25**  
Prinzip der Gleichspannungsmotorsteuerung mit Start/Stop-Betrieb



**Bild 2.26**  
Start/Stop-Steuerung für Gleichspannungsmotoren mit symmetrischer Versorgungsspannung



**Bild 2.27**  
Start/Stop-Steuerung als Brückenschaltung

stände und der Betriebsspannungen wieder das Ruhepotential 0 V.

Die Schaltung in Bild 2.26 erlaubt es also, mit TTL-kompatiblen Steuersignalen einen Gleichspannungsmotor in beiden Drehrichtungen mit maximaler Drehzahl laufen zu lassen oder seinen Stillstand herbeizuführen. Dabei können Motoren mit einer Nennspannung von maximal 18 V bei Lastströmen von bis zu 3 A betrieben werden. Die Abschlußwiderstände an den Treibergattern sichern das vollständige Sperren der Optokoppler. In Bild 2.27 ist eine Motorsteuerung mit nur einer Betriebsspannung dargestellt. Hierbei liegt der zu treibende Motor in einer Brückenschaltung zweier Leistungsverstärker, wobei im Beispiel ein Doppelleistungsverstärker eingesetzt wurde. Zur Vermeidung einer einseitigen Übersteuerung dieser Verstärker wird das positive Eingangspotential der nichtinvertierenden Eingänge durch 3 Dioden auf etwa 2 V begrenzt. Da der Umschalt-punkt des nichtinvertierenden Eingangs auf etwa 1,3 V liegt, führen die beiden Verstärker im Ruhezustand (bei gesperrten Optokopplern U1 und U2) am Ausgang nahezu die volle Betriebsspannung. Das bedeutet Motorstillstand.

Falls nun einer der Optokoppler durchgesteuert wird, hat der entsprechende Verstärkerausgang etwa das Potential 0 V, und der Motor dreht in eine der möglichen Richtungen. Werden dagegen beide Optokoppler durchgesteuert, sind auch die beiden Ausgangsspannungen der Verstärker wieder gleich groß, und der Motor steht still. Mit dieser Schaltung wird also ebenfalls der gewünschte Start-Stop-Betrieb mit Drehrichtungsumkehr ermöglicht.

Häufig reicht nun aber der reine Start-Stop-Be-

trieb nicht aus, d. h., es wird eine möglichst feinfühligere Einstellung der Motordrehzahl gewünscht. Hierfür könnte man einen DA-Wandler mit nachgeschaltetem Leistungsverstärker heranziehen. Dabei würde jedoch ein mehr oder weniger großer Teil der Leistung in Verlustwärme umgesetzt. Andererseits steht besonders bei kleinen Spannungen nicht das volle Drehmoment des Motors zur Verfügung. Günstiger ist es daher, dem Motor eine mittlere Leistung durch periodische Spannungsimpulse zuzuführen. Die Leistungsstufe arbeitet in diesem Fall als relativ verlustarmer Schalter. Im Prinzip erhält man eine rechnergesteuerte Impulslängenmodulation, wie sie schon in Form des integrierenden DA-Wandlerverfahrens im Abschnitt 2.1.2. angewendet wurde. Die mittelwertbildende Einheit ist in diesem Fall der Motor und die zu treibende Mechanik mit ihrer mechanischen Trägheit. Als optimale Frequenz der an den Motor anzulegenden Impulsspannung hat sich der Bereich zwischen 50...250 Hz herausgestellt. Bei höheren Frequenzen steigen die Motorverluste (Wirbelstromverluste), und niedrigere Frequenzen verursachen starke Geräuschbildung.

Bild 2.28 zeigt die pulsdauermodulierte Spannungssteuerung eines Gleichspannungsmotors. Dabei wird der Rechner über einen beliebigen 8-bit-Ausgabeport angekoppelt. Mit den 7 niederwertigsten bit stellt man das Tastverhältnis der Motorsteuerspannung in 128 Stufen ein, während das höchstwertige bit die Drehrichtung festlegt. Die pulsdauermodulierte Rechteckspannung wird am Ausgang des Flip-Flop D5 erzeugt. Bei jedem Überlauf des Referenzzählers D3, D4 kippt dieses Flip-Flop in die aktive Lage, der Setzeingang der Vorwahlzähler D1, D2 wird freigegeben, und

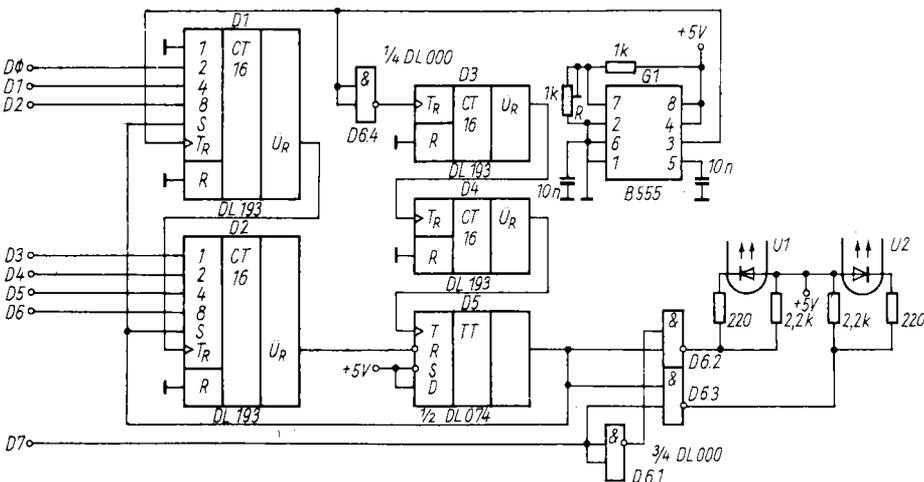


Bild 2.28 Steuerschaltung für Gleichspannungsmotoren mit Drehrichtungsumkehr und 128 Spannungsstufen

D1, D2 beginnen zu zählen. Nach Ablauf der am Vorwählzähler eingestellten Taktimpulsanzahl wird das Flip-Flop D5 über dessen Rücksetzeingang in die inaktive Lage gekippt und der Vorwählzähler erneut geladen. Mit dem Überlauf des Referenzzählers beginnt dieser Vorgang erneut.

Die so erzeugte pulsdauermodulierte Rechteckspannung gelangt auf die Torschaltung D6.2, D6.3, wo sie je nach Pegel der Datenleitung D7 auf den Optokoppler U1 oder den Optokoppler U2 weitergeleitet wird. Diese beiden Optokoppler entsprechen denen der Bilder 2.26 bzw. 2.27, so daß die Endstufenschaltungen von dort übernommen werden können. Daher ergibt sich mit L-Pegel an der Datenleitung D7 die Drehrichtung vorwärts.

Als Taktgeber der Baugruppe wird ein Timer eingesetzt, der mit der 256fachen Frequenz (etwa 50 kHz) schwingt. Sollten sich beim Betrieb des Motors aufgrund mechanischer Resonanzen von Motor und zu treibender Mechanik störende Geräusche bemerkbar machen, kann man das durch eine Veränderung der Frequenz mit dem Einsteller R beseitigen.

### 2.3.2. Ansteuerung von Schrittmotoren

Neben Gleichspannungsmotoren kommen speziell in Positionierantrieben sogenannte Schrittmotoren zum Einsatz. Diese Motoren erlauben es, mit einer bestimmten Anzahl von an den Motor angelegten elektrischen Impulsen eine definierte Anzahl von Winkelschritten der Motorwelle auszulösen. Der Wert eines Winkelschritts hängt dabei vom inneren Aufbau des Schrittmotors speziell von der Anzahl der Statorwicklungen ab. Der Rotor eines Schrittmotors besteht prinzipiell aus einem Permanentmagneten, während der Stator mit einer gewissen Anzahl von Spulen ausgerüstet ist. Wird nun nacheinander in diesen Spulen ein für den Magnetpol des Rotors anziehendes Magnetfeld erregt, so wird dieser Magnetpol des Rotors jeweils in die Richtung der aktiven Spule bewegt. Bild 2.29 zeigt das Prinzip.

Kommerziell werden solche Schrittmotoren sowohl als übliche Motoren zur Erzeugung von Drehbewegungen als auch als sogenannte Linear-motoren zur Erzeugung einer Längsbewegung angeboten. In der Konsumgüterindustrie verwendet man diese Antriebe in Plattenspielern, wobei jedoch nicht die Eigenschaft der Elementarbewegung genutzt wird. Dennoch können die dort eingesetzten Motoren als Schrittmotoren genutzt werden.

Die Ansteuerung eines Schrittmotors wird daher anhand eines in Plattenspielern eingesetzten Motors beschrieben. Die dabei getroffenen Aussagen

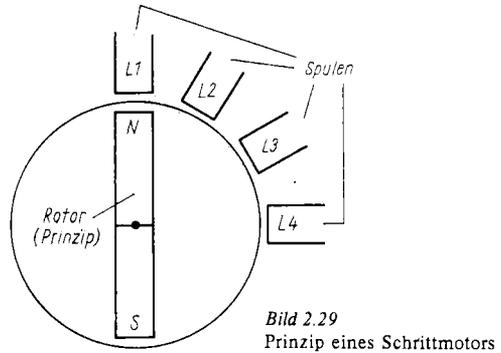


Bild 2.29  
Prinzip eines Schrittmotors

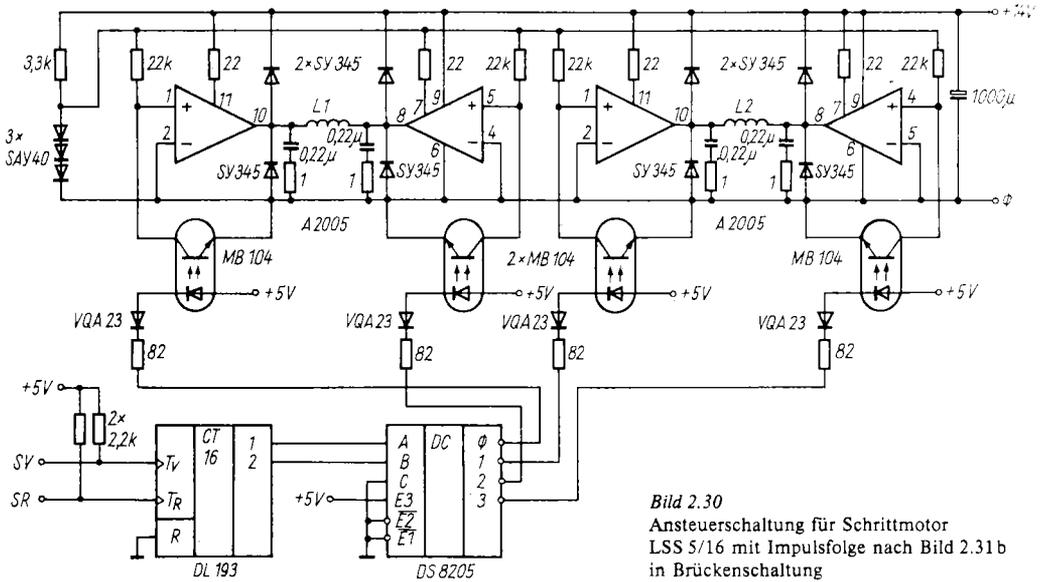
gelten jedoch prinzipiell für alle Typen dieser Motoren, wobei sich die jeweilige Ansteuerschaltung durch die Anzahl der zu erzeugenden Statorspannungen und deren zeitliche Folge unterscheiden.

Bild 2.30 zeigt die Ansteuerung eines Schrittmotors vom Typ LSS5/16. Dieser Motor besteht aus 2 mechanisch gekoppelten Einphasenmotoren, deren Stator um den Winkel von etwa 11,25° gegeneinander versetzt sind [13]. Damit ergibt sich elektrisch gesehen ein Schrittmotor mit 32 Schritten pro Umdrehung der Motorwelle und 2 Feldspulen. Während beim Plattenspielerantrieb mit 2 um 90° versetzten Rechteckimpulsen ein optimales Drehfeld erreicht wird, werden die Spulen im Schrittbetrieb mit einer bipolaren Puls-Pause-Spannung betrieben, wie es Bild 2.31 darstellt.

Als Leistungsschaltstufen für die Ansteuerung des Motors wirken wie schon bei den Gleichspannungsmotoren entsprechende Doppelleistungsverstärker. Zähler und Dekoder der Ablaufsteuerung werden nicht durch den Rechner gebildet, sondern in die Peripherie-Hardware eingebunden. Damit spart man Rechenzeit und 2 der 4 Steuerleitungen ein. Außerdem kann man die Baugruppe auch ohne Rechner verwenden. Als Steuerleitungen zum Rechner fungieren nur noch die Leitungen SV (Schritt vorwärts) und SR (Schritt rückwärts), die entweder an 2 Parallelausgabeleitungen oder aber an 2 CTC-Ausgänge angeschlossen werden. Für die optische Kontrolle des Ansteuervorgangs sind am Ausgang des Dekoders 4 LED angeordnet.

Falls auf die galvanische Entkopplung durch die Optokoppler verzichtet werden soll (Störungen durch Kollektorfunken treten hier nicht auf), kann man anstelle der Empfänger-Fototransistoren z. B. direkt Gatterausgänge mit offenem Kollektor verwenden und die Rechnermasse mit der Masse der Motorstromversorgung verbinden.

Bei der Ansteuerung der Schrittmotoren ist weiterhin zu beachten, daß diese gewissermaßen als Synchronmotoren arbeiten, d. h., die Geschwin-



**Bild 2.30**  
Ansteuerschaltung für Schrittmotor  
LSS 5/16 mit Impulsfolge nach Bild 2.31 b  
in Brückenschaltung

**Tabelle 2.7.** Maschinenroutine Schrittmotorsteuerung

\*\*\*\*\*SCHRITTMOTOR-STEUERUNG\*\*\*\*\*

; VERWENDET EINEN CTC-KANAL ALS TIMER UND ZWEI BIT EINES  
; PIO-PORTS ZUR AUSGABE DER SCHRITT-IMPULSE AN DIE SCHALTUNG  
; IN BILD 2.30: BIT 1 = SR, BIT 0 = SV

-----VEREINBARUNGEN-----

CTC: EQU 80H ; CTC-BASISADRESSE  
PIO: EQU 84H ; BASISADRESSE PIO  
IVT: EQU 0D50H ; INTERRUPT-VEKTORTABELLE  
SYN: EQU 0E00H ; SYNCHRONISATIONSZELLE

-----SCHRITTMOTORAUFRUF-----

; IN : HL=SCHRITZAHN IM ZWEIERKOMPLEMENT, D.H. NEGATIVE  
; SCHRITTE BEDEUTEN RUECKWAERTSLAUF

SRM: PUSH AF  
PUSH BC  
PUSH DE  
LD A, 0FH ; INIT PIO-PORT A FUER BYTEAUSGABE  
OUT PIO+2  
LD A, 0FFH ; RUHEZUSTANDSDATENWORT FUER PIO-PORT A  
OUT PIO  
LD A, IVT ; INTERRUPTVEKTOR FUER CTC  
OUT CTC  
LD C, 01H ; MASKE FUER SCHRITT VORWAERTS  
BIT 7, H ; TEST SCHRITZAHN  
JRZ SR0 ; POSITIV  
OR A ; NEGATIV: BETRAG BILDEN

```

EX   DE,HL
LD   HL,Ø
SBC  HL,DE
LD   C,Ø2H      ;MASKE FUER SCHRITT RUECKWAERTS
SRØ: LD  DE,Ø3FFH ;1Ø23 SCHRITTE FUER ANFAHR+BREMSPHASE
OR   A
SBC  HL,DE      ;SOLLSCHRITZZAHL KLEINER ?
JRNC SR1       ;NEIN: ES GIBT AUCH KONSTANTHALTE-PHASE
ADD  HL,DE     ;JA: KEINE KONSTANT-PHASE
EX   DE,HL     ;SOLLSCHRITZZAHL GLEICH ANFAHR+BREMSPHASE
LD   HL,Ø
SR1: SRL  D     ;ANFAHR- UND BREMSSCHRITTE BILDEN
RR   E         ;ZU GLEICHEN ANTEILEN
JRNC SR2       ;KEIN RESTSCHRITT BEI HALBIERUNG
INC  HL        ;DOCH: KONSTANTPHASE ERHAELT DIESEN
SR2: PUSH DE    ;BREMSSCHRITZZAHL ABLEGEN
PUSH HL        ;KONSTANTSCHRITZZAHL ABLEGEN
PUSH DE        ;ANFAHRSCHRITZZAHL ABLEGEN
LD   HL,ISR    ;INTERRUPTROUTINE CTC
LD   (IVT),HL ;IN INTERRUPTVEKTORTABELLE EINTRAGEN
LD   HL,TCT    ;ZEIGER AUF ZEITKONSTANTENTABELLE RICHTEN
LD   A,4ØH     ;64 SCHRITTE MIT GLEICHER FREQUENZ
LD   (SYN),A
LD   B,3       ;DREI TEILZYKLEN
SR3: POP  DE    ;ZAEHLER ZURUECKHOLEN
SR4: LD   A,D   ;TESTE SCHRITZZAEHLER
OR   E
JRZ  SR9       ;NULL,TEILZYKLUS FERTIG
DEC  DE        ;SCHRITZZAEHLER VERMINDERN
IN   PIO       ;SCHRITTPULS
XOR  C         ;JE NACH RICHTUNG
OUT  PIO       ;AUSGEBEN
XOR  C         ;ALS NADEL
OUT  PIO
LD   A,ØA5H   ;ZEITGEBER EINSTELLEN, OHNE TIMER-RESET
OUT  CTC
LD   A,(HL)   ;ZEITKONSTANTE AUSGEBEN
OUT  CTC
LD   A,(SYN)  ;SYNCHRONBYTE LADEN
DEC  A        ;64 SCHRITTE UM ?
SET  7,A      ;SYNCHRON-BIT SETZEN
JRNZ SR7      ;NEIN
LD   A,B      ;JA: REAKTION JE NACH PHASE
DEC  HL       ;ZEIGER IN ZEITKONSTANTENTABELLE RUECKEN
DEC  A        ;BREMS-PHASE ?
JRZ  SR6      ;JA
INC  HL       ;ZEIGER REGENERIEREN
DEC  A        ;KONSTANT-PHASE ?
JRZ  SR6      ;JA
INC  HL       ;ZEIGER RUECKEN, DA ANFAHR-PHASE
SR6: LD  A,ØCØH ;64 SCHRITTE, SYNCHRON-BIT GESETZT
SR7: LD  (SYN),A
SR8: LD  A,(SYN) ;AUF SYNCHRONISATION WARTEN
BIT  7,A
JRNZ SR8
JR   SR4      ;UND WEITERMACHEN

```

Fortsetzung der Tabelle 2.7.

```
SR9: DJNZ SR3          ;WEITER, BIS FERTIG
      LD  A,23H        ;TIMER SPERREN
      OUT CTC
      POP DE
      POP BC
      POP AF
      RET
```

;----ZEITKONSTANTEN-TABELLE-----

; DIE WERTE BEZIEHEN SICH AUF EINEN SYSTEMTAKT VON 2.5 MHZ !

```
TCT: DB 244          ;40 HZ STARTFREQUENZ
      DB 195          ;50 HZ
      DB 163          ;60 HZ
      DB 140          ;70 HZ
      DB 122          ;80 HZ
      DB 107          ;90 HZ
      DB 97           ;100 HZ
      DB 89           ;110 HZ ENDFREQUENZ
```

;----INTERRUPT-SERVICE-ROUTINE SYNCHRON-TIMER-----

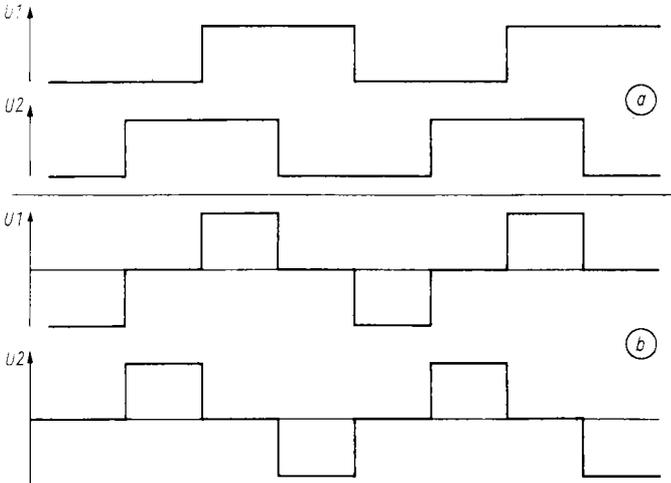
```
ISR: PUSH AF
      LD  A,(SYN)
      RES 7,A          ;SYNCHRON-BIT RUECKSETZEN
      LD  (SYN),A
      POP AF
      EI
      RETI
```

digkeit des erzeugten Drehfeldes und die Rotorgeschwindigkeit müssen gleich sein. Tritt dagegen ein Schlupf ein, sind die vom Rechner ausgegebene Schrittzahl und die wirklich erfolgten Schritte nicht mehr identisch und der erreichte Drehwinkel zu klein. Ein solcher Schlupf muß daher vermieden werden. Daraus ergibt sich weiterhin, daß das vom Motor lieferbare Drehmoment nur bis zu einer bestimmten Maximaldrehzahl abgegeben wird. Andererseits kann der Motor wegen seiner eigenen Trägheit und der Trägheit der anzutreibenden Mechanik nicht mit dieser Maximaldrehzahl aus der Ruhelage gestartet werden. Auf alle diese Gegebenheiten hat man beim Entwurf der entsprechenden Treiber-Software für den Schrittmotor zu achten. Ein den häufigsten Ansprüchen genügendes Treiberprogramm verwirklicht nach der Übergabe von Schrittzahl und Schrittrichtung selbständig die Ausgabe einer entsprechenden Impulsfolge mit Hochlaufphase, eventuellem Maximalgeschwindigkeitslauf und Bremsphase. Da hierbei zwischen der Ausgabe

von Impulsen Berechnungen durchgeführt werden müssen, schreibt man ein solches Treiberprogramm direkt in der Maschinensprachebene (Tabelle 2.7.). Das Programm übernimmt die Schrittzahl als 2er-Komplement im Registerpaar HL, d. h., es ist mit einmaligem Programmaufruf eine Schrittzahl von  $-32\,768 \dots +32\,767$  Schritten möglich. Beim Einsatz des Motors LSS5/16 ergibt das bei 32 Schritten pro Umdrehung maximal  $\pm 1\,024$  Umdrehungen der Motorachse.

### 2.3.3. Steuerung von Netzspannungsverbrauchern

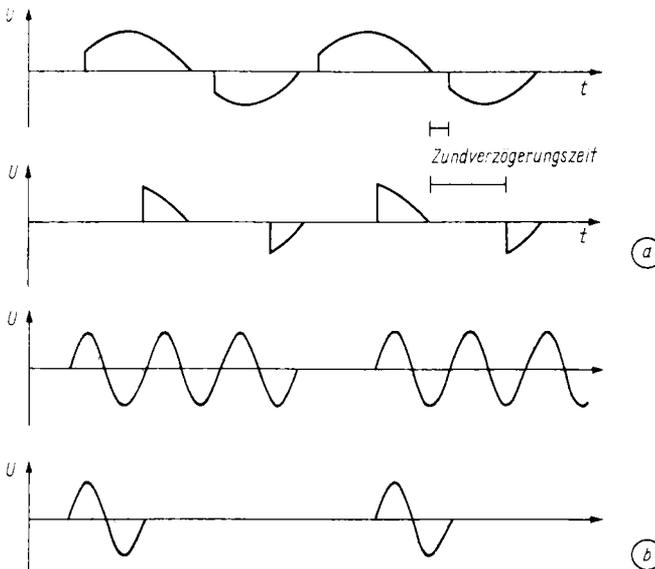
Mitunter müssen auch mit Netzspannung betriebene leistungsstarke Verbraucher in ihrer Leistung reguliert werden. Das geschieht in bekannter Weise durch Phasenanschnittsteuerung oder durch die sogenannte Schwingungspaketsteuerung. Beide Prinzipien sind in Bild 2.32 dargestellt. Während bei der Phasenanschnittsteuerung



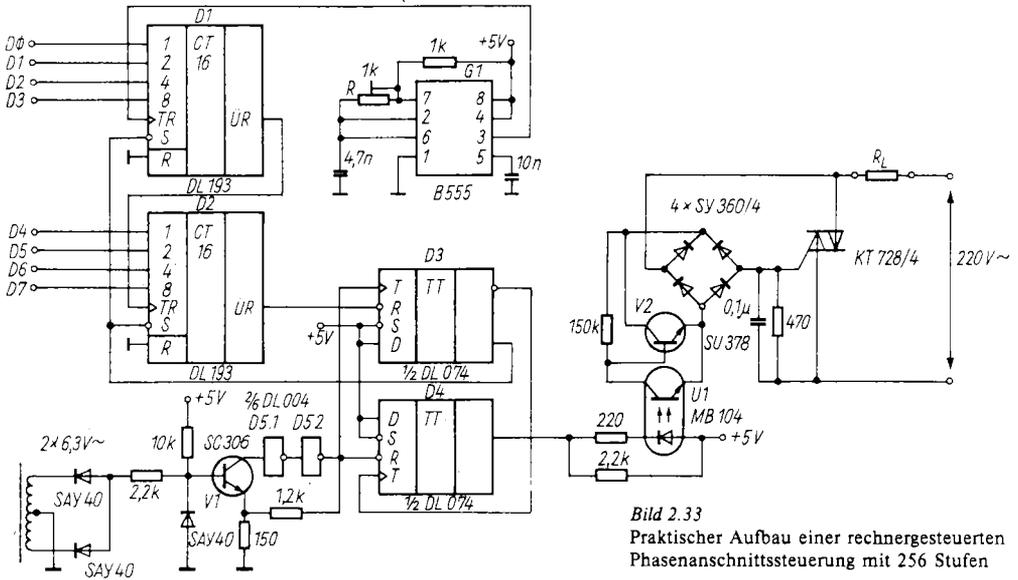
**Bild 2.31**  
Ansteuerungen für Motor LSS 5/16;  
a – konventionell beim Plattenspielerantrieb,  
b – im Einzelschrittbetrieb

vom Rechner gesteuert die Zündverzögerungszeit des Triac verändert wird, stellt man bei der Schwingungspaketsteuerung das Puls-Pause-Verhältnis von an den Verbraucher geleiteten und gesperrten Schwingungen. Die Methode der Schwingungspaketsteuerung zeichnet sich durch sehr geringe Störspannungen aus, da die Netzspannung stets in der Nähe des Nulldurchgangs geschaltet wird. Sie kann aber bei Motoren wegen der auftretenden starken mechanischen Schwingungen häufig nicht angewendet werden. Das besondere Einsatzfeld der Schwingungspaketsteuerung ist daher die Steuerung nichtmechanischer Verbraucher (z. B. Heizstromkreise).

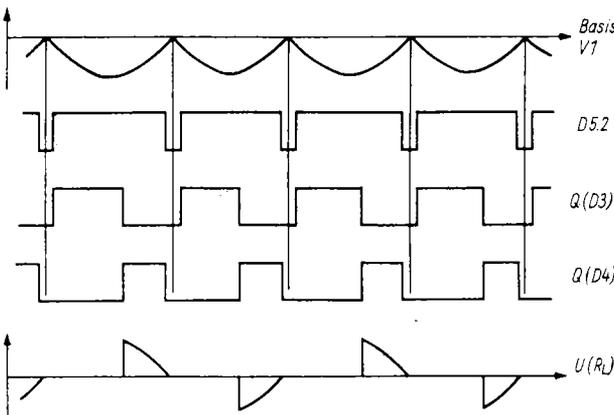
Bild 2.33 zeigt die rechnergesteuerte Phasenanschnittsteuerung. Im Grunde handelt es sich um die abgerüstete Variante der schon bekannten Pulsdauermodulationsschaltung. Durch eine Triggerschaltung, gebildet von V1, D5.1, D5.2 und deren Beschaltung, wird am Ausgang von D5.2 eine Rechteckspannung mit doppelter Netzfrequenz erzeugt. Dabei führt der Ausgang von D5.2 während der Nulldurchgänge der Netzspannung L-Pegel. Die Impulsübersicht zu verschiedenen Spannungen in der Schaltung zeigt Bild 2.34. Mit der LH-Flanke am Ausgang von D5.2 kippt das Flip-Flop D3 in die aktive Lage, und der Rückwärtszähler D1, D2 beginnt mit der vom Generator G1 bereit-



**Bild 2.32**  
Wechselspannungsversorgung;  
a – mit Phasenanschnittsteuerung,  
b – mit Schwingungspaketsteuerung



**Bild 2.33**  
Praktischer Aufbau einer rechnergesteuerten Phasenanschnittsteuerung mit 256 Stufen



**Bild 2.34**  
Impulsübersicht zur Phasenanschnittsteuerung in Bild 2.33

gestellten Frequenz abwärts zu zählen. Nach der an D1, D2 vorgewählten Anzahl von Taktimpulsen liefert dieser einen Übertragsimpuls. Damit wird das Flip-Flop D3 wieder zurückgekippt und der Vorwählzähler erneut geladen. Die Steuerung des Verbraucherstromkreises übernimmt das Flip-Flop D4 über den Optokoppler U1. Mit jedem Nulldurchgang der Netzspannung wird D4 rückgesetzt und führt an seinem Ausgang L-Pegel. Daher ist der Optokoppler durchgesteuert, die Basis von V2 wird kurzgeschlossen und der Triac nicht gezündet. Erst wenn das Flip-Flop D3 zurückkippt, also die an D1, D2 vorgewählte Zündverzögerungszeit vorüber ist, kippt das Flip-Flop D4 in die aktive Lage und führt H-Pegel am Ausgang. Damit wird der Optokoppler U1 gesperrt, und der Transistor V2 steuert das Gate des

Triac durch. Mit dem Zündvorgang bricht die Spannung über V2 zusammen. Der Transistor V2 und die Diodenbrücke werden maximal mit der Netzspitzenspannung belastet, was man beim Einsatz anderer Typen berücksichtigen muß. Das Intervall der Zündverzögerung liegt zwischen 0 und 255 Taktimpulsen des Generators G1. Die Halbperiode von 10 ms wird dadurch in 256 Teile zerlegt, der Generator G1 muß daher einen Takt mit einer Periodendauer von etwa 39 µs oder einer Frequenz von 25,6 kHz erzeugen. Wegen der endlichen Breite des Nulldurchgangsimpulses am Ausgang von D5.2 und eventueller Netzfrequenzschwankungen wird die Frequenz des Generators jedoch höher gewählt. Mit dem Einsteller R gleicht man die Frequenz ab. Dabei soll bei maximaler Zündverzögerung (Zählerstand FFH, z. B.

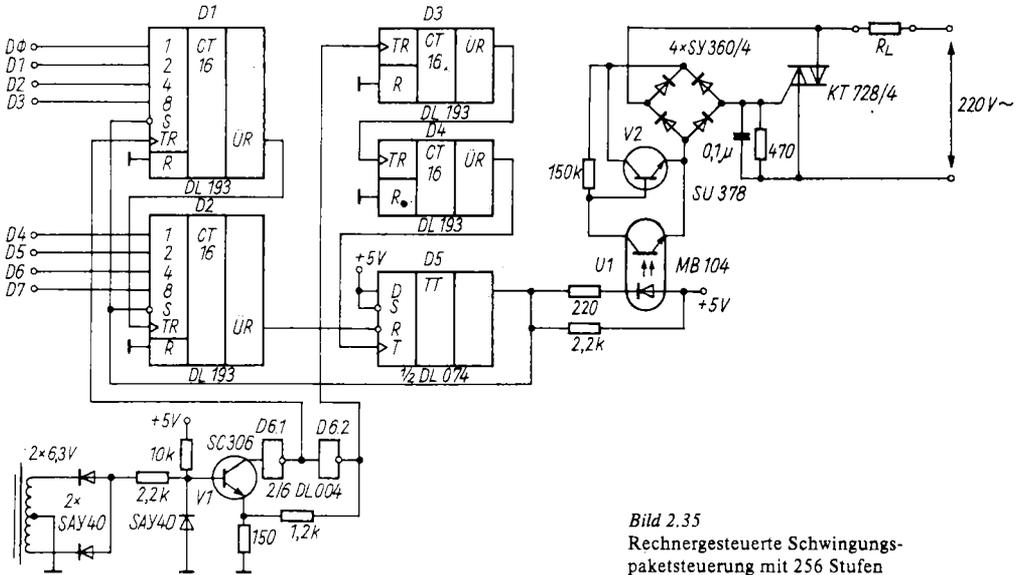


Bild 2.35  
Rechnergesteuerte Schwingungs-  
paketsteuerung mit 256 Stufen

alle Dateneingänge offen) der Triac noch sicher zünden, d. h., das Flip-Flop D4 muß in die aktive Lage kippen, bevor der Nulldurchgangsdetektor D5.2 L-Pegel liefert. Die Breite der Nulldurchgangsimpulse kann durch die Dimensionierung des Basisspannungsteilers von V1 verändert werden.

Bild 2.35 zeigt eine weitere Schaltung zur Schwingungspaketsteuerung. Auch hier wird der Rechner über einen 8-bit-Parallelausgabe-Port angeschlossen. Zur Anwendung kommt das bereits besprochene Verfahren der Impulsdauermodulation, wobei als Basistakt die doppelte Netzfrequenz benutzt wird. Diesen Takt gewinnt man mit dem Nulldurchgangsdetektor V1, D6.1, D6.2. Die Schaltung ermöglicht das Einschalten der am Zähler D1, D2 eingestellten Anzahl von Netzspannungshalbwellen (0...255). Damit ergibt sich die Wiederholzeit dieser Spannungspakete zu 2,56 s,

was einer Frequenz von 0,39 Hz entspricht. Bild 2.36 gibt eine Impulsübersicht an verschiedenen Stellen der Schaltung.

Bei der Schaltung in Bild 2.35 wird die Anzahl der Schwingungspakethalbwellen vom Rechner vorgegeben, und es besteht daher ein linearer Zusammenhang zwischen dem langzeitlichen Mittelwert der wirkenden Spannung und dieser vom Rechner erzeugten Ausgabegröße. Bei der Phasenanschnittsteuerung in Bild 2.33 ist das nicht der Fall. Hier ergibt sich zwischen dem Mittelwert der wirksamen Spannung und der vom Rechner ausgegebenen Zündverzögerungszeit ein nichtlinearer Zusammenhang. Dieser Umstand ist beim Einsatz der Schaltung in geschlossenen Regelkreisen zu beachten und kann vor Ausgabe der Stellgröße Zündwinkel durch eine Korrekturrechnung berücksichtigt werden.

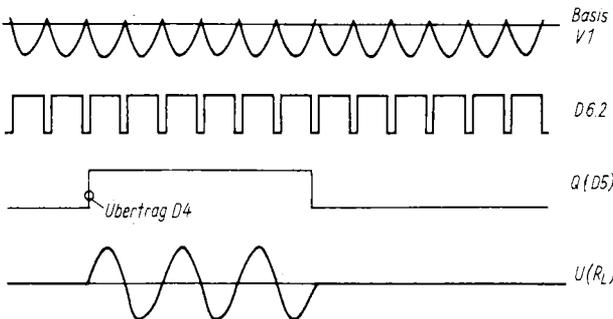


Bild 2.36  
Impulsübersicht zur Schaltung in  
Bild 2.35

# 3. Signalaufnahme mit Mikrorechnerperipherie

## 3.1. Gleichspannungsmessung

Gleichspannungen mißt man mit an den Mikrorechner gekoppelten Analog-Digital-Wandlerbaugruppen. Ebenso wie bei den DA-Wandlern existieren hierfür verschiedenste Realisierungsmöglichkeiten, die sich nach Art und Menge der eingesetzten Schaltkreise unterscheiden. Die bekanntesten AD-Wandlerverfahren sind:

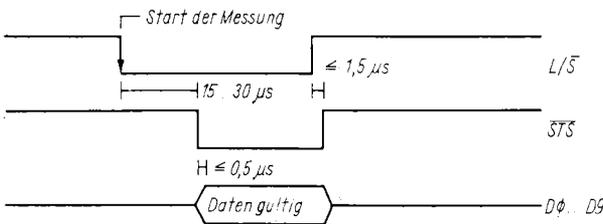
- das Verfahren der sukzessiven Approximation,
- das dual-slope-Integrationsverfahren und
- das charge-balancing-Integrationsverfahren.

Das direkte Verfahren der sukzessiven Approximation zeichnet sich durch relativ schnelle Ermittlung des Digitalwerts aus; die Eingangsspannung eines solchen Wandlers darf sich jedoch während der Umsetzung nicht ändern. Deshalb ist einem solchen Wandler gegebenenfalls eine Abtast- und Halteschaltung (sample and hold) voranzustellen. Bei verrauschten oder anderweitig gestörten Meßspannungen muß eine Mittelwertbildung über mehrere Meßwerte im Rechner durchgeführt werden, oder die Abtast- und Halteschaltung ist mit einem entsprechenden Tiefpaß-

filter zu versehen. Wegen des dabei entstehenden Kompromisses zwischen maximaler Glättung des Meßwerts und möglichst kurzer Einschwingzeit nach einer sprunghaften Änderung der Meßspannung sollte die letztgenannte «analoge» Glättung vermieden und dafür der «digitalen» Glättung der Vorzug gegeben werden.

Die beiden letztgenannten integrierenden AD-Umsetzverfahren arbeiten indirekt, indem als Zwischengröße der Umsetzung die Zeit bzw. eine Impulszahl pro Zeiteinheit erzeugt wird. Der Name «integrierender Umsetzer» deutet schon an, daß es sich um relativ langsame Umsetzverfahren handelt, man andererseits aber den Mittelwert der während der Meßzeit anliegenden Spannung ermittelt. Es bilden die Schaltung zur Meßwertglättung und der eigentliche Wandler eine Einheit.

Als Vorteil des charge-balancing-Verfahrens tritt zudem die Zwischengröße Impulszahl pro Zeit hervor: Je nach Meßzeit wird bei gleicher Zwischengröße eine immer größere Impulszahl registriert, wodurch auf einfache Art und Weise die Umsetzbreite und damit die Auflösung des Wandlers allein vom Digitalteil der Umsetzerschaltung abhängt.



oder

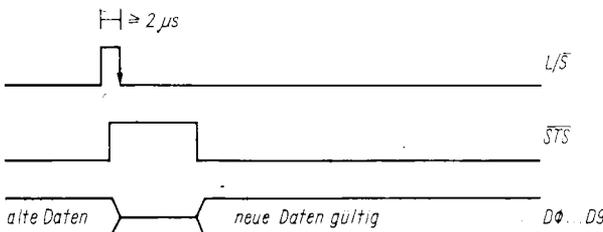


Bild 3.1  
Zeitverhalten des AD-Wandlers  
C 570/571

### 3.1.1. Monolithischer AD-Wandler mit IS C570, C571

Zum Aufbau eines AD-Wandlers nach dem Verfahren der sukzessiven Approximation nutzt man am einfachsten den entsprechenden monolithischen Wandler-IS. Dieser AD-Wandler wird in 2 Versionen angeboten: als C571 mit einer Auflösung von 10 bit und als C570 mit einer Auflösung von 8 bit. Beide Schaltkreise befinden sich in einem 18poligen DIL-Gehäuse und enthalten alle für dieses Umsetzverfahren notwendigen Baugruppen: DA-Wandler, Referenzspannungsquelle, Approximationsschieberegister mit Taktgenerator und Komparator. Der zur Spannungs-/Stromwandlung notwendige Widerstand am Eingang des Komparators ist ebenfalls auf dem Chip integriert. Ein weiterer Vorteil dieses Schaltkreises besteht in der Möglichkeit der ausgangsseitigen Parallelschaltung über tri-state-Ausgänge, wodurch mehrere Wandler über einen Port vom Rechner aus gelesen werden können. Der AD-Wandler C570/C571 verfügt über einen Start-Eingang, mit dem sowohl der Umsetzvorgang gestartet als auch der Zustand der Ausgangs-

stufen bestimmt wird. H-Pegel an diesem Eingang L/S versetzt die Ausgangsstufen in den inaktiven Zustand, und mit der HL-Flanke wird der Umsetzvorgang gestartet. Nach Ablauf der Umsetzzeit von 15...30  $\mu$ s wird die Gültigkeit der Daten durch den Statusausgang STS gemeldet. Bild 3.1 veranschaulicht das Zeitverhalten des AD-Wandlers C570/C571. Bei der im Bild oben abgebildeten Multiplex-Betriebsart liegt im Ruhezustand am Eingang L/S H-Pegel, und die Datenleitungen sind hochohmig. Nach Start und Ablauf der Umsetzzeit werden die Daten ausgegeben, verbunden mit dem L-Pegel des Gültigkeitssignals STS. Nach der Datenübernahme wird an den L/S-Eingang wieder H-Pegel angelegt, wodurch der Wandler seine Datenausgänge erneut hochohmig schaltet. Bei der in Bild 3.1 unten angegebenen Umsetzungs-Betriebsart liegt dagegen im Ruhezustand der Eingang L/S auf L-Pegel und es gibt damit ständig gültige Daten an den Ausgängen des Wandlers. Die Messung wird in diesem Fall durch einen H-Puls von mindestens 2  $\mu$ s Dauer gestartet. Während des Umsetzvorgangs werden die Datenausgänge kurzzeitig hochohmig, was der Ausgang STS durch H-Pegel signalisiert. Nach dem Ende

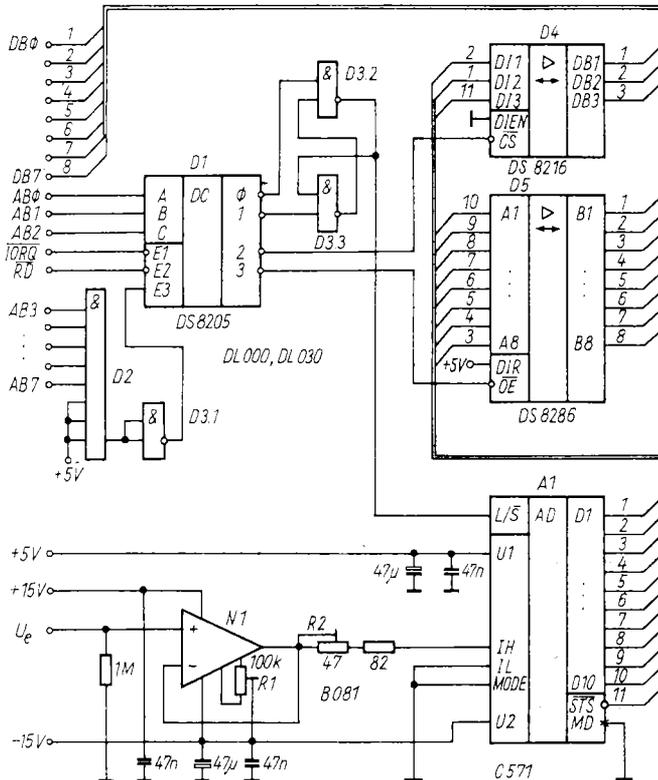


Bild 3.2  
10-bit-AD-Wandler mit C571  
für positive Eingangsspannungen bis 10,23 V bei 10 mV Auflösung

der Umsetzung liegt das gemessene Datenwort ständig am Schaltkreisausgang an, bis erneut eine Umsetzung startet.

Zur Analogeingangs-Standardbeschaltung des AD-Wandlers C570/C571 gehört ein Puffer-Operationsverstärker, da der Eingangswiderstand des AD-Wandlereingangs bei etwa 5 kΩ liegt und daher das Meßobjekt bei 10 V Eingangsspannung mit 2 mA belasten würde.

In Bild 3.2 ist die Standard-Anwendungsschaltung des AD-Wandlers C571 dargestellt. Diese Schaltung erlaubt die Umsetzung einer positiven Eingangsspannung von 0...10,23 V mit einer Auflösung von 10 mV in ein 10-bit-Datenwort. Für diesen «runden» Wert der Auflösung sind die Widerstände zwischen dem Wandlereingang IH und dem Operationsverstärkerausgang verantwortlich; sie verschieben den Endwert des Wandlers von etwa 10 V auf 10,23 V. Der Analogteil wird mit R1 auf den Digitalwert 00 bei  $U_e = 0$  V und mit R2 auf den Digitalwert 3FFH bei  $U_e = 10,23$  V abgeglichen.

Der Anschluß des AD-Wandlers an den Rechnerbus geschieht über 2 Datenbusreiber, wobei einer mit 8 bit Breite den niederwertigen Teil des 10-bit-Datenworts auf den Rechnerdatenbus legt und der 2. mit 4 bit Breite sowohl die höchstwertigen 2 bit des 10-bit-Datenworts als auch das Gültigkeitssignal STS weitergibt. Angesprochen werden die Treiber, ebenso wie das Auslösesignal L/S, durch die Adreßdekoderlogik D1, D2, D3.1 unter den 4 aufeinanderfolgenden Adressen F8H...FBH bzw. 248...251 dezimal. Durch einen IN-Befehl an die Adresse F8H wird das Flip-Flop

D3.2, D3.3 gesetzt, und der Auslöseeingang liegt auf H-Pegel. Mit einem IN-Befehl an die Folgeadresse F9H wird dieses Flip-Flop wieder rückgesetzt und der Umsetzungsvorgang gestartet. Nun erfolgt über IN-Befehl von Adresse FAH die Abfrage des Status-bit STS. Mit dem Auftreten der Fertigmeldung an STS werden die 2 höchstwertigen bit des Datenworts und danach die restlichen 8 bit des Datenworts über IN-Befehl von Adresse FBH eingelesen. Tabelle 3.1. zeigt das eben beschriebene Treiberprogramm.

Die in Bild 3.2 gezeigte Schaltung kann man selbstverständlich auch für den 8-bit-AD-Wandler C570 verwenden. Dabei sind dann jedoch die 2 niederwertigsten bit des ermittelten Datenworts in HL ungültig und sollten ausgeblendet werden. Dafür gibt es im Programm 2 Möglichkeiten: Maske «AND 0FCH» zwischen IN 0FCH und LD L,A; dabei bleibt der Wert in HL ein Vielfaches von 10 mV, oder HL 2 bit rechtsschieben, wobei das 8-bit-Datenwort allein im Register L abgelegt wird und ein Vielfaches von 40 mV beträgt. Andererseits ist es aber auch möglich, die Hardware für den Rechneranschluß des 8-bit-AD-Wandlers C570 zu vereinfachen.

Da i. allg. auch die zeitoptimierte Bereitstellung des Digitalwerts (Auswertung des STS-Signals) nicht notwendig ist, kann die Abfrage dieser Leitung entfallen und dafür nach dem Start der Messung eine Zeitschleife abgearbeitet werden. Diese Schaltungsvariante des 8-bit-AD-Wandlers C570 ist in Bild 3.3 dargestellt, während das zugehörige Treiberprogramm Tabelle 3.2. entnommen werden kann. Die Wirkungsweise der Schaltung entspricht

Tabelle 3.1. Treiberprogramm für 10-bit-AD-Wandler in Bild 3.2

```

; ****AD-WANDLER*****
; ---MESSUNG AUFRUFEN-----
;      OUT : HL=SPANNUNGSWERT (POSITIV); 10BIT

ADW:  PUSH AF
      OUT 0F8H      ; SET L/S
      OUT 0F9H      ; START MESSUNG
AD1:  IN  0FAH      ; STATUS LESEN
      AND 4         ; UND TESTEN
      JRNZ AD1      ; MESSUNG LAEUFT NOCH, WARTEN
      IN  0FAH      ; FERTIG: EINLESEN
      AND 3         ; NUR 2 BIT
      LD  H,A
      IN  0FBH      ; EINLESEN NIEDERWERTIGEN TEIL
      LD  L,A       ; UND ABLEGEN
      POP AF
      RET

```

Tabelle 3.2. Treiberprogramm für 8-bit-AD-Wandler in Bild 3.3

```

;***AD-WANDLER:*****
;-----MESSUNG AUFRUFEN-----
; OUT : A=WERT (POSITIV);8 BIT

ADW: OUT 0F8H ;SET L/S
      OUT 0F9H ;START MESSUNG
      LD A,8 ;ZAEHLER FUER ZEITSCHLEIFE
AD1: DEC A ;ZEITSCHLEIFE ETWA 50 MIKROSEKUNDEN
      JRNZ AD1 ;BEI 2.5MHZ-TAKT
      IN 0FAH ;EINLESEN DES WERTES
      RET
    
```

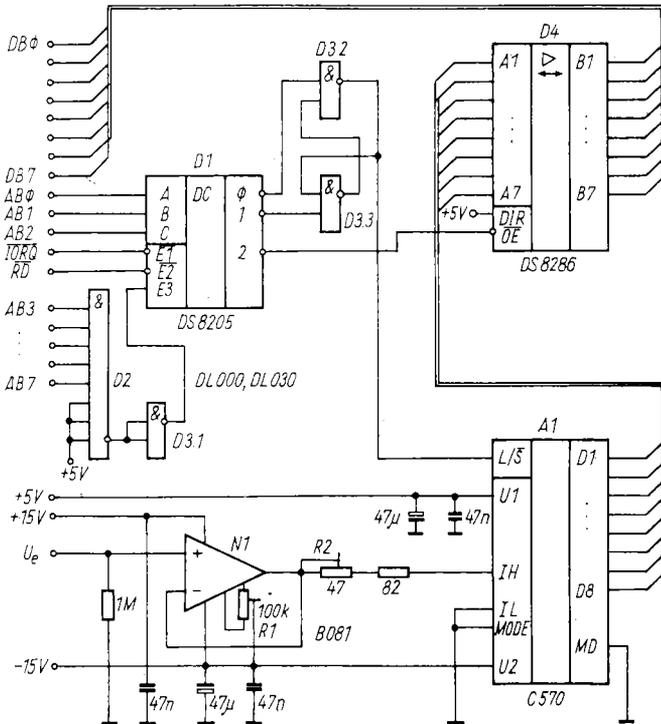


Bild 3.3  
8-bit-AD-Wandler mit C 570 für positive Eingangsspannungen bis 10,20 V bei 40 mV Auflösung

im wesentlichen der des bereits beschriebenen 10-bit-AD-Wandlers. Der Abgleich des Analogteils unterscheidet sich in der Kalibrierung des Endwerts auf FFH bei einer Eingangsspannung von  $U_e = 10,20$  V. Dadurch wird eine Auflösung von 40 mV erreicht. Der vorgestellte AD-Wandler unterstützt auch die Messung bipolarer Eingangsspannungen. Dabei wird im Wandler die Umsetzkennlinie mit einer Verschiebespannung derart verändert, daß bei an-

gelegter Spannung 0 V bereits die Hälfte der Wandleraussteuerung erreicht ist. Der Aussteuerbereich der Eingangsspannung beträgt in diesem Fall  $-5$  V... $+5$  V, d. h., das höchstwertige bit des Digitalworts zeigt das Vorzeichen dieser Offsetdarstellung an. Das bedeutet jedoch eine Verringerung des Dynamikbereichs (bezogen auf den Betrag der meßbaren Spannung) um den Faktor 2 gegenüber dem Einsatz des Wandlers mit nur einer Polarität. Der AD-Wandler C570/C571 wird

auf bipolare Verarbeitung durch Auftrennen der Verbindung zwischen IL und MODE umgeschaltet. Der Anschluß MODE bleibt in diesem Fall unbeschaltet. Die Schaltung in Bild 3.2 gleicht man mit R1 auf den Digitalwert 00 bei einer Eingangsspannung von  $U_e = -5,12\text{ V}$  und mit R2 auf 3FFH bei  $U_e = +5,11\text{ V}$  ab. Dadurch ergibt die Spannung 0 V am Eingang der Schaltung genau den Digitalwert 200H am Wandlerausgang. Rechnerintern erfolgt die Darstellung von vorzeichenbehafteten Ganzzahlwerten günstigerweise mit der 2er-Komplementdarstellung und sollte vom Treiberprogramm berücksichtigt werden. Tabelle 3.3. zeigt das entsprechend ergänzte Treiberprogramm für einen bipolaren 10-bit-AD-Wandler, der wie eben beschrieben aus Bild 3.2 abgeleitet werden kann.

Eine bipolare Umsetzung ohne Einbuße an Dynamik oder Verminderung der Auflösung kann man durch einen vorgeschalteten Polaritätsumschalter z. B. durch einen Vollweggleichrichter erreichen. Bild 3.4 stellt einen 10-bit-AD-Wandler mit Gleichrichtervorsatz dar. Den Rechner koppelt man dabei wie in Bild 3.2 an. Zusätzlich wird die Vorzeicheninformation an bit 4 des 4-bit-Bustreiber-IS herangeführt und steht somit dem Rechner zur Verfügung. Das entsprechend modifizierte Treiberprogramm für die Schaltung nach Bild 3.4 ist in Tabelle 3.4. dargestellt.

Diese Schaltung gleicht man bei  $U_e = 0\text{ V}$  und überbrückter Diode V1 mit R1 auf 0 V am Ausgang von N1 ab. Danach stellt man mit R2 den Digitalwert 00 ein. Der negative Endwert FC01H (-3FFH) wird bei Anlegen einer Spannung von

$U_e = -10,23\text{ V}$  mit R3 erreicht. Zum Abschluß justiert man mit R4 bei  $U_e = 10,23\text{ V}$  auf den Digitalwert 3FFH.

Zum Ermitteln mehrerer Spannungen mit einem Rechner kann man beim Einsatz der AD-Wandler C570/C571 mehrere Wandler ausgangsseitig parallel schalten, da sich die Digitalausgänge der Schaltkreise mit H-Pegel am Eingang L/S in den tri-state-Zustand versetzen lassen (vgl. Bild 3.1). Bild 3.5 zeigt als Beispiel einen 4-Kanal-AD-Wandler für bipolare Eingangsspannungen von  $\pm 10,23\text{ V}$ , mit dem eine Auflösung von 10 mV, also 10 bit, erreicht wird. Die Rechnerkopplung wird über eine PIO entsprechend der in Bild 1.3 gezeigten Schaltung vorgenommen.

Der Analogteil der Schaltung besteht aus 4 identisch aufgebauten AD-Wandlerschaltungen entsprechend Bild 3.4, deren 10 Datenleitungen parallel geschaltet sind. Ebenso werden alle Statusleitungen STS parallel geschaltet. Die Vorzeicheninformation der Wandler wird über die Multiplexer D2.1...D2.4 ebenfalls auf einer Leitung gesammelt. Diese 12 Leitungen werden dem Port A und dem niederwertigen Teil des Port B der PIO zugeführt. Die Eingangskanäle werden über die 4 höchstwertigen bit des PIO-Port B durch 4 H-aktive Steuersignale ausgewählt. Diese schalten sowohl die Multiplexer D2 als auch über Inverter D1.1...D1.4 die Steuerleitungen L/S der AD-Wandler-IS. Das Treiberprogramm für diese Schaltung zeigt Tabelle 3.5.

Durch den Einsatz eines Dekoder-IS zur Ansteuerung der Steuerleitungen könnte die Schaltung auf bis zu 16 Analogeingänge erweitert werden, wobei

Tabelle 3.3. Treiberprogramm für bipolaren 10-bit-AD-Wandler mit geänderter Schaltung nach Bild 3.2

```

;****AD-WANDLER BIPOLAR*****
;-----AUFRUF DER MESSUNG-----
;      OUT : HL=WERT IM ZWEIERKOMPLEMENT

ADW: PUSH AF
      OUT 0FBH      ;SET L/S
      OUT 0F9H      ;START MESSUNG
AD1: IN 0FAH        ;STATUS LESEN
      AND 4         ;UND PRUEFFEN
      JRNZ AD1      ;MESSUNG LAEUFT NOCH, WARTEN
      IN 0FAH       ;FERTIG, WERT EINLESEN
      AND 3         ;2 HOECHSTWERTIGE BIT
      SUB 2         ;OFFSET ABZIEHEN
      LD H, A       ;UND ABLEGEN
      IN 0FBH       ;NIEDERWERTIGE 8BIT EINLESEN
      LD L, A       ;UND ABLEGEN
      POP AF
      RET

```



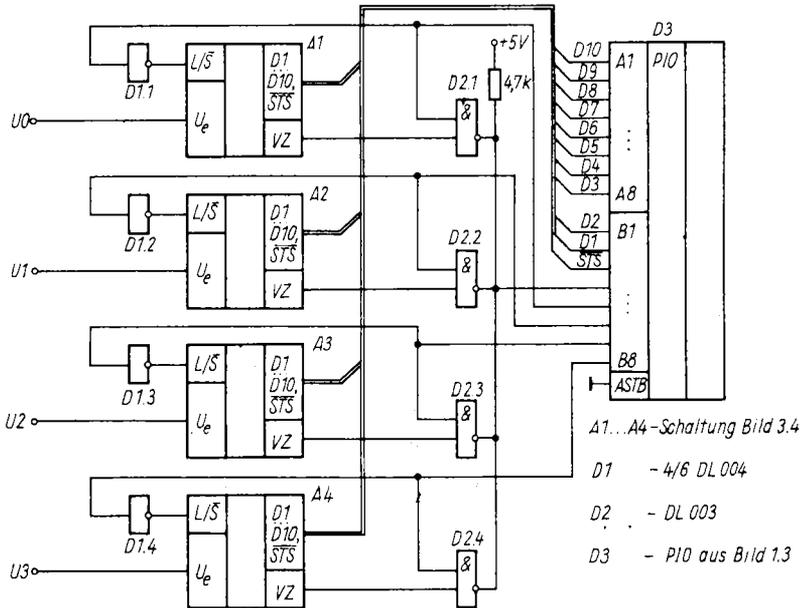


Bild 3.5 4-Kanal-AD-Wandler mit C 571

Tabelle 3.5. Treiberprogramm für 4-Kanal-AD-Wandler in Bild 3.5

```

;****4-KANAL-AD-WANDLER BIPOLAR*****
;-----VEREINBARUNGEN-----
PIO: EQU 080H ;BASISADRESSE PIO

;-----AUFRUF DER MESSUNG-----

; IN : A=KANALNUMMER (0...3)
; OUT: A BLEIBT,CY=1 - FEHLERHAFTER AUFRUF
; ; CY=0 - HL=WERT IM ZWEIERKOMPLEMENT

ADU: CMP 4 ;KANALNUMMER GUELTIG ?
CCF
RC ;NEIN: FEHLERMELDUNG
PUSH AF
LD H,A ;KANALNUMMER MERKEN
LD A,4FH ;BYTEEINGABE
OUT PIO+2 ;PORT A
LD A,0CFH ;BITBETRIEB
OUT PIO+3 ;PORT B
LD A,0FH ;MASKE AAAAAEEE
OUT PIO+3 ;PORT B
LD A,10H ;AUSGABEMASKE KANAL 0
INC H
  
```

```

AD1: DEC  H           ;KANALNUMMER TESTEN
      JRZ  AD2        ;MASKE FERTIG
      ADD  A           ;SONST: MASKE LINKSSCHIEBEN
      JR   AD1        ;UND WEITERTESTEN
AD2: OUT  PIO+1      ;KANAL STARTEN
AD3: IN   PIO+1      ;STATUS LESEN
      BIT  2,A        ;WANDLER FERTIG ?
      JRNZ AD3        ;NEIN: WARTEN
      PUSH DE
      LD   D,A        ;VORZEICHEN MERKEN
      AND  3           ;ZWEI HOECHSTWERTIGE BITS
      LD   H,A        ;ABLEGEN
      IN   PIO        ;NIEDERWERTIGE 8 BIT
      LD   L,A        ;ABLEGEN
      BIT  3,D        ;VORZEICHEN POSITIV ?
      JRZ  AD4        ;JA
      LD   DE,0       ;NEIN: ZWEIERKOMPLEMENT BILDEN
      EX  DE,HL
      OR   A
      SBC  HL,DE
AD4: POP  DE
      POP  AF
      RET
    
```

Die Ausgangsinformation des AD-Wandlers *C520* wird in 4 bit im BCD-Kode zeitmultiplex bereitgestellt, während durch die 3 digit-Ausgänge die Art der anliegenden Information charakterisiert wird. Da alle Ausgänge offene Kollektoren haben, muß man Abschlußwiderstände verwenden, um die logischen Pegel zur Rechnerkopplung zu erreichen. Bild 3.6 zeigt den Anschluß des AD-Wandlers *C520* an den PIO-Port eines Mikrorechners. Dabei ist zur Erzielung einer symmetrischen Umsetzernennlinie dem eigentlichen Wandler ein Polaritätsumschalter vorgeschaltet. Durch rechnerseitige Auswertung des negativen Wandlerüberlaufsignals und entsprechende Umschaltung des Polaritätsumschalters wird so ein bipolarer Meßbereich von  $-999\text{ mV} \dots +999\text{ mV}$  erreicht. Diese Verfahrensweise ist günstiger als der Einsatz eines Gleichrichters, da hierbei auch stark gestörte Gleichspannungen in Nullpunktnähe richtig angezeigt werden. Dagegen würde man beim Einsatz eines Gleichrichters den Effektivwert der Störspannung ermitteln.

Die Eingangsspannung des AD-Wandlers in Bild 3.6 gelangt zunächst auf einen Impedanzwandler *N1*, mit dem der Polaritätsumschalter *N2*, *A2* niederohmig angesteuert wird. Wegen der auftretenden bipolaren Eingangsspannungen muß man den CMOS-Bilateralschalter *A2* mit einer symmetrischen Versorgungsspannung betreiben. Mit der Transistorstufe *V1* wird der Pegel an das Vorzeichensteuersignal der PIO angepaßt. L-Pegel an bit 8 des PIO-Port schaltet den Polaritätsumschalter auf  $+1$ .

Man gleicht bei einer Eingangsspannung von  $U_e = 0\text{ V}$  mit *R1* auf  $0\text{ V}$  am Ausgang von *N1* und danach am Ausgang von *N2* ab. Der Nullpunktgleich des Wandlers *C520* auf den Digitalwert  $00$  wird mit *R3* vorgenommen. Den Endwert justiert man mit *R3* bei positiver Eingangsspannung von  $999\text{ mV}$  und danach mit *R4* bei negativer Eingangsspannung von  $-999\text{ mV}$ .

Die Treiber-Software muß man so gestalten, daß nach der Messung zunächst das MSD, gefolgt vom LSD und zuletzt das NSD eingelesen wird. Außerdem muß beachtet werden, daß auf den digit-Leitungen Störnadeln auftreten können und die BCD-Information gegenüber den Digitsteuersignalen verzögert auftritt. Tabelle 3.6. zeigt das entsprechende Treiberprogramm zum Betrieb der Schaltung in Bild 3.6 an einem Port der PIO (entsprechend Bild 1.3). Dabei wird zunächst der Meßwert eingelesen und bei negativem Unterlauf die Messung mit umgeschaltetem Polaritätsumschalter wiederholt.

### 3.1.3. AD-Wandler mit dem System *C500*

Der Forderung nach höherer Auflösung und gesteigerter Genauigkeit entsprechend wird als Nachfolger des 1. monolithischen AD-Wandlers *C520* das System *C500* durch die Bauelementeindustrie der DDR bereitgestellt. Dieses aus 4 Komponenten bestehende AD-Wandlersystem gestattet den Aufbau unterschiedlicher AD-Wandler, mit

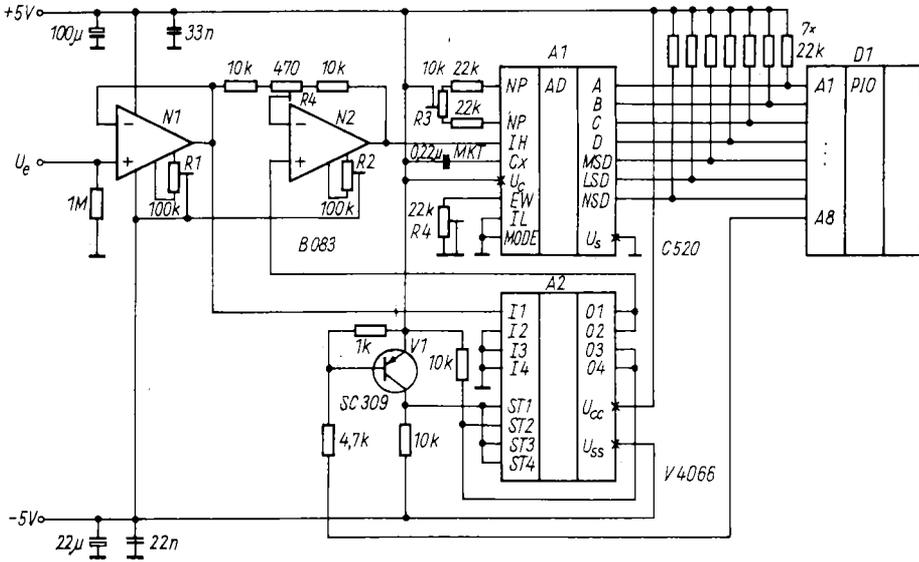


Bild 3.6 Bipolarer AD-Wandler mit symmetrischer Umsetzkennlinie des C 520

Tabelle 3.6. Treiberprogramm für AD-Wandler in Bild 3.6

```

;***AD-WANDLER:*****
;----VEREINBARUNGEN-----
PIO: EQU 80H ;BASISADRESSE PIO
;----WANDLER-AUFRUF-----
; OUT: CY=0,HL=WERT IM ZWEIERKOMPLEMENT
; CY=1,HL=MAXIMALWERT (UEBERLAUF)
ADU: PUSH AF
LD A,0CFH ;BIT-BETRIEB
OUT PIO+2 ;PORT A
LD A,7FH ;MASKE AEEEEEEE
OUT PIO+2 ;PORT A
XOR A ;ZUNAECHST POLARITAETSSCHALTER POSITIV
OUT PIO ;EINSCHALTEN
AD1: IN PIO ;EINLESEN
BIT 4,A ;WARTEN AUF MSD
JRNZ AD1
IN PIO ;ERKANNT,DANN UEBERPRUEFEN
BIT 4,A
JRNZ AD1 ;WAR NUR STOERNADEL
AND 8FH ;NUR BCD-WERT UND POLARITAETSBIT
LD H,A ;ABLEGEN
RES 7,A ;NUR BCD-WERT
CMP 0AH ;MINUS-ZEICHEN ?
JRNZ AD2 ;NEIN

```

Fortsetzung der Tabelle 3.6.

```

LD A,8AH ;JA: VORZEICHENBIT UMKEHREN UND
XOR H ;BCD-WERT NULL SETZEN
LD H,A ;MSD NEU ABLEGEN
AD2: IN PIO ;PORT LESEN
BIT 5,A ;WARTEN AUF LSD
JRNZ AD2
IN PIO ;ERKANNT, ALSO UEBERPRUEFEN
BIT 5,A
JRNZ AD2 ;WAR NUR STOERNADEL
AND OFH ;NUR BCD-WERT
CMP OAH ;TESTEN
JRC AD5 ;KLEINER 10, ALSO WERT IN ORDNUNG
JRNZ AD3 ;GROESSER 10, ALSO WANDLERUEBERLAUF
LD A,80H ;SONST: NEGATIVER UEBERLAUF, POLARITAET
OUT PIO ;UMSCHALTEN
JR AD1 ;UND ERNEUT MESSWERT EINLESEN
AD3: LD A,H ;VORZEICHEN MERKEN
LD HL,03E8H ;MAXIMALWERT +1000 WEGEN UEBERLAUF
BIT 7,A ;VORZEICHEN POSITIV ?
JRZ AD4 ;JA
LD HL,0FC18H ;NEIN: MAXIMALWERT -1000
AD4: POP AF
SCF ;SET CARRY ALS FEHLERMELDUNG
RET
AD5: LD L,A ;LSD ABLEGEN
IN PIO ;PORT EINLESEN
BIT 6,A ;WARTEN AUF NSD
JRNZ AD5
IN PIO ;ERKANNT, ALSO UEBERPRUEFEN
BIT 6,A
JRNZ AD5 ;WAR NUR STOERNADEL
AND OFH ;NUR BCD-WERT
RLCA ;IN HOEHERWERTIGES HALBBYTE SCHIEBEN
RLCA
RLCA
OR L ;LSD, NSD MISCHEN
LD L,A ;UND ABLEGEN

```

;----BCD-GEPACKT IN DUALZAHL WANDELN-----

```

PUSH BC
PUSH HL ;VORZEICHEN MERKEN
LD B,10H ;16 DURCHLAEUFE
LD A,H ;BCD-ZAHL IN C,A
AND OFH
LD C,A
LD A,L
AD6: SRL C ;BCD-ZAHL HALBIEREN
RRA
RR H ;DIVISIONSREST ALS ERGEBNISBIT IN
RR L ;DUALZAHLPUFFER EINSCHIEBEN
BIT 3,A ;EVENTUELL KORREKTUR DER BCD-ZAHL
JRZ AD7
SUB 3
AD7: BIT 7,A
JRZ AD8
SUB 30H
AD8: DJNZ AD6 ;UND WEITER, FALLS NOCH NICHT 16 MAL
POP BC ;VORZEICHEN HOLEN
BIT 7,B ;POSITIV ?

```

Fortsetzung der Tabelle 3.6.

```

JRZ  AD9          ; JA
PUSH HL          ; NEIN: ZWEIERKOMPLEMENT BILDEN
POP  BC
LD   HL, 0
OR   A
SBC  HL, BC
AD9: POP BC
     POP AF
     OR  A          ; RESET CARRY FUER FEHLERFREI
     RET

```

denen 3,5- bzw. 4,5stellige Meßwerte von bipolaren Spannungen ermittelt werden können.

Das dem System zugrunde liegende Prinzip ist das dual-slope-Integrationsverfahren mit zusätzlichem Nullpunktkorrekturzyklus. Eine detaillierte Beschreibung mit applikativen Hinweisen findet man in [16].

Ein kompletter AD-Wandler besteht aus je einer Analog- und einer Digitalkomponente, wobei die Digitalkomponente auch direkt durch eine Mikrorechner-Peripherieschaltung ersetzbar ist. Folgende Komponenten gehören zum System:

- C500 – Analogprozessor für 4,5stellige Genauigkeit ( $0... \pm 2,0000$  V),
- C501 – Analogprozessor für 3,5stellige Genauigkeit ( $0... \pm 2,000$  V),
- C502 – Digitalprozessor mit multiplexer 7-Segment-Ziffernanzeige und 4,5stelligem Umfang,
- C504 – Digitalprozessor mit multiplexer BCD-Ausgabe und wahlweise 4,5- oder 3,5stelligem Umfang sowie umfangreichen Steuer- und Meldeleitungen.

Die jeweiligen Digital- und Analogkomponenten werden nur durch 3 Steuerleitungen verbunden. Die Steuerung des Analogteils durch den Digitalteil geschieht über die Leitungen A und B, wobei die in Tabelle 3.7. wiedergegebene Funktionszuordnung gilt. Einzige Signalleitung vom Analog zum Digitalteil ist der Komparatorausgang C, der sowohl Informationen über das Vorzeichen als auch über das Integrationszeitverhältnis von Meß- und Referenzspannung liefert.

Die beiden Analogkomponenten C500 und C501 sind baugleich und unterscheiden sich lediglich hinsichtlich der erreichbaren Genauigkeit der Umsetzung. Daher wird in den folgenden Ausführungen immer vom C500 gesprochen. Der Analogprozessor C500 enthält in einem 18poligen DIL-Gehäuse einen Pufferoperationsverstärker, einen Integrationsverstärker, einen Komparator, einen Hilfsverstärker zur exakten Nullpunktkorrektur und verschiedene FET-Schalter zur durch die Steuersignale A und B ausgelösten Umschaltung der Signalwege auf dem Chip. Weiterhin ist auf

Tabelle 3.7. Steuerfunktionen des Analogprozessors C500

Steuereingänge		Funktion des Analogprozessors
A	B	
L	L	automatische Nullpunktkorrektur und Aufladen des Referenzkondensators
H	H	Aufintegration der Eingangsspannung
L	H	Abintegration mit positiver Referenz
H	L	Abintegration mit negativer Referenz

dem Chip eine Referenzspannungsquelle integriert, die bei geringen Anforderungen an die Temperaturstabilität (3,5stelliger Betrieb) nutzbar ist.

Als externe Schaltungskomponenten benötigt der Analogprozessor einen Vorwiderstand am Eingang (Schutz der integrierten Klemmdioden) sowie je einen Kondensator zur Speicherung der Referenzspannung, zur Speicherung der Nullpunktspannung und als Integrationskondensator. Der Spannungs-Strom-Wandlerwiderstand des Integrators muß ebenfalls extern beschaltet werden. Weiterhin muß man eine Referenzspannung anlegen, deren Größe den verarbeitbaren Meßspannungsbereich bestimmt: Der Betrag der maximal umsetzbaren Eingangsspannung ist gleich dem Doppelten der angelegten Referenzspannung. Der Bereich der Referenzspannung, für den die Funktion bzw. die Kennwerte bzgl. der Genauigkeit vom Hersteller garantiert werden, beträgt 0,1...5 V. Dabei sollte speziell bei 4,5stelligem Betrieb mit Referenzspannungen von mindestens 1 V gearbeitet werden, da die Kenndaten des Schaltkreises auf eine Referenzspannung von 1 V bezogen sind.

Weiterhin ist bei der Dimensionierung der externen Bauelemente zu beachten, daß verlustarme Kondensatoren von mindestens 200 nF, besser 1 µF, verwendet werden. Der Wert des Integrationskondensators ist dabei abhängig von der maximalen Eingangsspannung, vom maximalen Integratorhub (etwa 3...4 V geringer als die Betriebsspannung) und von einer eventuell vorhandenen

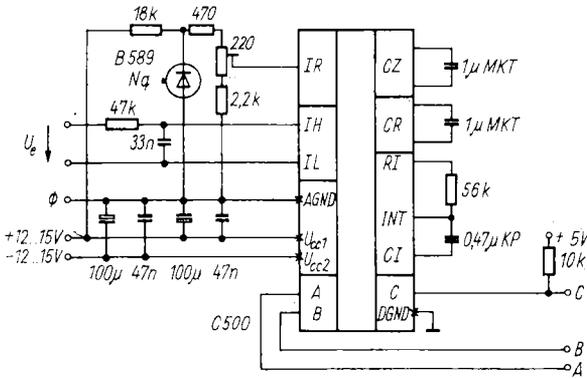


Bild 3.7  
Standardbesetzung des Analogprozessors C500

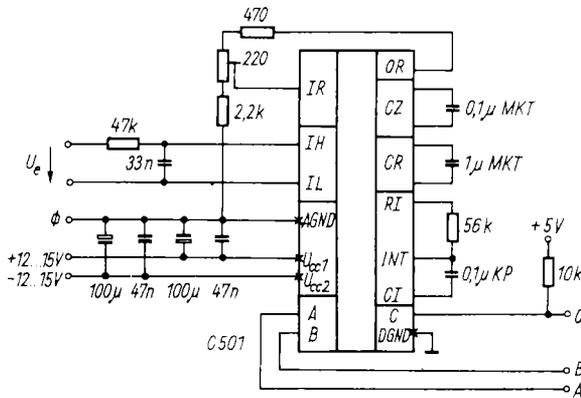


Bild 3.8  
Standardbesetzung des Analogprozessors C501

Gleichtakteingangsspannung. Der Wert des Integratorwiderstands soll zwischen 30...100 kΩ liegen. Bild 3.7 zeigt die Standard-Eingangsbesetzung des Analogprozessors C500 für eine Umsetzbreite von 4,5 Stellen, wobei der Eingangsspannungsbereich von  $\pm 2$  V mit einer Auflösung von 0,1 mV umgesetzt werden kann. Bei der Dimensionierung wurde von einer Integrationszeit von etwa 0,1 s ausgegangen (entsprechend 200 kHz Digitalprozessortakt). Auf einen Eingangsimpedanzwandler kann man verzichten, da die Eingangsströme des Analogprozessors in der Größenordnung der Eingangsströme eines FET-Operationsverstärkers (etwa 100 pA und darunter) liegen.

Bild 3.8 zeigt die entsprechende Standardbesetzung des Analogprozessors C501 für eine Umsetzbreite von 3,5 Stellen. Wegen der verringerten Umsetzbreite und unter der Annahme von Temperaturschwankungen in der Größenordnung von 10 K (Laborbedingungen) kann man in diesem Fall die interne Referenzspannung verwenden. Bei der Dimensionierung des Integrationskondensators wurde von einer Integrationszeit von 20 ms ausgegangen, d. h. von einem Digitalprozessortakt von 100 kHz.

Die Digitalkomponenten C502, C504 unterscheiden sich im Gegensatz zu den Analogkomponenten erheblich. Beide Schaltkreise enthalten als wesentliche Bestandteile eine Oszillatorschaltung, einen Zähler mit einem Zählumfang von 19 999 Impulsen und einen 17-bit-Zwischenspeicher. Dabei kann die Oszillatorfrequenz durch ein extern angeordnetes RC-Glied eingestellt oder aber zwangsweise eine externe Rechteckspannung an den Oszillatoreingang angelegt werden. Die Taktfrequenz bestimmt die Integrationszeit und sollte zwischen 10...600 kHz liegen. Den internen Generator verwendet man sinnvollerweise nur bei 3,5stelligen Anzeigen, während bei 4,5stelligem Betrieb ein externer Generator angewendet wird. Der Digitalprozessor C502 befindet sich in einem 20poligen DIL-Gehäuse und enthält neben den eben beschriebenen Schaltungsteilen eine Multiplexerschaltung, die einerseits die 5 bit Digitsteuersignale und andererseits über einen BCD-zu-7-Segmentdekode die Meßwertinformation zeitlich nacheinander bereitstellt. Bild 3.9 zeigt die Möglichkeit der Rechnerkopplung des Digitalprozessors C502 an einen PIO-Port. Tabelle 3.8. gibt die Ausgangssignalbelegung der 7-Segment-Aus-

gänge an, wobei zu beachten ist, daß es sich um Ausgangsstufen mit offenem Kollektor handelt. Die Digtitreiberausgänge sind ebenfalls Emitterstufen, jedoch mit internem Kollektorwiderstand von etwa 1 k $\Omega$ . Die zeitliche Reihenfolge der Digtisgabe beginnt mit dem LSD und endet mit dem MSD.

Der Mikrorechner wird auch in dieser Schaltung über eine PIO angekoppelt, wobei die 7-Segment-Information an den Port A und die Digitinformation an den Port B herangeführt werden. Zur Sicherung einer exakten Datenübernahme wird der AD-Wandler während des Einlesens der Informationen über den Eingang TRG gesperrt, d. h., es wird keine neue Umsetzung begonnen, bevor nicht die Daten vollständig übernommen sind. Als externer Generator kommt der Timer B555 zum Einsatz, dessen äußere Beschaltung für eine Generatorfrequenz von etwa 200 kHz dimensioniert ist. Die genaue Frequenz stellt man mit dem Einstellwiderstand  $R$  ein, wobei der Abgleich so erfolgen kann, daß die Integrationszeit der Eingangsspannungsintegration ein ganzzahliges Vielfaches der Netzfrequenzperiodendauer ist. Eine solche Einstellung ermöglicht eine optimale Brummspannungsunterdrückung.

Für den Analogteil des AD-Wandlers verwendet man die Schaltung nach Bild 3.7. Das Treiberprogramm zur Ansteuerung dieses Wandlers ist in Tabelle 3.9. abgebildet. Da Störnadeln auf den Digitleitungen (siehe Beschreibung zum C520) bei diesem Schaltkreis nicht auftreten und die 7-Segment-Information zeitlich definiert vor der Aktivierung der entsprechenden Digitleitung gültig ist, braucht der PIO-Port nicht mehrfach (Sinnfälligkeitstest) abgefragt zu werden.

Im Gegensatz zum C-520-Treiberprogramm in Tabelle 3.5., in dem erst das gesamte Datenwort BCD-gepackt aufgesammelt und danach in die duale 2er-Komplementdarstellung umgewandelt wurde, wird im Programm in Tabelle 3.9. mit der höchsten Stelle beginnend die 7-Segment-Information in die BCD-Information einer Stelle überführt, in das Zieldoppelbyte addiert und dieses anschließend in der Dualdarstellung verzehnfacht. Damit ist gleichzeitig eine weitere Möglichkeit der BCD-Dual-Konvertierung dargestellt, wobei Einzelheiten zu den grundlegenden Algorithmen z. B. aus [17] zu entnehmen sind.

Ein Meßbereichsüberlauf wird durch das Programm an den dunkelgetasteten 7-Segment-Informationen (Segmentbild FFH) erkannt.

Während es die eben beschriebene Kopplung des Analogprozessors C500 über den Digitalprozessor C502 an den PIO-Port nur gestattet eine Spannung zu messen, wird im folgenden eine Schaltung zum Ermitteln von 4 Spannungen vorgestellt. Der Rechner kann den Umsetzvorgang zeitlich definiert starten. Nach der Umsetzung gibt der Digitalprozessor C504 eine Fertigmeldung mit dem EOC-Signal ab, und die Meßwertübernahme findet statt. Bild 3.10 stellt die Schaltung eines 4-Kanal-AD-Wandlers mit wahlweise 4,5- oder 3,5stelliger Umsetzung unter Nutzung des Digitalprozessors C504 dar. Den Rechner koppelt man wieder über eine PIO an. Zur Verringerung der Leitungszahl wird die eindeutige L-aktive 1-aus-5-Digitinformation mit dem Gatter D3 in eine binäre Digitinformation umgewandelt. Das Informationsbyte, welches über den PIO-Port A eingelesen werden kann, enthält in diesem Fall die BCD-Information im niederwertigen Halbbyte, die Digitinformation

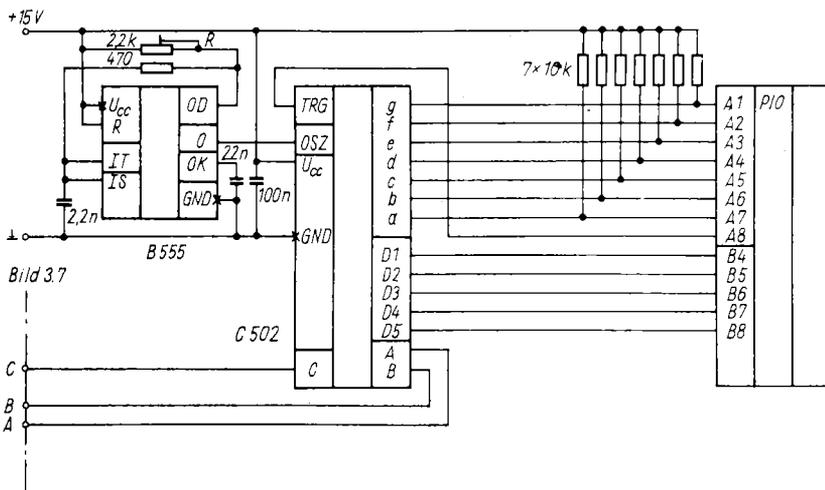


Bild 3.9 Rechnerkopplung des Digitalprozessors C 502

Tabelle 3.8. Ausgangssignalbelegung der Segmentausgänge des Digitalprozessors C 502

Digits	Ausgabe	Segmentausgänge						
		a	b	c	d	e	f	g
D1...D4	0	L	L	L	L	L	L	H
	1	H	L	L	H	H	H	H
	2	L	L	H	L	L	H	L
	3	L	L	L	L	H	H	L
	4	H	L	L	H	H	L	L
	5	L	H	L	L	H	L	L
	6	L	H	L	L	L	L	L
	7	L	L	L	H	H	L	H
	8	L	L	L	L	L	L	L
	9	L	L	L	L	H	L	L
D5	-0	L	H	H	L	H	H	L
	-1	L	L	L	L	H	H	L
	+0	H	H	H	H	L	L	L
	+1	H	L	L	H	L	L	L

Tabelle 3.9. Treiberprogramm für AD-Wandler in Bild 3.9

```

;***AD-WANDLER BIPOLAR*****
;-----VEREINBARUNGEN-----
PIO: EQU 80H ;BASISADRESSE DER PIO
;-----WANDLER-AUFRUF-----
; OUT: CY=0,HL=WERT IM ZWEIERKOMPLEMENT
; CY=1,HL=MAXIMALWERT BEI UEBERLAUF
ADU: PUSH DE
      PUSH BC
      OR A ;ZUNAECHST CARRY=0 SETZEN
      PUSH AF
      LD A,0CFH ;BITBETRIEB
      OUT PIO+2 ;BEIDE PORTS
      OUT PIO+3
      LD A,7FH ;MASKE AEEEEEEEE
      OUT PIO+2 ;PORT A
      LD A,0FBH ;MASKE EEEEEAAA
      OUT PIO+3 ;PORT B
      XOR A ;WANDLER SPERREN
      OUT PIO
AD1: IN PIO+1 ;EINLESEN DIGIT-INFO
      BIT 7,A ;WARTEN AUF MSD
      JRNZ AD1
      IN PIO ;EINLESEN VORZEICHEN UND MSD-WERT
      PUSH AF ;VORZEICHEN MERKEN
      LD HL,0 ;ERGEBNIS ZUNAECHST NULL SETZEN
      BIT 5,A ;TEST MSD
      JRNZ AD2 ;NULL
      INC L ;EINS,DANN IN ERGEBNIS EINBLENDEN
AD2: LD BC,440H ;B=4 DURCHLAEUFE,C=MASKE FUER 4.DIGIT

```

Fortsetzung der Tabelle 3.9.

```
AD3: ADD HL,HL ;DUALWERT DES ERGEBNIS VERZEHNFACHEN
      LD D,H
      LD E,L
      ADD HL,HL
      ADD HL,HL
      ADD HL,DE
AD4: IN P10+1 ;DIGIT-INFO EINLESEN
      AND C ;WARTEN AUF ENTSPRECHENDES DIGIT
      JRNZ AD4
      IN P10 ;SIEBENSEGMENT-INFORMATION EINLESEN
      CMP 7FH ;TEST AUF UEBERLAUF (ALLE BALKEN DUNKEL)
      JRZ AD7 ;UEBERLAUF
      EX DE,HL ;HL RETTEN
      PUSH BC ;BC RETTEN
      LD HL,TAB ;TABELLE DER SIEBENSEGMENTKODES
      LD BC,0AH ;TABELLENLAENGE
      CPIR ;KODE SUCHE
      EX DE,HL ;HL ZURUECK
      ADD HL,BC ;BCD-WERT IN ERGEBNIS DAZUADDIEREN
      POP BC ;BC ZURUECK
      SRL C ;DIGIT-MASKE ROTIEREN
      DJNZ AD3 ;UND WEITER, FALLS NOCH NICHT 4 MAL
      POP BC ;VORZEICHEN ZURUECK
AD5: BIT 6,B ;POSITIV ?
      JRNZ AD6 ;JA
      EX DE,HL ;NEIN: ZWEIERKOMPLEMENT BILDEN
      LD HL,0
      OR A
      SBC HL,DE
AD6: LD A,80H ;WANDLER WIEDER FREIGEBEN
      OUT P10
      POP AF
      POP BC
      POP DE
      RET
AD7: POP BC ;VORZEICHEN ZURUECK
      POP AF
      SCF ;FEHLERMELDUNG WEGEN UEBERLAUF
      PUSH AF
      LD HL,04E20H ;MAXIMALWERT +20000
      JR AD5
```

;-----SIEBENSEGMENT-KODETABELLE-----

; ES SIND DIE SEGMENTINFORMATIONEN RUECKWAERTS, D.H. VON  
; NEUN BEGINNEND, ABGELEGT. DADURCH ENTHAEHLT DAS REGISTER  
; BC NACH AUSFUEHRUNG DES CPIR-BEFEHLS DEN BCD-WERT.

```
TAB: DB 04H ;9
      DB 00H ;8
      DB 0DH ;7
      DB 20H ;6
      DB 24H ;5
      DB 4CH ;4
      DB 06H ;3
      DB 12H ;2
      DB 4FH ;1
      DB 01H ;0
```

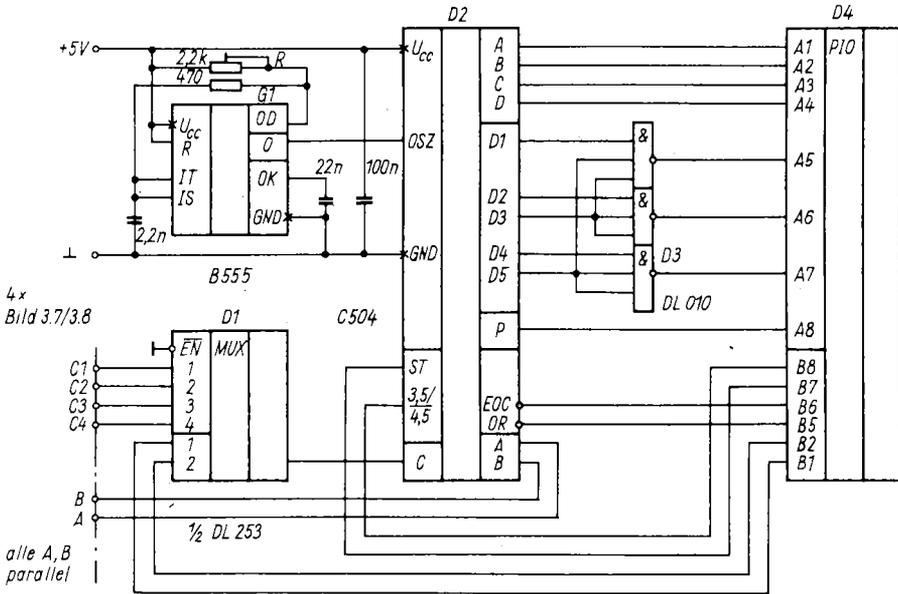


Bild 3.10 Rechnerkopplung des Digitalprozessors C504 für einen 4-Kanal-AD-Wandler

Tabelle 3.10. Treiberprogramm für 4-Kanal-AD-Wandler in Bild 3.10

```

; ****4-KANAL-AD-WANDLER*****
; -----VEREINBARUNGEN-----
PIO: EQU 80H ;BASISADRESSE DER PIO
; -----WANDLER-AUFRUF-----
; IN: A=KANALNUMMER (0...3), BIT7=0 - 4,5 STELLIG
; ; BIT7=1 - 3,5 STELLIG
; OUT: CY=0,HL=WERT IM ZWEIERKOMPLEMENT
; ; CY=1,HL=MAXIMALWERT BEI UEBERLAUF

ADU: PUSH DE
      PUSH BC
      OR A ;ZUNAECHST CARRY=0 SETZEN
      PUSH AF
      LD B,A ;KANALNUMMER MERKEN
      LD A,0CFH ;BIT-BETRIEB
      OUT PIO+2 ;AN BEIDE PORTS
      OUT PIO+3
      LD A,0FFH ;MASKE NUR EINGABE
      OUT PIO+2 ;AN PORT A
      LD A,30H ;MASKE AAEEAAAA
      OUT PIO+3 ;AN PORT B
      LD A,B ;KANALNUMMER
      AND 83H ;BEGRENZEN

```

Fortsetzung der Tabelle 3.10.

```

        OUT  PIO+1      ;UND AUSGEBEN, DABEI MESSUNG STARTEN
        LD   B,4        ;ZEITSCHLEIFE ETWA 18 MIKROSEKUNDEN
AD1:   DJNZ  AD1        ;BEI 2,5MHZ-TAKT
        SET  6,A        ;MESSUNG HALT NACH UMSETZUNG
        OUT  PIO+1      ;AUSGEBEN
AD2:   IN   PIO+1      ;STATUS LESEN
        BIT  5,A        ;EOC AKTIV ?
        JRZ  AD2        ;NEIN: WARTEN
AD3:   IN   PIO+1      ;STATUS LESEN
        BIT  5,A        ;EOC INAKTIV ?
        JRNZ AD3       ;NEIN: WARTEN
        BIT  4,A        ;JA: MESSUNG ZUENDE, UEBERLAUF ?
        JRZ  AD8        ;JA
        LD   HL,0       ;KEIN UEBERLAUF: DUALWERT ZUNAECHST NULL
        LD   BC,550H    ;B=5 DURCHLAEUFE, C=MASKE 5.DIGIT
        BIT  7,A        ;TEST 4,5 STELLIG ?
        JRZ  AD4        ;JA
        DEC  B          ;NEIN: 4 DURCHLAEUFE
AD4:   ADD  HL,HL       ;DUALWERT VERZEHNFACHEN
        LD   D,H
        LD   E,L
        ADD  HL,HL
        ADD  HL,HL
        ADD  HL,DE
AD5:   IN   PIO        ;EINLESEN DATENWORT
        LD   D,A        ;MERKEN
        AND  70H        ;NUR DIGIT-NUMMER
        CMP  C          ;SOLL-DIGIT ?
        JRNZ AD5       ;NEIN: WARTEN
        LD   A,0FH      ;JA: MASKE BCD-WERT
        AND  D          ;BCD-WERT ERMITTELN
        LD   E,A        ;NACH DE
        LD   D,0
        ADD  HL,DE     ;IN DUALWERT EINBLENDEN
        LD   A,C        ;DIGIT-MASKE KORRIGIEREN
        SUB  10H
        LD   C,A
        DJNZ AD4       ;UND WEITER, FALLS NOETIG
AD6:   IN   PIO        ;VORZEICHEN EINLESEN
        BIT  7,A        ;POSITIV ?
        JRZ  AD7        ;JA
        EX  DE,HL      ;NEIN: ZWEIERKOMPLEMENT BILDEN
        LD   HL,0
        OR   A
        SBC  HL,DE
AD7:   POP  AF
        POP  BC
        POP  DE
        RET
AD8:   LD   HL,04E20H   ;MAXIMALWERT +20000
        BIT  7,A        ;4,5 STELLIG
        JRZ  AD9        ;JA
        LD   HL,07D0H   ;NEIN: MAXIMALWERT +2000
AD9:   POP  AF
        SCF              ;SET CARRY WEGEN UEBERLAUF
        PUSH AF
        JR   AD6

```

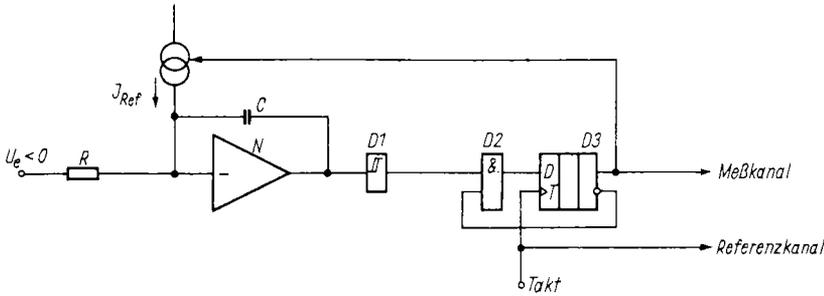


Bild 3.11 Prinzipschaltung des charge-balancing-Umsetzers

in den bit 5...7 und die Vorzeicheninformation in bit 8. Die Steuerung des Wandlers nimmt man über den Port B der PIO vor. Dabei kann vom Rechner gesteuert auch die Umschaltbreite und damit die Meßzeit umgeschaltet werden, wobei bei 4,5stelligem Betrieb eine Messung 400 ms dauert (100 ms Meßspannungs-Integrationszeit). Für den Analogteil der Schaltung setzt man 4 gleichartige Eingangsteile nach Bild 3.7 (oder Bild 3.8) ein, deren Signalleitungen A, B der Digitalprozessor parallel bedient. Die 4 verschiedenen Komparatorausgänge werden, vom PIO-Port B gesteuert, über den Multiplexer D1 umgeschaltet, so daß nur ein Komparatorausgang auf den Digitalprozessor durchgreifen kann. Das in Tabelle 3.10. dargestellte Treiberprogramm ermöglicht den Start der Messung mit der gewünschten Umschaltbreite und liefert unabhängig davon den Spannungswert im 2er-Komplement in Schritten von 0,1 mV bzw. 1 mV.

Die Auswertung des Signals OR am Digitalprozessor C504 ermöglicht die Überlauferkennung. Entsprechend der gewählten Umschaltbreite wird auch dann der entsprechende Maximalwert von  $\pm 20\,000$  oder  $\pm 2\,000$  vom Treiberprogramm bereitgestellt.

### 3.1.4. AD-Wandler nach dem charge-balancing-Verfahren

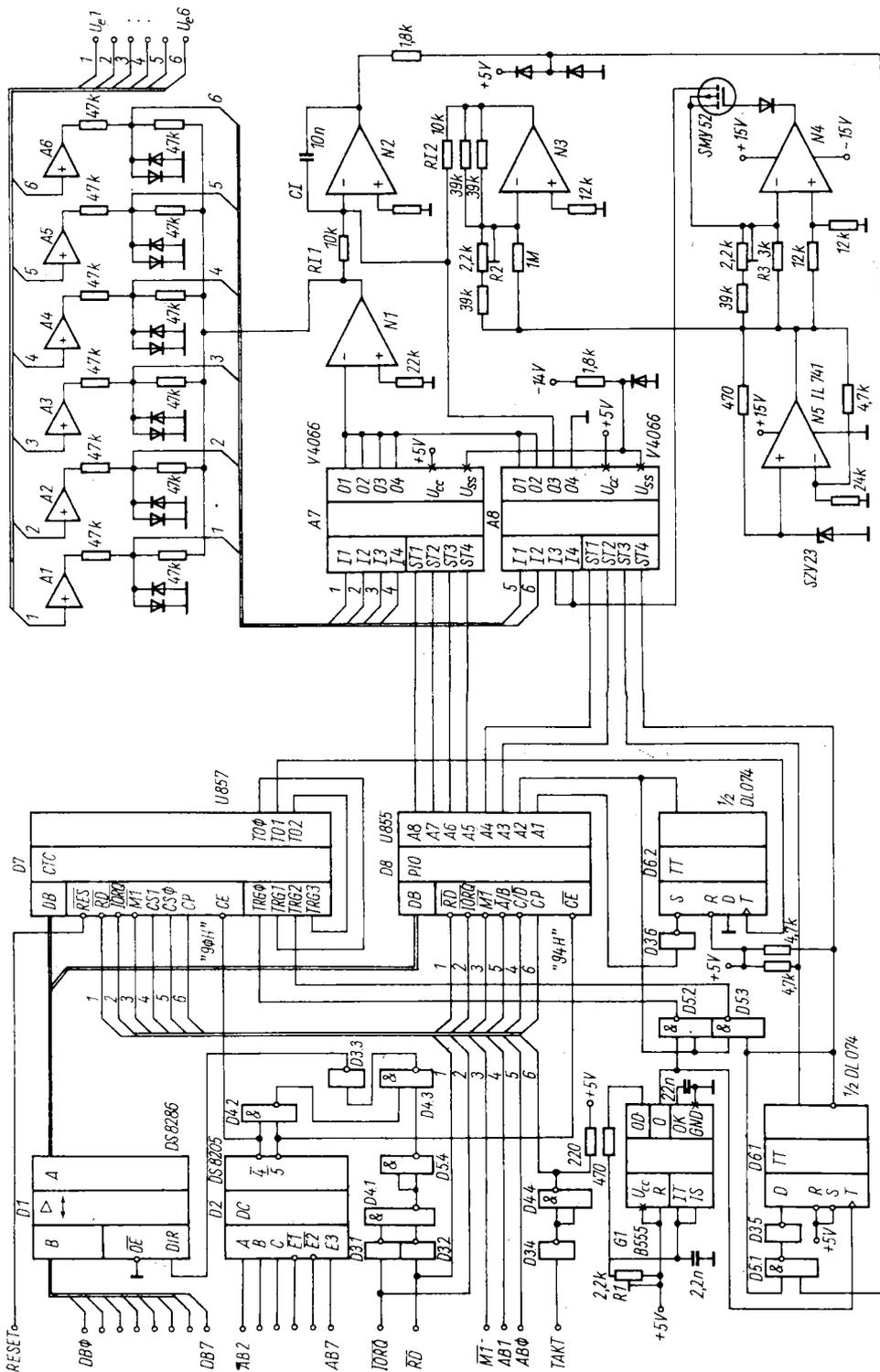
Nachdem die bisher vorgestellten AD-Wandler mit speziellen Wandlerkreislagen aufgebaut wurden, soll in diesem Abschnitt ein 6-Kanal-AD-Wandler ohne spezielle IS vorgestellt werden. Diesem Wandler liegt ein modifiziertes charge-balancing-Integrationsverfahren zugrunde (Bild 3.11). Die negative Eingangsspannung  $U_e$  wird mit dem Widerstand  $R$  als entsprechender Strom in den Summationspunkt des Integrators  $N$  eingepreßt. Dadurch lädt sich der Kondensator  $C$ ,

und die Ausgangsspannung des Integrators steigt in positiver Richtung an. Sobald die Umschaltbreite des Triggers D1 erreicht ist, liefert dieser H-Pegel an seinem Ausgang, wodurch am D-Eingang des Flip-Flop D3 ebenfalls H-Pegel anliegt. Mit dem nächsten Taktimpuls kippt daher das Flip-Flop D3 in seine aktive Lage und schaltet den Referenzstrom  $I_{ref}$  ein. Dadurch sinkt die Integratorausgangsspannung ab, D1 liefert am Ausgang L-Pegel, und mit dem nächsten Takt kippt das Flip-Flop wieder in seine Ausgangslage. Je nach Größe der Eingangsspannung geschieht dieser Vorgang mehr oder weniger häufig. Die Anzahl der dem Meßkanal pro Zeiteinheit zugeführten Impulse ist proportional zur Eingangsspannung. Wird nun die Torzeit des Meßkanals über einen Referenzzähler ebenfalls aus der Taktfrequenz abgeleitet, ist das Zählergebnis des Meßkanals unabhängig von der Taktfrequenz. Das Gatter D2 gestattet das vorläufige Abschalten des Flip-Flop D3, auch wenn die Rücksetzladung (Referenzstrom  $\times$  Taktzeit) noch nicht die Ausschaltbreite des Triggers D2 erreichte. Diese Modifikation des Verfahrens gewährleistet eine gegenüber herkömmlichen Lösungen verbesserte Linearität der Umsetzkennlinie, ohne daß ein spezieller Abgleich notwendig ist.

Aus den bisherigen Ausführungen läßt sich ableiten, daß die wesentlichsten Baugruppen des Wandlers Zählerhaltungen sind. Es liegt daher nahe, für eine optimale Rechnerkopplung diese Zähler mit einem CTC aufzubauen.

Wie das Bild 3.12 zeigt, wird der 6-Kanal-AD-Wandler über einen CTC und einen PIO-Port an den Rechner angekoppelt. Die Peripherieschaltkreise schließt man in bekannter Weise über einen Bustreiber und eine entsprechende Adreßdekodierlogik an. Die Basisadresse des CTC liegt bei 90H bzw. 144 dezimal, die der PIO bei 94H bzw. 148 dezimal.

Als Taktgeber  $G1$  fungiert der Timer  $B555$ , dessen Frequenz mit dem Einstellwiderstand  $R1$  beeinflusst werden kann. Das Taktsignal wird dem Referenzkanal zugeführt.



alle Dioden: SANYO N1...N4 - B084

D3-DL.004; D4-DL.037; D5-DL.000

Bild 3.12 Praktischer Aufbau eines 6-Kanal-AD-Wandlers nach dem charge-balancing-Verfahren

renzstrom-Flip-Flop D6.1 und der Torschaltung D5.2 zugeführt, an dessen Ausgang der Eingang des Referenzzählers angeschlossen ist. Die Zwangsabschaltung des Referenzstrom-Flip-Flop wird über D5.1 und D3.5 vorgenommen, während dessen Ausgangsimpulse auf die Torschaltung D5.3 und von dort zum Meßzähler gelangen. Das Flip-Flop D6.2 steuert die Umsetzung. Dabei wird die Messung von bit 1 des PIO-Port A gestartet und mit dem Überlauf des Referenzzählers über den CTC-Ausgang TO1 beendet. Das Ausgangssignal des Start-/Stop-Flip-Flop D6.2 steuert die beiden Torschaltungen D5.2 und D5.3 und wird als Statussignal dem bit 2 des PIO-Port A zugeführt. Die 6 höchstwertigen bit des PIO-Port A dienen zur Auswahl der zu messenden Eingangsspannung, d. h. zur Steuerung des Analogmultiplexers N1, A7 und A8.

Der Analogteil des Wandlers besteht aus 6 identischen Eingangsstufen A1...A6, die in Bild 3.13 detailliert dargestellt sind. Mit diesen Eingangsstufen wird der Pegel angepaßt, d. h. die Eingangsspannung von  $\pm 10\text{ V}$  auf den Bereich  $\pm 5\text{ V}$  heruntergeteilt. Das ist notwendig, da der Wandler bipolare Eingangsspannungen ohne Einsatz eines Gleichrichters verarbeiten soll. Dazu wird die wandlerinterne Verschiebespannung von  $5\text{ V}$  genutzt. Die Ausgangsspannungen der Eingangsstufen gelangen auf einen Analogsignalumschalter, dessen Prinzip in Bild 3.14 dargestellt ist. Die Analogsignalumschalter befinden sich am Summationspunkt eines invertierenden Summationsverstärkers. Sie werden in der Schaltung (Bild 3.12) mit den CMOS-Bilateralschaltern A7, A8 verwirklicht. Zum Schutz vor Leckströmen klemmt man die nicht eingeschalteten Summationspunkte mit antiparallelen Dioden. Dem gleichen Anliegen dient das Festlegen des  $U_{SS}$ -Anschlusses von A7, A8 auf  $-0,6\text{ V}$ . Vom Ausgang des Analogmultiplexeroperationsverstärkers N1 gelangt das Eingangsspannungssignal auf den Integrator N2, RI1, CI. Auf den Summationspunkt dieses Integrators gelangt weiterhin über RI2 die von N3 bereitgestellte Verschiebespannung und der vom Kanal 3 des Analogschalters A8 geschaltete Referenzstrom. Dieser Referenzstrom wird von einer Präzisionsstromquelle N4 geliefert und ebenso wie die Verschiebespannung aus der von N5 aufbereiteten Referenzspannung abgeleitet. Die Ausgangsspannung des Integrators N2 wird auf TTL-Pegel begrenzt und direkt dem Gatter D5.1 zugeführt. Dieses Gatter bildet den Komparator, da die Komparatorschwelle bei diesem Verfahren der ständigen Ladungskompensation nur kurzzeitstabil sein muß.

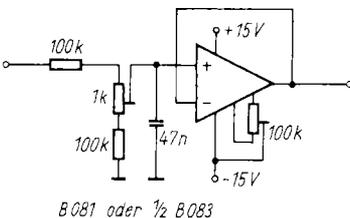


Bild 3.13  
Eingangsstufe des Wandlers in Bild 3.12

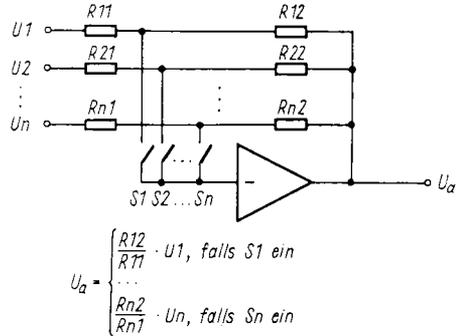


Bild 3.14  
Prinzip des Analogsignalumschalters in Bild 3.12

renzstrom. Dieser Referenzstrom wird von einer Präzisionsstromquelle N4 geliefert und ebenso wie die Verschiebespannung aus der von N5 aufbereiteten Referenzspannung abgeleitet.

Die Ausgangsspannung des Integrators N2 wird auf TTL-Pegel begrenzt und direkt dem Gatter D5.1 zugeführt. Dieses Gatter bildet den Komparator, da die Komparatorschwelle bei diesem Verfahren der ständigen Ladungskompensation nur kurzzeitstabil sein muß.

Zunächst gleicht man den Nullpunkt der Eingangsstufen A1...A6 bei kurzgeschlossenen Eingängen  $U_{e1}...U_{e6}$  mit den entsprechenden Nullpunktstellern der Operationsverstärker ab. Danach wird der Einsteller eines Eingangsverstärkers, z. B. von A1, in Mittelstellung gebracht und dieser Kanal per Rechner ständig aufgerufen. Bei Anlegen einer Spannung von  $+10,23\text{ V}$  stellt man die Verschiebespannung mit R2 auf einen Digitalwert von 1 023 oder 3FFH ein. Danach wird bei Anlegen einer Spannung von  $-10,24\text{ V}$  die Referenzstromquelle mit R3 auf einen Digitalwert von  $-10,24\text{ V}$  bzw. FC00H justiert. Damit ist der eigentliche AD-Wandler abgeglichen, und es müssen nun nur noch alle Eingangsstufen auf gleiche Teilerfaktoren gebracht werden. Dazu legt man an alle Kanäle die gleiche Eingangsspannung an (etwa  $10\text{ V}$ ) und ruft sie nacheinander zyklisch auf. Als Vergleichskanal dient dabei der bereits eingestellte Kanal 1. Die SpannungsteilerEinstellwiderstände aller anderen Eingangsstufen werden so justiert, daß sich in allen Kanälen die gleiche Anzeige wie in Kanal 1 ergibt.

Das Treiberprogramm für den 6-Kanal-AD-Wandler in Bild 3.12 ist in Tabelle 3.11. dargestellt. Das Programm ermöglicht die Messung eines Kanals, dessen Kanalnummer dem Programm beim Aufruf übergeben wird. Außerdem kann man beim Aufruf des Programms die Umsetzbreite einstellen.

Tabelle 3.11. Treiberprogramm für 6-Kanal-AD-Wandler in Bild 3.12

```

;***6-KANAL-AD-WANDLER*****
;-----VEREINBARUNGEN-----

CTC: EQU 80H      ;BASISADRESSE CTC
PIO: EQU 84H      ;BASISADRESSE PIO

;-----WANDLER-AUFRUF-----

;   IN:  A=KANALNUMMER (0...5);BIT7=0 - 1 MILLIVOLT
;         BIT7=1 - 10 MILLIVOLT
;   OUT: A BLEIBT, CY=1 FEHLER: FALSCHER KANALNUMMER
;         CY=0, HL=MESSWERT IM ZWEIERKOMPLEMENT

ADU: LD  L,A      ;MERKE UMSETZBREITE
     RES 7,A      ;KANALNUMMER
     CMP 6        ;TESTEN
     LD  A,L      ;A BLEIBT
     CCF
     RC           ;RUECKKEHR MIT CARRY IM FEHLERFALL
     PUSH AF      ;FEHLERFREI: A UND CARRY MERKEN
     PUSH BC
     LD  A,0CFH   ;STEUERWORT BITBETRIEB
     OUT PIO+2    ;AN PIO-PORT A
     LD  A,2      ;MASKE AAAAAAEA
     OUT PIO+2    ;AN PIO-PORT A
     LD  B,L      ;KANALNUMMER ALS SCHLEIFENZAehler
     RES 7,B
     INC B

AD1: RLCA        ;1-AUS-6-MASKE JE NACH KANALNUMMER
     DJNZ AD1    ;AUFBEREITEN
     OUT PIO     ;UND OHNE STARTBIT AUSGEBEN
     LD  A,47H   ;STEUERWORT ZAEHLER
     OUT CTC     ;AN ALLE CTC-KANAELE
     OUT CTC+1
     OUT CTC+2
     OUT CTC+3
     XOR  A      ;L-TEIL MESSZEIT
     OUT CTC
     OUT CTC+2   ;MESSKANAL NULL SETZEN
     OUT CTC+3
     LD  A,4     ;H-TEIL MESSZEIT 10 MILLIVOLT(1/4 DAVON)
     BIT 7,L     ;TEST DER GEFORDERTEN AUFLUESUNG
     JRNZ AD2   ;10 MILLIVOLT
     LD  A,28H   ;1 MILLIVOLT, D.H. 10-FACHE MESSZEIT
AD2: LD  B,A     ;1/4 MESSZEIT IN BC MERKEN
     LD  C,0
     ADD A      ;H-TEIL MESSZEIT BILDEN
     ADD A
     OUT CTC+1  ;UND AUSGEBEN
     IN  PIO    ;EINLESEN STATUS

```

```

SET  O, A           ; STARTBIT SETZEN
OUT  P10            ; UND AUSGEBEN
RES  O, A           ; ALS NADELIMPULS
OUT  P10
AD3: IN  P10        ; EINLESEN STATUS
BIT  1, A           ; FERTIGMELDUNG
JRNZ AD3           ; ABWARTEN
IN   CTC+2         ; ZAEHLERSTAND EINLESEN
NEG  ; NEGIEREN (WEGEN RUECKWAERTSZAehler)
LD   L, A           ; UND ABLEGEN
IN   CTC+3         ; H-TEIL ANALOG
NEG
LD   H, A
OR   A              ; RESET CARRY
SBC  HL, BC         ; KORREKTURSUBTRAKTION
POP  BC
POP  AF
RET
    
```

### 3.2. Wechselspannungsmessung

Die Messung von Wechselspannungen im Niederfrequenzbereich bis etwa 100 kHz (nur dieser Frequenzbereich soll betrachtet werden) wird durch aktive Gleichrichter auf eine Gleichspannungsmessung zurückgeführt. Dabei unterscheidet man zwischen gesteuerten und ungesteuerten Gleichrichtern. Für beide Fälle wird ein Beispiel angegeben.

#### 3.2.1. Aktiver Vollweggleichrichter

Zuerst soll ein ungesteuerter Gleichrichter betrachtet werden. Bild 3.15 zeigt dazu einen aktiven Präzisionsgleichrichter unter Nutzung der OPV-Schaltungstechnik. Dabei wird zunächst durch ein RC-Glied am Eingang von N1 eine eventuell überlagerte Gleichspannung abgetrennt. Die Ein-

gangswechselspannung steht am Ausgang von N1 niederohmig der weiteren Verarbeitung zur Verfügung. Der Operationsverstärker N2 bildet mit seinen Beschaltungselementen einen aktiven Einweggleichrichter. Der 2. Zweig wird nicht genutzt und ist nur aus Gründen einer symmetrischen Aussteuerung vorhanden. Im Falle einer positiven Eingangsspannung liefert der Ausgang von N2 am Verbindungspunkt Diode – Rückkopplungswiderstand eine negative Spannung, deren Betrag der Eingangsspannung entspricht. Bei einer negativen Eingangsspannung liefert der Ausgang von N2 an dem eben erwähnten Punkt keine Spannung. Der Operationsverstärker N3 bildet einen Summationsverstärker mit Tiefpaßverhalten. Mit seiner Hilfe werden die Ausgangsspannung von N1 und die Spannung am Ausgang von N2 gewichtet addiert. Bild 3.16 veranschaulicht die Wirkungsweise dieser Schaltung.

Die Koppelzeitkonstante am Eingang von N1 und die Zeitkonstante des Tiefpaßfilters sind so bemessen, daß sich eine untere Grenzfrequenz (3 dB entsprechend 30 % Fehler) von kleiner 1 Hz ergibt.

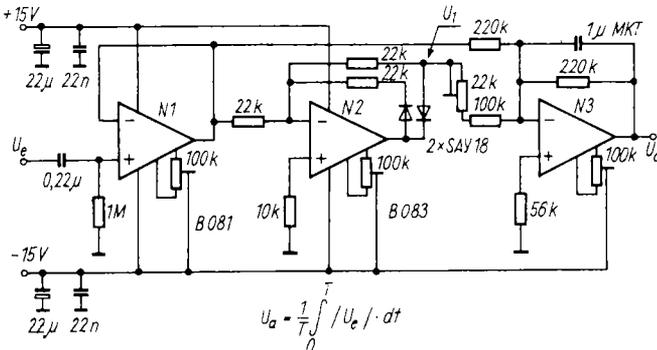


Bild 3.15  
Präzisionsgleichrichter mit Operationsverstärker

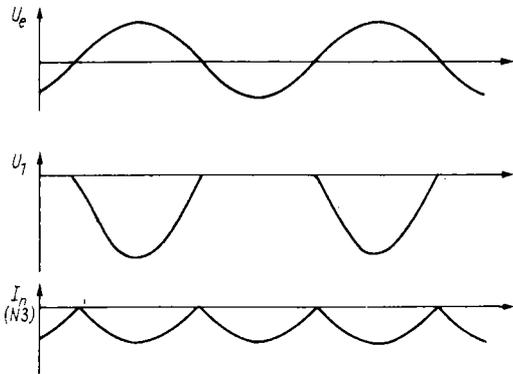


Bild 3.16 Impulsübersicht zu Bild 3.15

Frequenzen ab etwa 10 Hz werden daher nahezu fehlerfrei gleichgerichtet. Die obere Grenzfrequenz der zu messenden Spannung hängt von der Signalform, der Eingangsspannung und den Eigenschaften der verwendeten Operationsverstärker ab. Bei sinusförmigen Eingangsspannungen von mehr als 100 mV liegt der Meßfehler bei der in Bild 3.15 angegebenen Dimensionierung erst bei Frequenzen oberhalb 50 kHz über 1%.

Bis auf das Koppel-RC-Glied und den Integrationskondensator ist die Schaltung bereits aus Bild 3.4 als Polaritätsumschalter bekannt. Die Baugruppe in Bild 3.14 wird zunächst ohne Eingangsspannung mit R1 auf 0 V am Ausgang von N2 und mit R3 auf 0 V am Ausgang von N3 abgeglichen. Danach justiert man die Symmetrie des Betragsbildners. Dazu wird bei zunächst überbrücktem Koppelkondensator eine negative Eingangsspannung von etwa 10 V angelegt und die Ausgangsspannung von N3 gemessen. Danach polt man die Eingangsspannung um und stellt mit R4 den gleichen Ausgangsspannungswert wie im vorigen Fall ein. Damit ist die Schaltung abgeglichen.

Die Gleichrichterschaltung sollte für eine fehlerarme Messung stets gut ausgesteuert werden. Dazu kann der Eingangverstärker N1 nicht nur als Impedanzwandler, sondern auch als Verstärker mit umschaltbarer Verstärkung betrieben werden. Näheres dazu ist in Kapitel 3.3. zu finden.

### 3.2.2. Lock-in-Gleichrichter

In der kommerziellen Meßtechnik werden sehr häufig fremdgesteuerte Gleichrichter eingesetzt. Diese sind unter dem Begriff Lock-in- oder phasempfindlicher Gleichrichter bekannt. Solche Schaltungen setzt man immer dann sinnvoll ein,

wenn die Frequenz des Meßsignals als Führungsgröße in den Meßprozeß eingespeist wird und auch kleinste Reaktionen des Meßobjekts nachgewiesen werden sollen. Dabei ist es möglich, kleine Wechselspannungen sicher zu messen, auch wenn sie durch Rauschen und andere Störspannungen völlig verdeckt sind. Typische Anwendungen in der physikalischen Meßtechnik sind optische Meßverfahren, z. B. Absorptions- oder Lumineszenzuntersuchungen. Ein weiteres, auch für den Amateurelektroniker interessantes Einsatzfeld sind empfindliche, aber störsichere Wechsellichtschranken. Wegen der wachsenden Verbreitung solcher sogenannten Korrelationsmeßverfahren wird ein praktisches Beispiel eines phasempfindlichen Gleichrichters vorgestellt.

Bild 3.17 zeigt das Prinzip der Anordnung. Die Eingangsspannung wird einem gesteuerten Polaritätsumschalter zugeführt und das so entstandene Signal integriert. Aus dem Impulsiagramm in Bild 3.18 ist ersichtlich, wie der Begriff «phasempfindlicher Gleichrichter» entstand, denn die Ausgangsspannung ist im gezeichneten Fall b Null, obwohl die Frequenz der Eingangsspannung gleich der Referenzfrequenz ist. Das liegt an der Phasenverschiebung von 90° zwischen Meß- und Referenzsignal. Da nun aber das Meßsignal durch den Meßprozeß oder durch eventuelle Vorverstärker eine unter Umständen nicht voraussehbare Phasenverschiebung erhalten kann, sind neben dem eigentlichen Gleichrichter auch Baugruppen zur Phasenverschiebung des Referenzsignals erforderlich. Darauf soll an dieser Stelle jedoch nur hingewiesen werden [17]. Für den gesteuerten Polaritätsumschalter könnte man die bereits bekannte Baugruppe nach Bild 2.4 verwenden. Dann wäre jedoch die Aussteuerung auf ±5 V begrenzt und kein Übersteuerungsschutz vorhanden. Daher wird eine andere Schaltungsvariante vorgestellt. Bild 3.19 zeigt die erfolgreich eingesetzte Schaltung eines phasempfindlichen Gleichrichters, der eine Aussteuerung in der Höhe der Betriebsspannungen ermöglicht, d. h., der übersteuerungssicher ist. Als Polaritätsumschalter und Integrator kommt der aus Bild 3.14 bekannte Analogmultiplexer zum Einsatz (gebildet von A1, N3). Tiefpaßeigenschaften erhält die Schaltung durch den

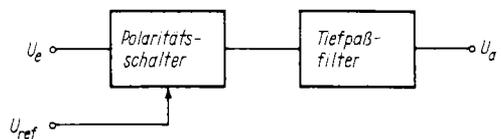


Bild 3.17 Prinzipschaltung eines phasempfindlichen Gleichrichters

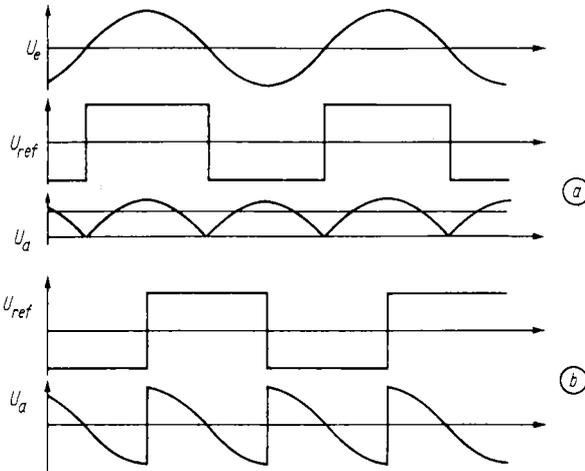


Bild 3.18  
Impulsübersicht zum phasempfindlichen Gleichrichter;  
a – bei Phasengleichheit,  
b – bei 90° Phasenunterschied

Kondensator  $C$ , wobei bei der angegebenen Dimensionierung eine Zeitkonstante von 0,1 s erreicht wird. Der Analogmultiplexer A1, N3 schaltet, gesteuert durch die Referenzspannung  $U_{ref}$ , zwischen der Eingangsspannung und der Ausgangsspannung des Inverters N2 um. Der Operationsverstärker N1 arbeitet wieder als Impedanzwandler und könnte prinzipiell auch zur Verstärkung herangezogen werden.

Zunächst gleicht man ohne Referenzspannung und ohne Eingangssignal die Nullpunkte der Verstärker N1, N2 und N3 in der genannten Reihenfolge mit  $R1$ ,  $R2$  und  $R3$  ab. Danach wird bei überbrücktem Eingangskondensator eine Eingangsspannung von etwa 10 V angelegt und die Ausgangsspannung an N3 gemessen. Daraufhin legt man den Referenzeingang an Masse und polt

die Eingangsspannung um. Mit  $R4$  stellt man den vorher gemessenen Wert der Ausgangsspannung an N3 mit umgekehrtem Vorzeichen ein. Wird die Referenzspannung durch einen Komparator aus der Ausgangsspannung von N1 gewonnen, kann man die Baugruppe auch als Vollweggleichrichter verwenden.

### 3.3. Programmierbare Verstärker

Aufgrund der endlichen Umsetzungsbreite von AD-Wandlern liegt die kleinste noch meßbare Spannung fest. Dazu kommt, daß die relative Genauigkeit mit kleiner werdender Aussteuerung des AD-Wandlers sinkt. Es ist daher notwendig, durch

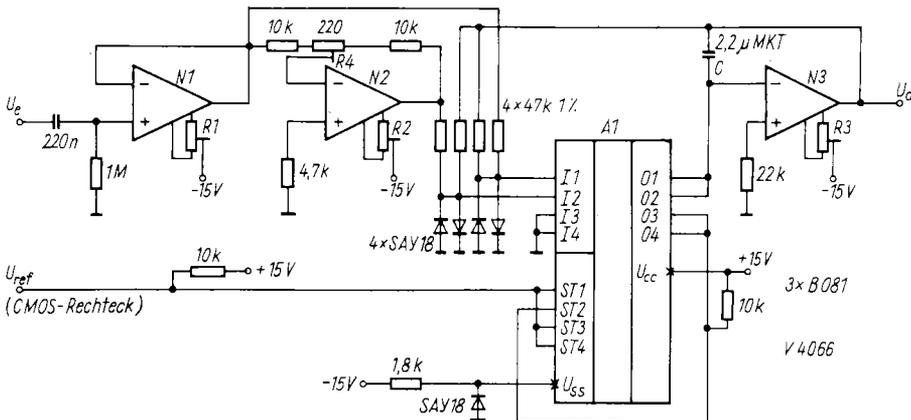


Bild 3.19 Praktischer Aufbau eines phasempfindlichen Gleichrichters

geeignete Maßnahmen eine möglichst optimale Aussteuerung der AD-Wandler bzw. anderer Baugruppen (siehe Bemerkungen zur Wechselspannungsmessung mit aktivem Gleichrichter) zu sichern. Das kann man mit Vorverstärkern erreichen, wobei die Verstärkung im herkömmlichen Sinne durch Schalter wählbar ist. Im Interesse einer eventuell automatischen Meßbereichseinstellung sollte ein solcher Verstärker mit digitalen Steuersignalen in seiner Verstärkung umschaltbar sein. Für Verstärkungsfaktoren kleiner 1 (Dämpfung) wurde im Kapitel 2.2.3. ein programmierbares Dämpfungsglied beschrieben, wobei dort eine sehr feine Einstellung der Verstärkung möglich ist. Im Gegensatz dazu genügt bei einem programmierbaren Vorverstärker eine Umschaltung in 2er- oder 10er-Schritten. Die Verstärkung kann man entweder mit Relais (Miniaturbauform im IS-Gehäuse) oder mit CMOS-Bilateralschaltern vornehmen, was davon abhängig ist, welche Pegelverhältnisse am Umschaltpunkt vorliegen. Bild 3.20 zeigt einen Verstärker, dessen Verstärkung in 2er-Potenzen zwischen  $v = 2 \dots 256$  eingestellt werden kann. Wegen der Mindestverstärkung von  $v = 2$  wird die Eingangsspannung auf  $\pm 5V$  begrenzt. Dadurch kann man CMOS-Bilateralschalter ein-

setzen. Um die notwendige Genauigkeit ohne Abgleich zu erreichen, muß für das Gegenkopplungsnetzwerk ein R-2R-Netzwerk verwendet werden. In der vorliegenden Schaltung wurden dazu 2 hybride R-2R-Netzwerke kaskadiert. Die Verstärkungsauswahl ermöglichen 3 bit eines Ausgangsports, an die ein 1-aus-8-Dekoder angeschlossen ist. Aufgrund der symmetrischen Aussteuerung der CMOS-Schalter sind zusätzlich entsprechende Pegelwandler aus Transistorstufen erforderlich. Der Abgleich der Baugruppe beschränkt sich auf die Nullpunktkorrektur des Operationsverstärkers mit dem Einsteller R1. Die beschriebene Baugruppe kann z. B. den Impedanzwandler in den Bildern 3.15 bzw. 3.19 ersetzen. Der Aussteuerungsbereich der Gleichrichter liegt dann zwischen 5 V und 40 mV für Vollaussteuerung, d. h., ist um reichlich 40 dB vergrößert. Ein weiteres Beispiel für einen programmierbaren Verstärker zeigt Bild 3.21. Dabei kann die Verstärkung in 10er-Schritten zwischen  $v = 0,1 \dots 100$  eingestellt werden, wobei sich für die einstellbare Vollaussteuerung (Ausgangsspannung 10,24 V) ein Bereich von 102,4 V...102,4 mV ergibt. Bei einem 12-bit-AD-Wandler wird somit der Dynamikbereich von 2,5 mV...10,24 V auf

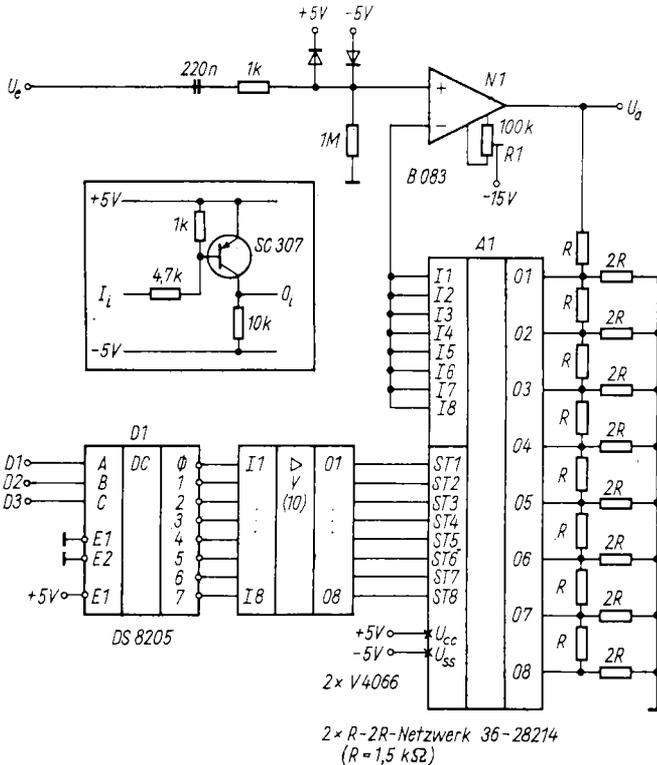


Bild 3.20  
Programmierbarer Verstärker mit  
 $v = 2^n$  ( $n = 1 \dots 8$ )

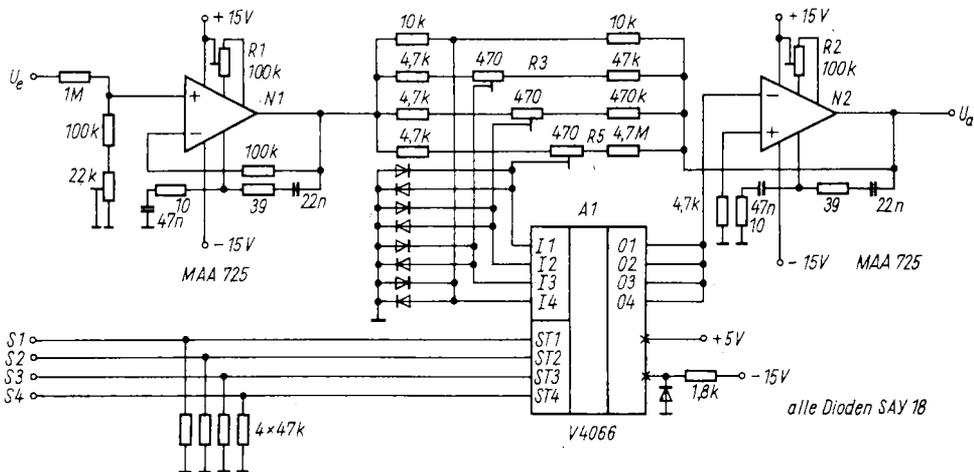


Bild 3.21 Programmierbarer Verstärker in Zehnerschritten von  $v = 0,1 \dots 100$

25  $\mu\text{V} \dots 102,4 \text{ V}$  erweitert. Bezüglich der Gleichspannungsmessung begibt man sich dadurch mit der Auflösung in die Größenordnung der Thermo- und Kontaktpotentiale der für die Verbindungsleitungen, Klemmstellen und Lötverbindungen benutzten Metalle. Aus diesem Grund und wegen des nun eventuell erheblichen Einflusses der Temperaturabhängigkeit der Offsetgrößen der verwendeten Operationsverstärker sollte eine solche Schaltung nur in Verbindung mit einer rechnergesteuerten Nullpunkterfassung eingesetzt werden. Man muß vor dem Einsatz also besonders gründlich über die Notwendigkeit nachdenken, denn häufig sind solche empfindlichen Messungen nur bei sehr speziellen Anwendungen, z. B. bei der Temperaturmessung mit Thermoelementen, notwendig. In diesen Fällen sollte dann ein spezieller Vorverstärker direkt am Ort des Thermoelements eingesetzt werden.

Kernstück der Schaltung in Bild 3.21 ist der Analogsignalschalter A1, der die verschiedenen dimensionierten Gegenkopplungsnetzwerke auf den Summationspunkt des Operationsverstärkers N2 durchschaltet. Als Eingangsstufe der Baugruppe fungiert ein 10:1-Spannungsteiler, dem der Impedanzwandler N1 nachgeschaltet ist. Für die beiden Operationsverstärker in dieser Schaltung wird der MAA 725 eingesetzt, der sich durch geringe Offsetgrößen und niedrige Temperaturkoeffizienten auszeichnet. Die Frequenzgangkompensation beider Operationsverstärker ist für eine Verstärkung von  $v = 1$  dimensioniert.

Der Abgleich der Baugruppe beginnt mit dem Einstellen der Nullpunkte bei kurzgeschlossenem Eingang  $U_e$  und Anlegen der Schaltspannung von 5 V am Eingang S1. Dabei wird zunächst die Aus-

gangsspannung von N1 mit R1 auf 0 V gestellt und danach die Ausgangsspannung von N2 mit R2. Die Einstellung des Eingangsspannungsteilers geschieht bei weiterhin aktiver Schaltspannung S1. Dazu wird eine Eingangsspannung von 10 V angelegt und der Eingangsspannungsteiler so eingestellt, daß eine Ausgangsspannung von genau einem Zehntel der Eingangsspannung ( $-1,000 \text{ V}$ ) gemessen wird, jedoch mit umgekehrtem Vorzeichen. Nun wird die Schaltspannung an S1 entfernt und an S2 angelegt. Bei unveränderter Eingangsspannung stellt man R3 so ein, daß der Betrag der Ausgangsspannung genau der Größe der Eingangsspannung entspricht. Nun wird die Eingangsspannung bis zu einer Ausgangsspannung von 1 V verändert. Die Schaltspannung S2 wird entfernt und an S3 angelegt. Mit R4 wird dabei eine 10fache Ausgangsspannung – also 10 V – eingestellt. Zuletzt wird die Eingangsspannung erneut so verringert, daß sich eine Ausgangsspannung von 1 V ergibt. Zum Abschluß legt man die Schaltspannung von 5 V an den Steuereingang S4 und stellt R5 so ein, daß sich auch hierbei wieder eine Ausgangsspannung von 10 V ergibt.

### 3.4. Frequenzzähler

Universelle Digitalzähler gehören zu den wichtigsten Meßinstrumenten für die verschiedensten Probleme der Impulsmeßtechnik. Sie erfreuen sich daher auch als Eigenbauten großer Beliebtheit und sind oft Bestandteil des Amateur-Meßgeräteparks. Meist sind diese Digitalzähler mit TTL-IS mittleren Integrationsgrades aufgebaut

und lassen die Betriebsarten

- Frequenzmessung,
- Periodendauermessung,
- Impulszählung,
- Impulsbreitenmessung und
- Frequenzverhältnismessung zu.

Zur Steuerung der Betriebsarten und des Meßzyklus sind neben der eigentlichen Zählerbaugruppe eine Ablaufsteuerung, eine variable Zeitbasis, eine Torschaltung sowie Eingangsimpulsformer notwendig. Bild 3.22 zeigt den prinzipiellen Aufbau eines Digitalzählers. Beim Einsatz eines Rechners kann die Speicherung und Anzeige des ermittelten Meßwerts und die Ablaufsteuerung durch den Rechner erfolgen. Auch Zeitbasisteiler und Zähler kann man mit entsprechenden Peripherieschaltkreisen aufbauen. Neben den (nicht näher zu betrachtenden) Impulsformerstufen bleibt als wesentliche Hardwarekomponente die Start-/Stop-Torschaltung. Dieser Schaltungsteil ist in Bild 3.23 anhand einer Beispiellösung dargestellt. Aus den Eingangsgrößen I und T wird in Abhängigkeit von den Steuergrößen D, S und ID die Ausgangsgröße Z abgeleitet. Die verschiedenen Betriebsarten werden dabei durch die Steuergrößen und durch verschiedene Zuordnung der Eingangsgrößen I und T zu den Signalen E1, E2 und ZB (s. Bild 3.22) ermöglicht. Dabei dient das Steuersignal S dem Start der Messung durch eine LH-Flanke. Die Zuordnung der Signale bei den verschiedenen Betriebsarten veranschaulicht Tabelle 3.12.

Am Beispiel der Impulsdauermessung soll der Meßablauf anhand des Impulsdigramms in Bild 3.24 erläutert werden. Mit der LH-Flanke am Steuereingang S wird das Start-/Stop-Flip-Flop aktiv und gibt das Tor-Flip-Flop frei. Die Zeitbasisimpulse liegen am Eingang I an, und das Meß-

Tabelle 3.12. Betriebsarteneinstellung der Torschaltung in Bild 3.23

Betriebsart	Zuordnung			
	I	T	D	ID
Frequenzmessung	E1	ZB	H <sup>1)</sup>	L <sup>2)</sup>
Impulszählung	E1	beliebig	L <sup>2)</sup>	L <sup>2)</sup>
Frequenzverhältnis	E1	E2	H <sup>1)</sup>	L <sup>2)</sup>
Periodendauer	ZB	E1	H <sup>1)</sup>	L <sup>2)</sup>
Impulsdauer	ZB	E1	H <sup>1)</sup>	H <sup>1)</sup>

<sup>1)</sup> H = H-Pegel, <sup>2)</sup> L-Pegel

signal gelangt an den Eingang T. Mit der steigenden Flanke des Eingangssignals an T wird das Tor-Flip-Flop gekippt (TF = H-Pegel) und das Tor geöffnet. Am 2. Torsteuereingang liegt wegen ID = H-Pegel das Meßsignal selbst an, d. h. im betrachteten Moment ebenfalls H-Pegel. Am Ausgang Z erscheinen also die Zeitbasisimpulse, und zwar so lange, bis das Meßsignal L-Pegel führt. In diesem Moment wird das Tor durch das Meßsignal selbst gesperrt. Mit der nächsten LH-Flanke kippt das Tor-Flip-Flop wieder in die Ruhelage und sperrt seinerseits das Tor über das Signal TF. Durch das Rückkippen des Tor-Flip-Flop kippt auch das Start-/Stop-Flip-Flop in die Ruhelage. Dieser Zustand wird über den Reset-Eingang des Tor-Flip-Flop verriegelt, bis durch die Steuerleitung S ein erneuter Start möglich ist.

Von der eben beschriebenen Impulsdauermessung unterscheidet sich die Periodendauermessung nur dadurch, daß in diesem Fall der 2. Torsteuereingang mit ID = L ständig aktiv ist und somit die Zeitbasisimpulse während der gesamten aktiven Zeit des Tor-Flip-Flop an den Ausgang Z gelangen. Bei der Frequenzmessung wird das Tor-Flip-

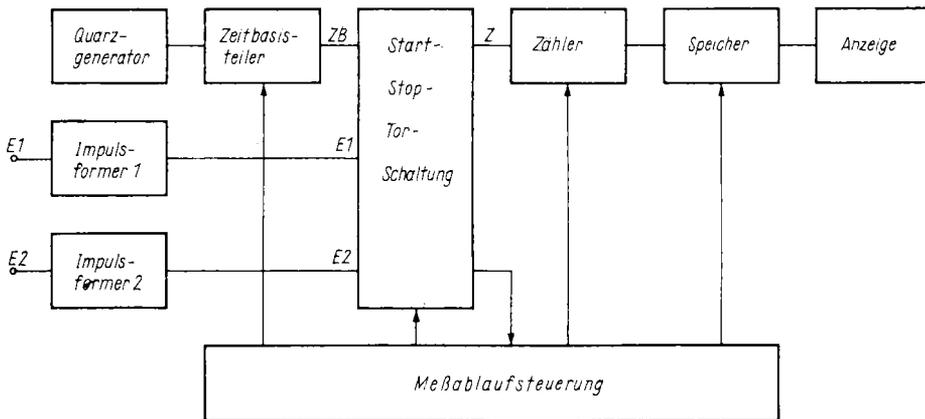


Bild 3.22 Prinzipschaltung eines Digitalfrequenzzählers

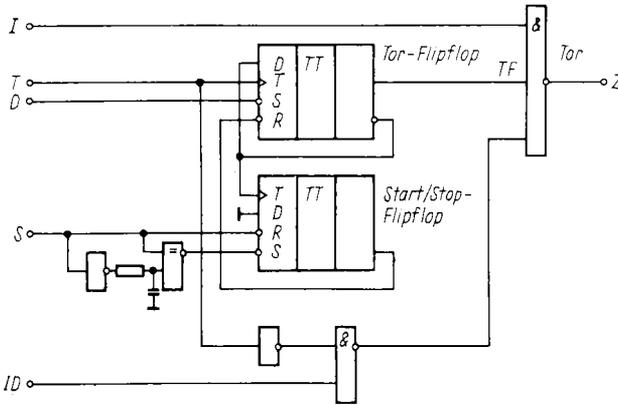


Bild 3.23  
Realisierung der Torschaltung

Flop von der Zeitbasis gesteuert, während das Meßsignal direkt auf den Toreingang I gelangt. Die Impulszählung wiederum wird aus der Frequenzmessung abgeleitet, indem das Tor-Flip-Flop über seinen Setzeingang mit der Steuerleitung  $D = L$  ständig aktiv und das Tor daher dauerhaft geöffnet bleibt. Die Frequenzverhältnismessung entspricht ebenfalls der Frequenzmessung, nur wird dabei statt der Zeitbasisimpulse das Meßsignal mit der niedrigeren Frequenz an das Tor-Flip-Flop herangeführt. Diese eben beschriebene Start-/Stop-Torschaltung bildet die Grundlage der folgenden Frequenzzählerbaugruppen. Die unterschiedlichen Eingangsgrößen werden durch Multiplexerschaltungen auf die Eingänge der Torschaltung umgeschaltet. Bei allen Schaltungsbeispielen wird nur der Digitalteil und keine eventuell notwendigen Eingangsimpulsformer beschrieben.

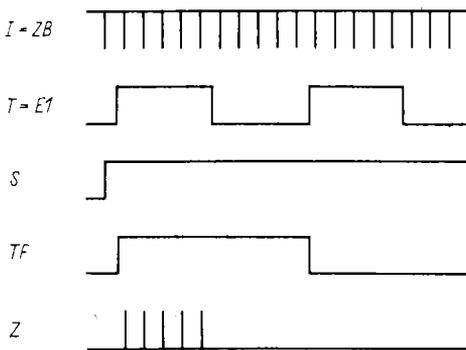


Bild 3.24  
Impulsübersicht zur Torschaltung bei der Impulsdauermessung

### 3.4.1. Rechneranschluß von TTL-Frequenzzählern

Bereits vorhandene Digitalfrequenzzähler kann man meist recht einfach an den Rechner koppeln. Alle Steuersignale und das Meßergebnis selbst liegen ja bereits digital vor, so daß – abgesehen von eventuellen Pegelwandlerstufen bei MOS-Zählern – eine direkte Rechnerkopplung über die Parallel-Ein-/Ausgabeports möglich ist. Um den dabei entstehenden Koppelaufwand gering zu halten, sollten die Signale digitweise multiplex übernommen werden. Bei TTL-Zählern benutzt man am einfachsten 4 8-auf-1-Multiplexer-*IS DL251*, womit bis zu 8 digit über 7 bit einer Parallelschnittstelle eingelesen werden können. Mit dem 8. bit wird unabhängig davon ein Statussignal der Torschaltung (Ende der Messung) abgefragt. Durch einen weiteren 8-bit-Port kann nun mit einem 8-auf-1-Multiplexer die Zeitbasis über 3 bit umgeschaltet werden. Die restlichen 5 bit stehen zur Steuerung der Ablaufsteuerung selbst und der Betriebsartenwahl zur Verfügung.

Bild 3.25 zeigt einen mit TTL-Schaltkreisen aufgebauten Digitalfrequenzzähler, der allerdings für eine Rechnerkopplung konzipiert wurde. Die eben beschriebenen und in Bild 3.24 dargestellten Schaltungsprinzipien lassen sich jedoch einfach auf eventuell vorhandene TTL-Zähler übertragen und anpassen. Die Beispielschaltung besteht aus einem 10-MHz-Quarzoszillator D1.1...D1.3 und 7 Dezimalteilerstufen D2...D8. Damit wird eine Zeitbasis von 100 ns...1 s bereitgestellt, die der Rechner durch den Multiplexer D9 umschaltet. Die Zeitbasis wird mit den 4 niederwertigen bit des Port B der PIO D25 ausgewählt, wobei die Betriebsart Impulszählen über den Setzeingang des Tor-Flip-Flop D10.1 eingestellt werden kann. Mit den höherwertigen 4 bit des PIO-Port B steuert

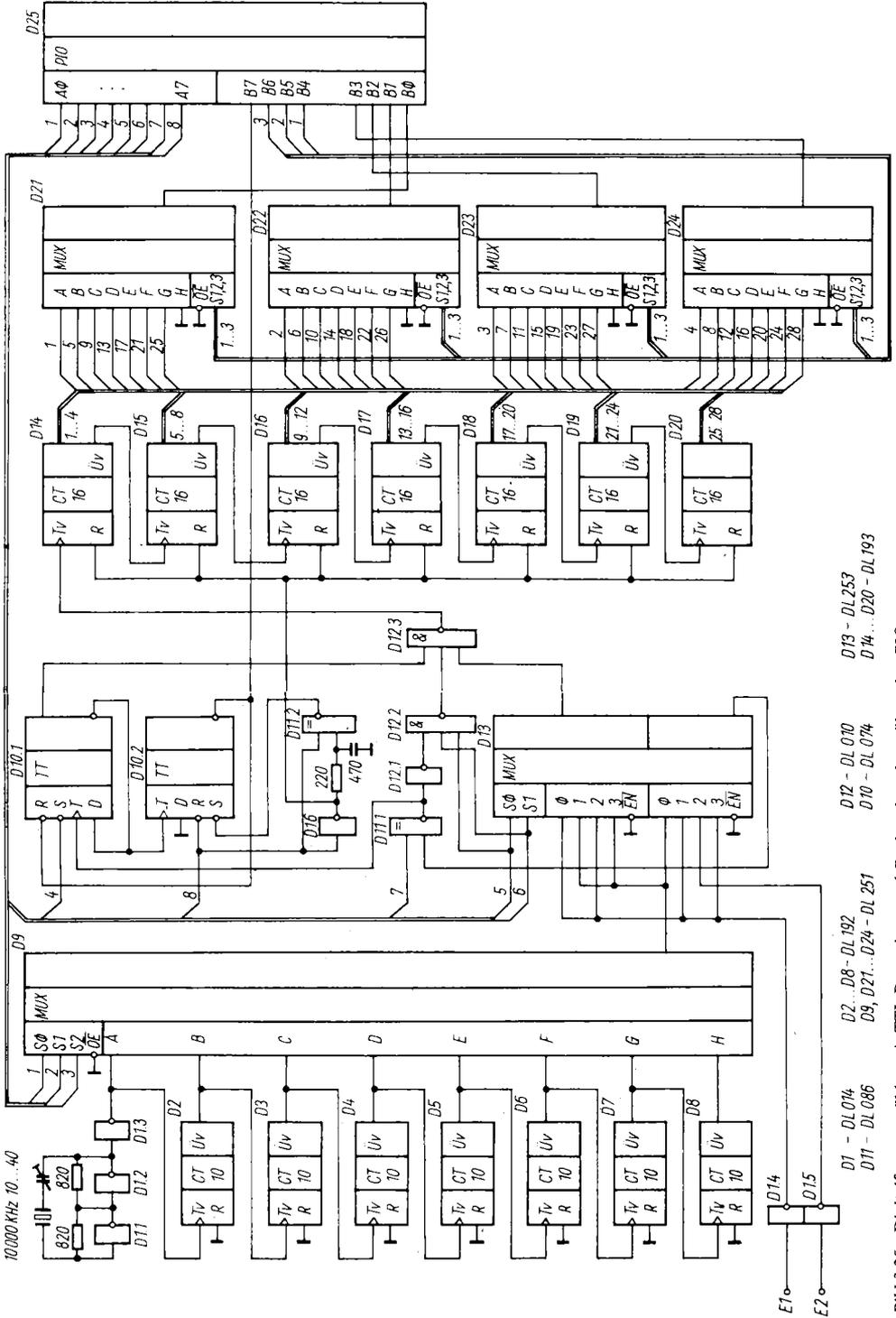


Bild 3.25 Digitalfrequenzzähler mit TTL-Bausteinen und Rechnerkopplung über eine PIO

man die Messung und die Umschaltung der verschiedenen Betriebsarten, d. h. die Umschaltung der Eingangsgrößen über den Multiplexer D13.

Als Ergebniszähler werden im angegebenen Beispiel statt der üblichen Dezimalzähler 4-bit-Dualzähler eingesetzt. Daß ist durch die Anzeige des Ergebnisses vom Rechner aus möglich. Der Vorteil dieser Lösung besteht im größeren Zählumfang bei gleicher Zahl der eingesetzten Zähler-IS. Das Einlesen des 7stelligen Ergebniszählers D14...D20 geschieht mit 4 8-auf-1-Multiplexern D21...D24 über die 7 niederwertigen bit des PIO-Port A. Über bit 7 dieses PIO-Port A kann das Statussignal vom Ausgang des Start-/Stop-Flip-Flop abgefragt werden.

Mit der in Bild 3.25 dargestellten Schaltung sind folgende Betriebsarten möglich:

- Frequenzmessung  
bis maximal etwa 25 MHz,
- Impulszählung  
bis maximal 268 435 455 Ereignisse,

- Frequenzverhältnismessung  
bis zu 1:268 435 455,
- Periodendauermessung  
von 100 ns bis 268 435 455 s,
- Impulsängenmessung  
von 100 ns bis zu 268 435 455 s

In Tabelle 3.13. ist die Signalbelegung der PIO-Ports zur Steuerung der Schaltung in Bild 3.25 angegeben. Das entsprechende Treiberprogramm zur Initialisierung der Messung und zur Meßwertübernahme zeigt Tabelle 3.14., wobei das Steuerwort für die Betriebsarteneinstellung im A-Register abgelegt werden muß. Das Ergebnis wird nach der Messung in den Registern DE HL übergeben. Das Programm kehrt bei gewählter Dauermessung (Impulszählen) zunächst ohne Meßergebnis zurück zum aufrufenden Hauptprogramm. In diesem Fall wird die Messung erst durch ein zusätzliches Einleseprogramm abgebrochen und die bis dahin eingelaufene Impulsanzahl ebenfalls in den Registern DE HL übergeben.

Tabelle 3.13. Steuerworte zur Einstellung der Betriebsart und Zeitbasis des Frequenzzählers in Bild 3.25

PIO-Port A

A7	A6	A5	A4	A3	A2	A1	A0	
					*...	*...	*...	- Zeitbasis; 0 = 100 ns ... 7 = 1 s
				0				- Zeitbasis aus
				1				- Zeitbasis ein
	x	0	0					- Frequenzmessung
	x	0	1					- Periodendauermessung
	x	1	0					- Frequenzverhältnismessung
	0	1	1					- Impulslänge L-Teil
	1	1	1					- Impulslänge H-Teil
0								- Reset Steuerlogik/Zähler
1								- Messen (Start: LH-Flanke)

PIO-Port B

B7	B6	B5	B4	B3	B2	B1	B0	
				*...	*...	*...	*...	Information (Digit)
	*...	*...	*...					Multiplexersteuerung
0								Status Messung fertig
1								Status Messung läuft

Tabelle 3.14. Maschinenroutine zur Steuerung des Frequenzzählers in Bild 3.25

```

;***DIGITALFREQUENZMESSER*****
;----VEREINBARUNGEN-----
PIO: EQU 80H ;BASISADRESSE PIO

;----AUFRUF DER MESSUNG-----

; IN: A=BETRIEBSARTENSTEUERWORT
; OUT: DEHL=MESSWERT, FALLS NICHT IMPULSZAEHLEN GEWAELT

DF7: PUSH BC
     PUSH AF
     LD C,A ;MERKEN STEUERWORT
     LD A,0FH ;BYTEAUSGABE
     OUT PIO+2 ;PIO-PORT A
     LD A,0CFH ;BITBETRIEB
     OUT PIO+3 ;PIO-PORT B
     LD A,8FH ;MASKE EAAAAEEE
     OUT PIO+3 ;PIOPORT B
     LD A,C ;BETRIEBSART
     AND 7FH ;MIT RESET
     OUT PIO ;AUSGEBEN
     SET 7,A ;STARTBIT
     OUT PIO ;AUSGEBEN
     BIT 3,A ;IMPULSZAEHLEN ?
     JRZ DF5 ;JA: FERTIG
DF1: IN PIO+1 ;NEIN: STATUS EINLESEN
     BIT 7,A ;UND TESTEN
     JRNZ DF1 ;WARTEN AUF FERTIGMELDUNG
DF2: LD HL,0 ;DEHL=0 ZUNAECHST
     LD D,L
     LD E,L
     LD BC,0760H ;SCHLEIFENZAehler 7,DIGITMASKE 60H (MSD)
DF3: LD A,C ;MASKE
     OUT PIO+1 ;AUSGEBEN
     SUB 10H ;NAECHSTE MASKE
     LD C,A ;MERKEN
     IN PIO+1 ;INFORMATION EINLESEN
     AND 0FH ;NUR DIGIT
     PUSH BC
     LD B,4 ;ZIELDARSTELLUNG 4BIT LINKSSCHIEBEN
DF4: ADD HL,HL
     EX DE,HL
     ADC HL,HL
     EX DE,HL
     DJNZ DF4
     LD C,A ;NEUE STELLE EINBLENDEN
     ADD HL,BC
     POP BC
     DJNZ DF3 ;UND WEITER,BIS ALLE STELLEN EINGELESEN
DF5: POP AF
     POP BC
     RET

```

```

; -----MESSUNG BEENDEN UND MESSWERT EINLESEN-----
;
;      OUT:  DEHL=MESSWERT

DFE:  PUSH BC
      PUSH AF
      LD   A, 88H      ; MESSUNG STOP
      OUT P10         ; AUSGEBEN
      JR   DF2        ; UND WERT EINLESEN
    
```

### 3.4.2. Frequenzzähler mit IS U125

Der Schaltungsaufwand eines Digitalfrequenzzählers kann z. B. durch den Einsatz höherintegrierter Zählerschaltkreise für den Ergebniszähler verringert werden. Ein Beispiel dafür ist der Zähler U125. Dieser Schaltkreis enthält neben verschiedenen Speichern als Kernstück einen 4-Dekadenzähler [18]. Die maximal verarbeitbare Zählfrequenz beträgt jedoch nur 2 MHz, ist also um mehr als den Faktor 10 geringer als bei dem vorgestellten TTL-Frequenzzähler.

Bild 3.26 zeigt den Einsatz von 2 IS U125 als 8stelliger Ergebniszähler. Diese Schaltung ersetzt direkt den Ergebniszähler und Multiplexer

D14...D24 in Bild 3.25. Dabei ist zu beachten, daß für den Zeitbasisquarz ein 1-MHz-Typ eingesetzt wird, um der verringerten Frequenzgrenze der eingesetzten Zähler zu genügen. Der Zeitbasisteiler liefert daher eine Zeitbasis zwischen 1 µs und 10 s. Die Übernahme der Daten geschieht über den Port B der PIO. Dabei wird, entgegen den üblichen Applikationen, das multiplexe Bereitstellen der Daten nicht von den Zähler-IS, sondern von der PIO gesteuert. Dazu werden beide Zähler-IS in Bild 3.26 mit dem Steuereingang SY = L-Pegel in die slave-Betriebsart versetzt, bei der die Digitsteuerleitungen D0...D3 als Eingänge geschaltet sind. Um nun auch die Datenausgänge A...D parallel schalten zu können, versetzt man über die Programmierleitungen

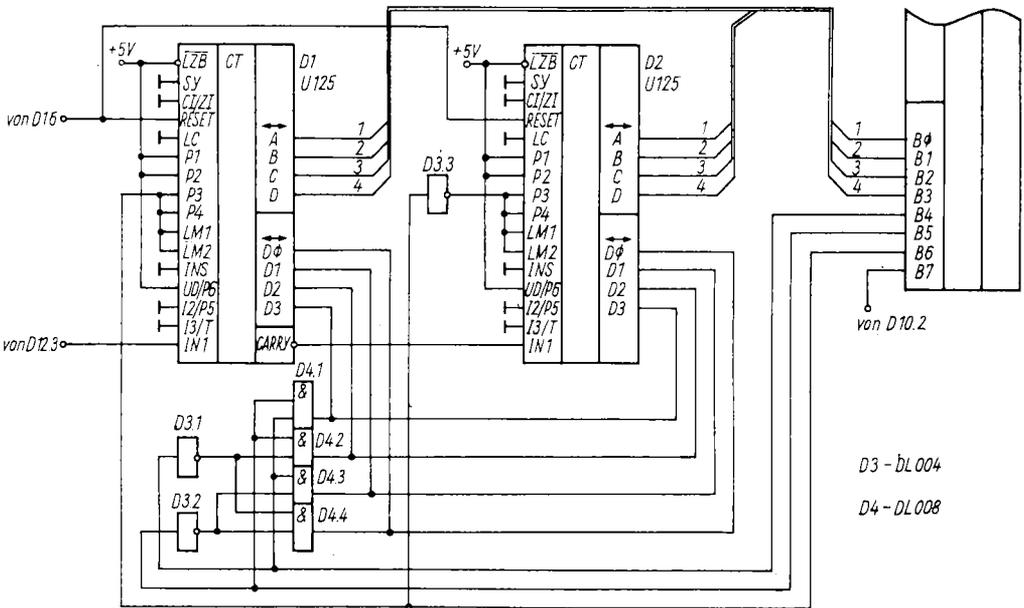


Bild 3.26 Rechnerkopplung eines Ergebniszählers mit U125

P3 = P4 = LM1 = LM2 = H-Pegel die jeweils nicht gewünschten Ausgänge in den Tri-state-Zustand. Um mit den 3 PIO-Steuerleitungen alle 8 digit einlesen zu können, werden die Digitsteuereingänge der Zähler-IS über einen 4-aus-1-Dekoder D3.1, D3.2 und D4 angesteuert. Am Ausgang der AND-Gatter D4 steht das jeweilige Digitauswahlsignal H-aktiv zur Verfügung. Bei der Gestaltung der Treiber-Software für die Ansteuerung der Zählerbaugruppe in Bild 3.26 ist

zu beachten, daß in diesem Fall beim schrittweisen Einlesen der Stellen eine Verzehnfachung des Teilergebnisses in DE HL erfolgen muß, im Gegensatz zur Versechzehnfachung des Werts beim Originaltreiberprogramm in Tabelle 3.14. Das entsprechend modifizierte Treiberprogramm kann Tabelle 3.15. entnommen werden und ist in seiner Funktion über die Kommentierung leicht zu erschließen.

Tabelle 3.15. Maschinenroutine zur Steuerung des Frequenzzählers in Bild 3.25 mit Ergebniszähler nach Bild 3.26

```

;***DIGITALFREQUENZMESSER*****
;-----VEREINBARUNGEN-----
PIO: EQU 80H ;BASISADRESSE PIO
;-----AUFRUF DER MESSUNG-----
; IN: A=BETRIEBSARTENSTEUERWORT
; OUT: DEHL=MESSWERT, FALLS NICHT IMPULSZAEHLEN GEWAHLT
DFZ: PUSH BC
      PUSH AF
      LD C,A ;MERKEN STEUERWORT
      LD A,0FH ;BYTEAUSGABE
      OUT PIO+2 ;PIO-PORT A
      LD A,0CFH ;BITBETRIEB
      OUT PIO+3 ;PIO-PORT B
      LD A,8FH ;MASKE EAAAAEEEE
      OUT PIO+3 ;PIOPORT B
      LD A,C ;BETRIEBSART
      AND 7FH ;MIT RESET
      OUT PIO ;AUSGEREN
      SET 7,A ;STARTBIT
      OUT PIO ;AUSGEBEN
      BIT 3,A ;IMPULSZAEHLEN ?
      JRZ DF4 ;JA: FERTIG
DF1: IN PIO+1 ;NEIN: STATUS EINLESEN
      BIT 7,A ;UND TESTEN
      JRNZ DF1 ;WARTEN AUF FERTIGMELDUNG
DF2: LD HL,0 ;DEHL=0 ZUNAECHST
      LD D,L
      LD E,L
      LD BC,0B70H ;SCHLEIFENZAEHLER 8,DIGITMASKE 70H (MSD)
DF3: LD A,C ;MASKE
      OUT PIO+1 ;AUSGEBEN
      SUB 10H ;NAECHSTE MASKE
      LD C,A ;MERKEN
      IN PIO+1 ;INFORMATION EINLESEN
      AND 0FH ;NUR DIGIT
      PUSH BC
      ADD HL,HL ;ZIELDARSTELLUNG VERZEHNFACHEN
      EX DE,HL
      ADC HL,HL

```

```

EX    DE, HL
PUSH DE
PUSH HL
ADD  HL, HL
EX    DE, HL
ADC  HL, HL
EX    DE, HL
ADD  HL, HL
EX    DE, HL
ADC  HL, HL
EX    DE, HL
POP  BC
ADD  HL, BC
EX    DE, HL
POP  BC
ADC  HL, BC
EX    DE, HL
LD   B, 0           ; BC=NEUE DEZIMALSTELLE
LD   C, A
ADD  HL, BC         ; IN ERGEBNIS EINBLENDEN
EX    DE, HL
LD   C, B           ; BC=0
ADC  HL, BC
EX    DE, HL
POP  BC
D.JNZ DF3           ; UND WEITER, BIS ALLE STELLEN EINGELESEN
DF4: POP  AF
      POP  BC
      RET

```

; -----MESSUNG BEENDEN UND MESSWERT EINLESEN-----

; OUT: DEHL=MESSWERT

```

DFE: PUSH BC
      PUSH AF
      LD   A, 88H       ; MESSUNG STOP
      OUT  PIO         ; AUSGEBEN
      JR   DF2         ; UND WERT EINLESEN

```

### 3.4.3. Frequenzzähler unter Nutzung von CTC

Zur Ergänzung der Darstellungen über Digitalfrequenzzähler mit Rechnerkopplung wird eine Schaltungsvariante vorgestellt, die dazu 2 CTC-Schaltkreise benutzt. Wegen der dabei auftretenden Beschränkung der Zeitbasis auf 1 µs und der maximalen Frequenz auf 1 MHz (bei einem Rechnertakt von mindestens 2 MHz) sind neben der diskret aufgebauten Torschaltung weitere externe Komponenten notwendig. Vor allem benötigt man 2 TTL-Teiler, wodurch die Zeitbasis auf den Wert von 100 ns erweitert und der Frequenzbereich auf

16 MHz vergrößert wird. Um die unterschiedlichen Betriebsarten nutzen zu können, werden die bekannten Schaltungsteile aus dem Bild 3.23 auch hier verwendet.

Bild 3.27 zeigt die Digitalfrequenzzählerbaugruppe mit einer detaillierten Darstellung der Rechnerkopplung. Wegen der Mindestzeitbasis von 100 ns enthält die Baugruppe einen eigenen, genau abgleichbaren 10-MHz-Quarzoszillator D9.1...D9.3. Bei höheren Anforderungen an die Genauigkeit und die Temperaturstabilität muß der Oszillator mit einem Thermostat versehen werden.

Die Zeitbasis wird mit dem 10:1-Teiler D10 und

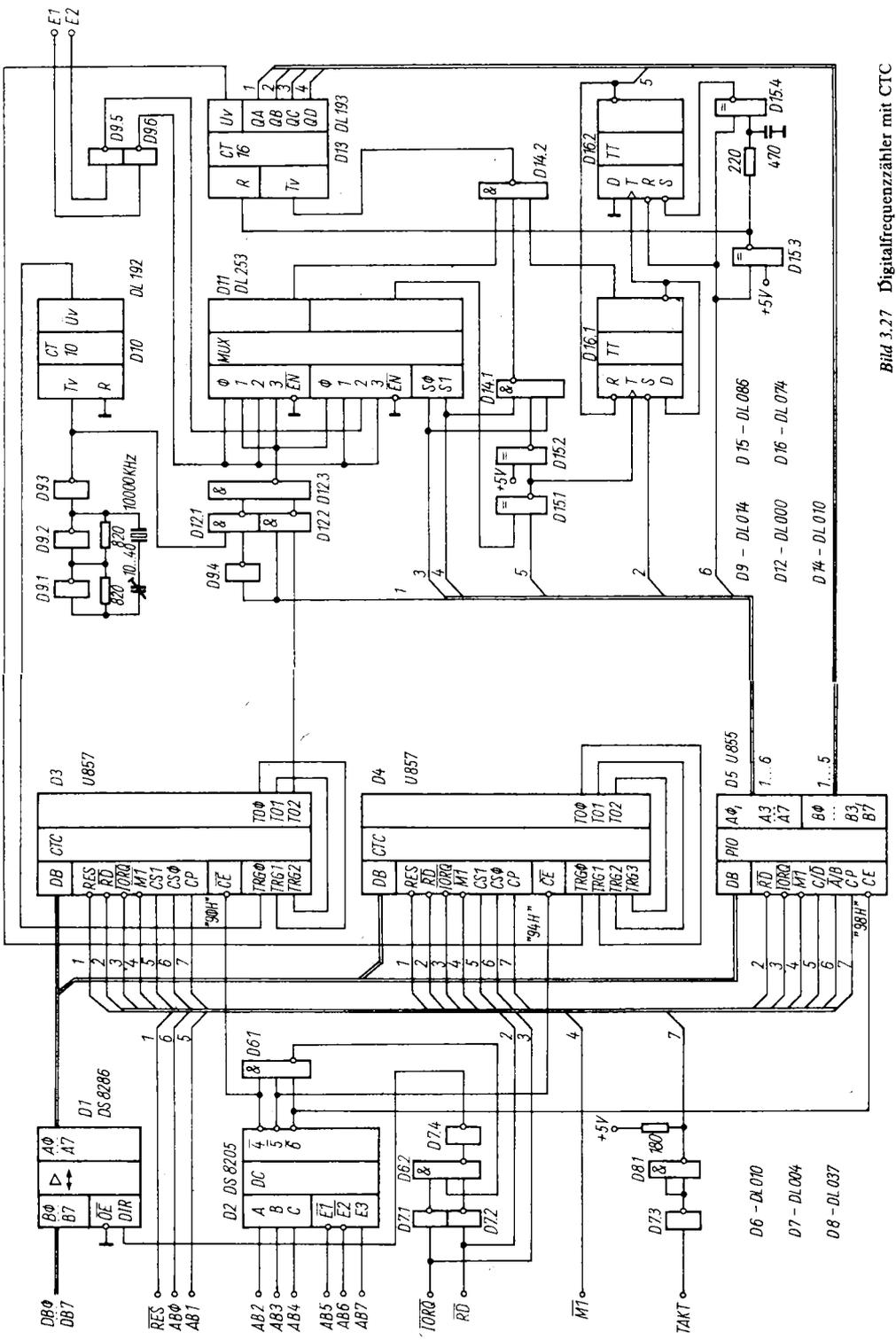


Bild 3.27 Digitalfrequenzzähler mit CTC

mit dem CTC D3 aufbereitet, wobei zwischen 100 ns und 10 s gewählt werden kann. Die Umschaltung zwischen dem geteilten und dem ungeteilten Takt steuert der Rechner über die Gatter D12.1...D12.3. Für die Einstellung der Betriebsarten und die Steuerung des Meßablaufs verwendet man die schon bekannte Start-/Stop-Torschaltung D11, D14, D15 und D16. Zur Steuerung dieser Ablaufsteuerung und zum Einlesen des Vorteilerstands der IS D13 enthält die Baugruppe neben den 2 CTC-Schaltkreisen eine PIO, wobei die in Tabelle 3.16. angegebene Zuordnung gilt. Der Er-

gebniszähler der Baugruppe wird durch den Vorteiler D13 und den CTC D4 gebildet. Das zu dieser Baugruppe gehörende Treiberprogramm auf Maschinenebene zeigt die Tabelle 3.17. Dabei werden als Übergabeschnittstellen wieder das A-Register für die Betriebsartenwahl und die Register DE HL für den Meßwert gewählt. Zusätzlich wird ein BASIC-Programm angegeben, das eine dialogorientierte Einstellung der Betriebsart gestattet (Tabelle 3.18.).

Tabelle 3.17. Maschinenroutine zur Steuerung des Frequenzzählers in Bild 3.27

```

;****DIGITALFREQUENZZAEHLER MIT CTC*****
;-----VEREINBARUNGEN-----
CT1: EQU 90H ;BASISADRESSE TEILER-CTC
CT2: EQU 94H ;BASISADRESSE ZAEHLER-CTC
PIO: EQU 98H ;BASISADRESSE STEUER-PIO

;-----AUFRUF DER MESSUNG-----
; IN: A=XY, MIT X=0...3,7 BETRIEBSART LAUT TAFEL 3.16
; Y=0...8 ZEITBASISTEILER 2^Y:1
; Y=9...F IMPULSZAEHLEN
; OUT: DEHL=MESSWERT

DFZ: PUSH BC
      PUSH AF
      LD B,A ;STEUERWORT MERKEN
      LD A,0FH ;BYTEAUSGABE
      OUT PIO+2 ;PORT A
      LD A,0CFH ;BITBETRIEB
      OUT PIO+3 ;PORT B
      LD A,8FH ;MASKE EAAAAEEEE
      OUT PIO+3 ;PORT B
      LD A,45H ;ALLE TIMER ALS ZAEHLER
      OUT CT1
      OUT CT1+1
      OUT CT1+2
      OUT CT2
      OUT CT2+1
      OUT CT2+2
      LD HL,TCT ;ZEITKONSTANTENTABELLE
      LD A,B ;STEUERWORT
      SET 3,B ;ZUNAECHST ZEITBASIS EINSCHALTEN
      AND 0FH ;ZEITBASISWAHL TESTEN
      JRZ DF1 ;OHNE CTC,D.H. 100NS
      RES 3,B ;ZEITBASIS AUSSCHALTEN
      CMP 9 ;IMPULSZAEHLEN ?
      JRNC DF1 ;JA
      SET 3,B ;NEIN: ZEITBASIS EIN
      SET 1,B ;CTC EINSCHALTEN

```

Fortsetzung der Tabelle 3.17.

```

DEC  A           ; ZEITBASISTEILEREXONENT
LD   E, A       ; VERDREIFACHEN
ADD  A
ADD  E
LD   E, A       ; DE=RELATIVER TABELLENZEIGER
LD   D, 0
ADD  HL, DE     ; ZEIGER IN ZEITKONSTANTENTABELLE STELLEN
DF1: LD  A, B    ; PIO-STEUERWORT
RES  7, A       ; RESET LOGIK/VORTEILER
OUT  PIO       ; AUSGEBEN
XOR  A         ; ZAEHLERSTAND NULL
OUT  CT2       ; AN ERGEBNISZAEHLER AUSGEBEN
OUT  CT2+1
OUT  CT2+2
LD   A, (HL)   ; ZEITBASISTEILERZEITKONSTANTEN AUSGEBEN
OUT  CT1
INC  HL
LD   A, (HL)
OUT  CT1+1
INC  HL
LD   A, (HL)
OUT  CT1+2
LD   A, B      ; STEUERWORT
SET  7, A      ; MIT STARTBIT
OUT  PIO       ; AUSGEBEN
BIT  3, A      ; IMPULSZAEHLEN ?
JRZ  DF5      ; JA: FERTIG
DF2: IN  PIO+1  ; STATUS EINLESEN
BIT  7, A
JRNZ DF2      ; WARTEN BIS MESSUNG BEENDET
DF3: AND  0FH   ; VORTEILERSTAND
LD   C, A     ; MERKEN
LD   D, 0     ; HOECHSTWERTIGES BYTE ZUNAECHST NULL
IN   CT2     ; CTC-ZAEHLERSTAND EINLESEN
NEG  ; UND MESSWERT BILDEN
LD   L, A
IN   CT2+1
NEG
LD   H, A
IN   CT2+2
NEG
LD   E, A
LD   B, 4     ; ERGEBNIS 4BIT LINKSSCHIEBEN
DF4: ADD  HL, HL
EX   DE, HL
ADC  HL, HL
EX   DE, HL
DJNZ DF4
LD   A, C     ; VORTEILERSTAND EINBLENDEN
OR   L
LD   L, A     ; UND ABLEGEN
DF5: POP  AF
POP  BC
RET

```

; ----MESSUNG BEENDEN UND ZAEHLERSTAND EINLESEN-----

```

DFE: PUSH BC
     PUSH AF

```

Fortsetzung der Tabelle 3.17.

```
LD   A,8BH      ;MESSUNG STOP
OUT  PIO        ;AUSGEBEN
IN   PIO+1     ;VORTEILERSTELLUNG EINLESEN
JR   DF3       ;UND ERGEBNIS BILDEN
```

;-----ZEITKONSTANTENTABELLE-----

```
TCT: DB 01H          ;TC=1*1*1      =1
     DB 01H
     DB 01H
     DB 0AH          ;TC=10*1*1     =10
     DB 01H
     DB 01H
     DB 0AH          ;TC=10*10*1    =100
     DB 0AH
     DB 01H
     DB 0AH          ;TC=10*10*10   =1000
     DB 0AH
     DB 0AH
     DB 64H          ;TC=100*10*10  =10000
     DB 0AH
     DB 0AH
     DB 64H          ;TC=100*100*10 =100000
     DB 64H
     DB 0AH
     DB 64H          ;TC=100*100*100=1000000
     DB 64H
     DB 64H
     DB 0FAH         ;TC=250*250*160=10000000
     DB 0FAH
     DB 0A0H
```

Tabelle 3.18. BASIC-Programm zur Steuerung des Frequenzzählers in Bild 3.27

```
1000 REM -----<Initialisierung>-----
1010   ct1=144:ct2=148:pio=152:b$(0)="low":b$(1)="high"
1020   OUT pio+2,15:OUT pio+3,207:OUT pio+3,148
1030   GOSUB 8000
1050 REM -----<betriebsartenwahl>-----
1060   CLS
1070   PRINT "Digital frequenzzaehler"
1080   PRINT "-----"
1090   PRINT
1100   PRINT
1110   PRINT "Frequenz          1"
1120   PRINT "Periodendauer         2"
1130   PRINT "Impulsdauer (Low)       3"
1140   PRINT "Impulsdauer (High)     4"
1150   PRINT "Frequenzverhaeltnis    5"
1160   PRINT "Impulszaehlen          6"
1170   PRINT
1180   INPUT "Bitte waehlen ";a
1190   IF a<1 OR a>6 THEN 1060
1200   IF a=1 THEN 2000
1210   IF a=2 THEN 3000
1220   IF a=3 OR a=4 THEN 4000
1240   IF a=5 THEN 5000
1250 REM -----<Impulszaehlen>-----
1260   OUT pio,0:OUT pio,128
```

Fortsetzung der Tabelle 3.18.

```
1270 CLS
1280 PRINT "Impulsaehlen"
1290 PRINT "-----"
1300 PRINT:PRINT
1310 GOSUB 8100
1340 PRINT "Zaehlerstand: ";z
1345 PRINT:PRINT
1350 INPUT "Messen j/n ";a$
1360 IF a$="j" THEN 1270
1370 GOTO 1000
2000 REM ----<Frequenzmessung>----
2010 CLS:GOSUB 8000
2020 PRINT "Frequenzmessung"
2030 PRINT "-----"
2032 PRINT:PRINT
2035 GOSUB 8000
2040 OUT pio,9
2050 OUT ct1,69:OUT ct1+1,69:OUT ct1+2,69
2060 OUT ct1,100:OUT ct1+1,100:OUT ct1+2,100
2090 OUT pio,137
2100 IF (INP(pio+1) AND 128)=128 THEN 2100
2110 GOSUB 8100
2115 a$="Hz"
2120 IF z<1000 THEN 2200
2130 z=z/1000:a$="kHz"
2140 IF z<1000 THEN 2200
2150 z=z/1000:a$="MHz"
2200 PRINT "f=";z;a$
2210 PRINT:PRINT
2220 INPUT "messen j/n";a$
2230 IF a$="j" THEN 2000
2240 GOTO 1000
3000 REM ----<Periodendauermessung>----
3010 CLS:GOSUB 8000
3020 PRINT "Periodendauermessung"
3030 PRINT "-----"
3040 PRINT:PRINT
3050 OUT pio,24:OUT pio,152
3060 IF (INP(pio+1) AND 128)=0 THEN 3100
3070 IF INKEY$="q" THEN 1000
3080 GOTO 3060
3100 GOSUB 8100
3110 z=z/10000:a$="ms"
3120 IF z<1000 THEN 3200
3130 z=z/1000:a$="s"
3200 PRINT "T=";z;a$
3210 PRINT:PRINT
3220 INPUT "messen j/n";a$
3230 IF a$="j" THEN 3000
3240 GOTO 1000
4000 REM ----<Impulsdauermessung>----
4001 bb=a-3:cc=64*bb
4010 CLS:GOSUB 8000
4020 PRINT "Impulsdauermessung"
4030 PRINT "-----"
4040 PRINT:PRINT
4050 OUT pio,56 OR cc:OUT pio,(INP(pio) OR 128)
4060 IF (INP(pio+1) AND 128)=0 THEN 4100
4070 IF INKEY$="q" THEN 1000
4080 GOTO 4060
4100 GOSUB 8100
```

Fortsetzung der Tabelle 3.18.

```
4110 z=z/10000:a$="ms"
4120 IF z<1000 THEN 4200
4130 z=z/1000:a$="s"
4200 PRINT "T(";b$(bb);")=";z;a$
4210 PRINT:PRINT
4220 INPUT "messen j/n";a$
4230 IF a$="j" THEN 4010
4240 GOTO 1000
5000 REM -----<Frequenzverhaeltnismessung>-----
5010 CLS:GOSUB 8000
5020 PRINT "Frequenzverhaeltnismessung"
5030 PRINT "-----"
5040 PRINT:PRINT
5050 OUT pio,40:OUT pio,168
5060 IF (INP(pio+1) AND 128)=0 THEN 5100
5070 IF INKEY$="q" THEN 1000
5080 GOTO 5060
5100 GOSUB 8100
5110 PRINT "f1/f2=";z
5120 PRINT:PRINT
5130 INPUT "messen j/n";a$
5140 IF a$="j" THEN 5000
5150 GOTO 1000
8000 REM -----<Ergebniszaehler loeschen>-----
8010 OUT ct2,69:OUT ct2+1,69:OUT ct2+2,69
8020 OUT ct2,0:OUT ct2+1,0:OUT ct2+2,0
8030 RETURN
8100 REM -----<Ergebniszaehler einlesen>-----
8110 z=INP(pio+1) AND 15
8120 a=256-INP(ct2):b=256-INP(ct2+1):c=256-INP(ct2+2)
8125 IF a+b+c=768 THEN 8140
8130 z=z+16*(a+256*(b+256*c))
8140 RETURN
```

## 3.5. Temperaturmessung

Die wichtigste nichtelektrische Größe in der Meß- und Regelungstechnik ist sicherlich die Temperatur. Aus diesem Grund soll auf die Temperaturmessung eingegangen werden, obwohl das nicht im unmittelbaren Zusammenhang mit einer Rechnerkopplung zu sehen ist.

Für die Temperaturmessung im Bereich  $\pm 100^\circ\text{C}$  lassen sich neben Widerstandsthermometern (z. B. *PT100*) Halbleiterdioden oder einzelne pn-Übergänge von Transistoren verwenden. Da der Ort der Messung i. allg. nicht mit dem Standort des Meßgeräts übereinstimmt, sind häufig erhebliche Leitungslängen zur Ankopplung des Meßfühlers an die Meßschaltung notwendig. Im Interesse einer hohen Genauigkeit und Störsicherheit sollte in diesem Fall ein Meßwertvorverstärker in unmittelbarer Nähe des Meßfühlers angeordnet werden.

### 3.5.1. Temperaturmeßkopf mit pn-Übergang

Der in Bild 3.28 dargestellte Temperaturfernmeßkopf benutzt als Temperaturfühler die Basis-Emitter-Strecke des Transistors V3. Die Schaltung arbeitet mit einer symmetrischen Versorgungsspannung von  $\pm 12 \dots \pm 18\text{V}$  und ist mit einem Verpolungsschutz (V4, V5) ausgerüstet. Die Ausgangsspannung ändert sich mit einer Steilheit von  $0,1\text{V/K}$  bei einem Spannungsbezugspunkt ( $U_a = 0\text{V}$ ) von  $0^\circ\text{C}$ . Der Ausgang der Schaltung ist kurzschlußfest.

Die Schaltung besteht aus einer Referenzspannungsquelle mit N1, V1, V2 und deren Beschaltungselementen. Dabei wird der Querstrom für das Referenzelement V1 aus der stabilisierten Ausgangsspannung von etwa  $-10\text{V}$  am Kollektor von V2 gewonnen, wodurch eine hohe Stabilität der Referenzspannung gegenüber Betriebsspannungsschwankungen erreicht wird. Der  $220\text{-k}\Omega$ -Widerstand sichert den Aufbau der Referenzspannung.

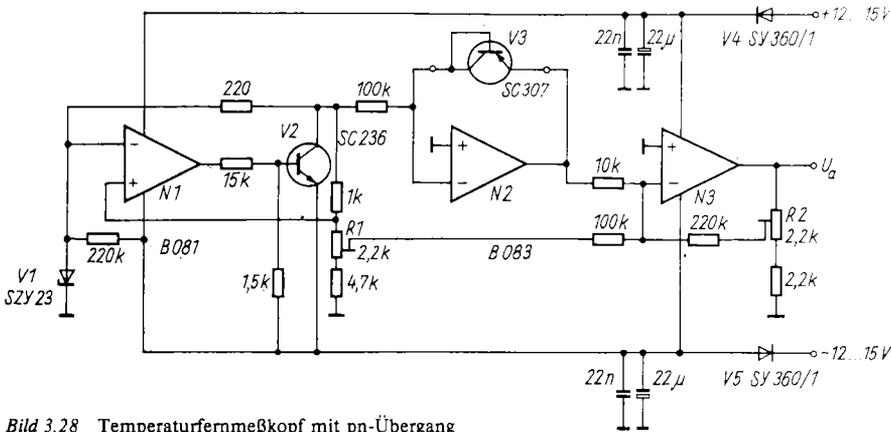


Bild 3.28 Temperaturfernmeßkopf mit pn-Übergang

renzspannung beim Einschalten der Betriebsspannung.

Der eigentliche Temperatur-/Spannungswandler wird von N2, V3 gebildet, wobei über den Vorwiderstand von 100 k $\Omega$  dem pn-Übergang von V3 ein Konstantstrom von etwa 100  $\mu$ A eingepreßt wird. Damit ergibt sich am Ausgang des Operationsverstärkers N2 eine Spannung von etwa 600 mV bei Zimmertemperatur, die mit einem Temperaturkoeffizienten von 2 mV/K auf Umgebungstemperaturänderungen an V3 reagiert. Der Summationsverstärker N3 verschiebt diese Kennlinie, d. h., die Grundspannung von etwa 600 mV wird mit einer an R1 abgegriffenen Verschiebespannung kompensiert und die Kennliniensteilheit durch Verstärkungseinstellung an R2 auf den Wert von 100 mV/K gebracht.

Die Schaltung gleicht man in folgenden Schritten ab:

Zunächst wird nach Anlegen der Betriebsspannung die Ausgangsspannung von N1 kontrolliert, wobei man etwa -10 V messen sollte. Der Meßfühler V3 wird zunächst über ein Anschlußkabel an die Meßschaltung angeschlossen. Das ermöglicht das Einbringen des Meßfühlers in eine Umgebung definierter Temperatur. Bei einer Meßfühlertemperatur von 0 °C stellt man  $U_a = 0$  V mit R1 ein. Danach gleicht man bei einer Fühlertemperatur von 100 °C mit R2 auf eine Ausgangsspannung von 10,00 V ab. Die so abgegliche Schaltung liefert damit im Bereich von  $\pm 100$  °C eine dem Zahlenwert der Temperatur entsprechende Spannung.

### 3.5.2. Temperaturfernmeßkopf mit PT100

Als 2. Beispiel soll ein Widerstandsthermometer mit einem PT100 als Fühler vorgestellt werden. Bild 3.29 zeigt die entsprechende Schaltung des Meßwertvorverstärkers.

Die Baugruppe besteht aus einer Referenzspannungsquelle N1, V1, die in ihrer prinzipiellen Wirkungsweise der Referenzspannungserzeugung in Bild 3.27 entspricht. Die am Ausgang von N1 anliegende Spannung von etwa 9 V wird als Bezugsspannung für eine Präzisionsstromquelle N2, V2 verwendet. Der am Drain von V2 gelieferte Konstantstrom von etwa 2 mA fließt durch den PT-100-Meßwiderstand und erzeugt einen temperaturproportionalen Spannungsabfall. Dieser Spannungsabfall wird mit dem Meßverstärker N5 verstärkt und ebenso wie eine Verschiebespannung (N3) dem Summationsverstärker N4 zugeführt. Dadurch kann auch in diesem Fall eine Kennlinienverschiebung erreicht werden, so daß sich eine Steilheit der Ausgangsspannung von 100 mV/K bei einem Spannungsbezugspunkt ( $U_a = 0$  V) von 0 °C ergibt.

Auch in diesem Schaltungsbeispiel wird die Betriebsspannung über Verpolschutzdioden zugeführt. Die LED V3 zeigt einen Defekt des Meßfühlers bzw. seiner Anschlußleitungen an, da der Konstantstrom in diesem Fall durch diese LED fließt. Im normalen Betriebsfall ist diese LED wegen des geringen Spannungsabfalls von etwa 200 mV am PT100 gesperrt und daher dunkel.

Die Schaltung wird wie die Schaltung in Bild 3.28 abgeglichen, d. h., bei einer Meßfühlertemperatur von 0 °C stellt man R1 auf  $U_a = 0$  V und bei 100 °C mit R2 die Ausgangsspannung von N4 auf 10,00 V ein.

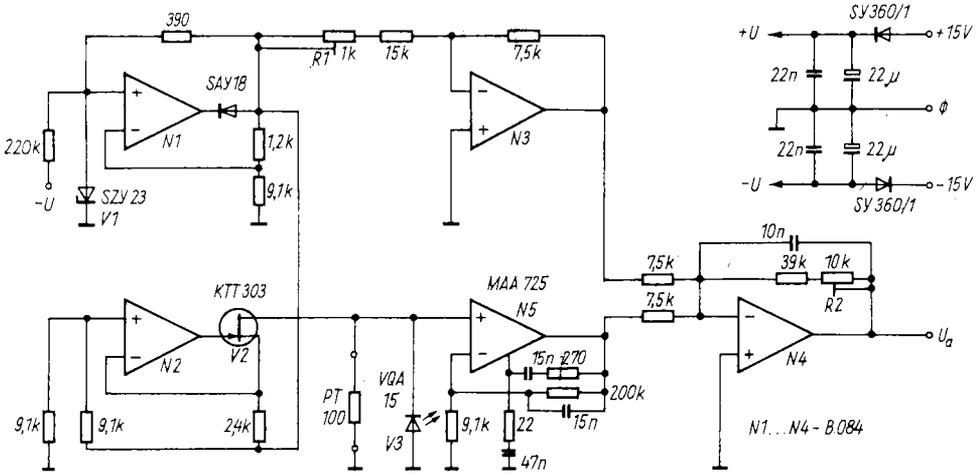


Bild 3.29 Temperaturfernmesskopf mit PT 100

Zum Abschluß noch folgender Hinweis: Die vorgestellte Schaltung eines Widerstands-/Spannungswandlers kann auch zur Erzeugung einer Rückmeldespannung eines Drehwinkelgebers genutzt werden. Solche Drehwinkelgeber sind auch 100-Ω-Potentiometer und werden z. B. zur Rück-

meldung der Ventilstellung an Motorventilen verwendet. Beim Einsatz der oben beschriebenen Schaltung kann durch Umdimensionierung verschiedener Widerstände eine drehwinkelproportionale Ausgangsspannung von 0...10 V erreicht werden.

## 4. Signalverarbeitung mit Mikrorechnern

In diesem Abschnitt sollen kurz einige Aspekte der Meßsignalverarbeitung angedeutet werden, da eine detaillierte Beschreibung der Möglichkeiten ein eigenes Buch füllen kann. Außerdem müßte man bei der Betrachtung von komplexen Verarbeitungsalgorithmen höhere Programmiersprachen einbeziehen, sich also letztlich auf einen bestimmten Mikrorechnertyp festlegen.

### 4.1. Meßwertglättung

In vielen Anwendungsfällen sind die zu messenden Spannungen mehr oder weniger stark ausgeprägten zeitlichen Schwankungen unterworfen. In der analogen Meßtechnik kommen in diesem Fall Filter mit Tiefpaßcharakter zum Einsatz, die eine zeitliche Mittelwertbildung vornehmen. In der digitalen Meßtechnik dagegen kann einerseits der Analog-Digital-Wandler eine Mittelwertbildung übernehmen (bei integrierenden Wandlern, s. Abschnitt 3.1.) oder aber eine digitale Filterung über einer Meßwertreihe vorgenommen werden. Dabei ist zu unterscheiden zwischen Verfahren, die nach der Durchführung einer gesamten Meßreihe angewendet werden (off-line-Verarbeitung), und Verfahren, die sofort jeden Meßwert direkt nach seiner Ermittlung verarbeiten (on-line-Verfahren). Um auch den geglätteten Meßwert ständig anzeigen zu können, soll hier die sofortige Verarbeitung betrachtet werden. Dabei wird zunächst eine exponentielle Mittelwertbildung betrachtet, die das digitale Gegenstück zum analogen RC-Glied ist. Für den n-ten Mittelwert gilt dabei in guter Näherung die Rekursionsformel

$$y(n) = y(n-1) + [x(n) - y(n-1)]/K,$$

wobei K eine Art digitale Zeitkonstante darstellt, gemessen in ganzzahligen Vielfachen der Meßwertabtastrate. Um diese Gleichung auf Maschinenebene schnell abarbeiten zu können, wählt man zweckmäßigerweise für die Konstante K eine Potenz von 2 (2, 4, 8, ...), da dann die Division durch eine Rechtsverschiebung ersetzt werden kann. Tabelle 4.1. zeigt ein entsprechendes Beispielprogramm für K = 8; wobei dem Programm der neue Meßwert übergeben wird, das Programm den neuen Mittelwert errechnet und in Merkszellen ablegt.

Eine weitere Möglichkeit der Mittelwertbildung

ist die lineare Mittelung, der in der Analogschaltungstechnik der aktive Integrator entspricht. Die Rekursionsformel für den n-ten Mittelwert lautet hierbei

$$y(n) = y(n-1) + x(n)/K.$$

Startet man diese Mittelwertbildung mit dem Wert  $y(0) = 0$ , so erhält man bei angenommenen positiven Meßwerten einen ständig steigenden Wert  $y(n)$ . Dabei ist nach genau K Messungen der Mittelwert erreicht, den man erhalten würde, wenn man K Meßwerte addiert und durch K teilt (also der Mittelwert im mathematischen Sinn). Tabelle 4.2. zeigt hierzu das entsprechende Programm, wobei wieder K = 8 gewählt wurde.

Aus den eben gemachten Aussagen ist ableitbar, daß diese Form der Mittelwertbildung eigentlich erst nach genau K Messungen einen aussagekräftigen Anzeigewert liefert, falls aller K Messungen der Mittelwertspeicher (MWE) gelöscht wird. Um diesen Nachteil zu vermeiden, kann eine andere Form der linearen Mittelwertbildung angewendet werden; der gleitende Mittelwert. Dieser kann durch die Rekursionsformel

$$y(n) = y(n-1) + [x(n) - x(n-k)]/K$$

beschrieben werden. Hierbei ist es notwendig, neben dem vorherigen Mittelwert auch die  $k-1$  vorherigen Meßwerte zu speichern. Im Beispielprogramm (Tabelle 4.3.) ermöglicht das ein Umlaufspeicher.

Abschließend soll das dynamische Verhalten dieser 3 vorgestellten Mittelungsverfahren anhand des Bildes 4.1 veranschaulicht werden. Aus dieser Abbildung ist zu erkennen, daß sich die lineare Mittelwertbildung und der gleitende Mittelwert während der ersten K Messungen nicht unterscheiden und nach der K-ten Messung genau den Mittelwert der K vorigen Messungen abbilden. Während der lineare Mittelwert danach weiter ansteigt und erst konstant bleibt, falls der Meßwert Null ist, repräsentiert der gleitende Mittelwert den geglätteten Meßwertverlauf. Der exponentielle Mittelwert glättet zwar ebenfalls gut, zeigt jedoch ein schlechtes dynamisches Verhalten, da er wesentlich mehr Meßwerte benötigt, um in den eingeschwungenen Zustand zu gelangen. Um diese Aussagen zu bekräftigen und einen Vergleich zu den eventuell vertrauteren analogen Schaltungen zu erhalten, ist in Bild 4.2 das dynamische Verhalten der digitalen Mittelwerte bei Anlegen eines

Tabelle 4.1. Programm zur exponentiellen Mittelwertbildung

```

;****EXPONENTIELLER MITTELWERT*****
;-----VEREINBARUNGEN-----

MWE: EQU 0E000H ;HILFSZELLE FUER MITTELWERT-DOPPELBYTE

;-----MITTELWERT LOESCHEN-----

LOE: PUSH HL
      LD HL,0 ;WERT NULL
      LD (MWE),HL ;EINTRAGEN
      POP HL
      RET

;-----MITTELWERT UEBER 8 MESSWERTE-----

; IN: HL=MESSWERT
; OUT: HL=MITTELWERT

EXM: PUSH DE
      PUSH AF
      EX DE,HL ;MESSWERT IN DE
      LD HL,(MWE) ;BISHERIGER MITTELWERT
      EX DE,HL
      OR A
      SBC HL,DE ;DIFFERENZ MESSWERT - MITTELWERT
      SRA H ;DIFFERENZ / 8
      SRL L
      SRA H
      SRL L
      SRA H
      SRL L
      ADD HL,DE ;NEUEN MITTELWERT ERRECHNEN
      LD (MWE),HL ;UND MERKEN
      POP AF
      POP DE
      RET

```

Rechteckimpulses (zeitweises Anlegen einer konstanten Spannung) dargestellt. Hieraus ist sehr gut ersichtlich, daß der gleitende Mittelwert das günstigste dynamische Verhalten zeigt, da nach  $K$  Messungen der wirkliche Mittelwert erstmals erreicht wird, während sich der exponentielle Mittelwert asymptotisch dem wahren Wert nähert und erst nach etwa  $5K$  Meßwerten auf etwa 1% genau den wahren Wert darstellt. Es ist daher ableitbar, daß bei einer digitalen Mittelwertbildung dem Verfahren des gleitenden Mittelwerts der Vorzug gegeben werden sollte.

## 4.2. Extremwerte

In manchen Fällen ist ständig eine Aussage darüber zu treffen, welchen kleinsten oder größten Wert eine Meßgröße während der gesamten Meßreihe angenommen hat. Diese Aufgabe ist auf der Maschinenebene relativ einfach lösbar, da vorzeichenbehaftete Meßwerte in allen (in diesem Buch) angegebenen Programmen in 2er-Komplementdarstellung angegeben werden. Damit kann die notwendige Vergleichsoperation mit dem Programm zur Extremwertberechnung Tabelle 4.4. durchgeführt werden.

Tabelle 4.2. Programm zur linearen Mittelwertbildung

```

;***LINEARER MITTELWERT*****
;-----VEREINBARUNGEN-----

MWE: EQU 0E000H ;HILFSZELLE FUER MITTELWERT-DOPPELBYTE

;-----MITTELWERT LOESCHEN-----

LOE: PUSH HL
     LD HL,0 ;WERT NULL
     LD (MWE),HL ;EINTRAGEN
     POP HL
     RET

;-----MITTELWERT UEBER 8 MESSWERTE-----

; IN: HL=MESSWERT
; OUT: HL=MITTELWERT

LIM: PUSH DE
     PUSH AF
     SRA H ;MESSWERT / 8
     SRL L
     SRA H
     SRL L
     SRA H
     SRL L
     EX DE,HL
     LD HL,(MWE) ;ALTER MITTELWERT
     ADD HL,DE ;NEUEN MITTELWERT ERRECHNEN
     LD (MWE),HL ;UND MERKEN
     POP AF
     POP DE
     RET

```

### 4.3. Einbindung von Maschinenroutinen in BASIC

Wesentlich komfortabler gestaltet sich natürlich die Meßsignalverarbeitung in einer höheren Programmiersprache, da hierbei der entsprechende Algorithmus nahezu direkt als Programm formuliert werden kann und darüber hinaus neben den Grundrechenarten die gebräuchlichsten Standardfunktionen im Sprachumfang enthalten sind.

Das Ansprechen der Schnittstellen zum Meßprozeß, z. B. der AD- und DA-Wandler, kann in diesem Fall einerseits über entsprechende Peripheriebefehle (IN bzw. OUT) erfolgen, wie das im

Kapitel 2.2.4. bereits angeführt wurde. Andererseits können jedoch auch die in den entsprechenden Kapiteln angegebenen Maschinenroutinen weiterhin benutzt werden. Beim *MC80*-BASIC, das für Meßplatzsteuerung konzipiert wurde, geschieht das durch die Definition von benutzereigenen Prozeduren. Diese Prozedurtechnik, wie sie ebenfalls z. B. von PASCAL bekannt ist, gestattet es, dem Maschinenprogramm beliebig Parameter (z. B. die Kanalnummer des AD-Wandlers) zu übergeben. Andererseits kann eine solche Prozedur, falls sie als Funktionsprozedur vereinbart ist, direkt den Meßwert in den BASIC-internen Schnittstellen (bei INTEGER-Variablen z. B. im Registerpaar HL) übergeben. Es ist dann möglich, die Messung eines Spannungswerts bei einem

Tabelle 4.3. Programm zur gleitenden Mittelwertbildung

```

;***LINEARER MITTELWERT (GLEITEND)*****
;-----VEREINBARUNGEN-----
MWE: EQU 0E000H ;HILFSZELLE FUER MITTELWERT-DOPPELBYTE
MPU: EQU 0E002H ;RINGPUFFER FUER MESSWERTE (16 BYTE)

;-----PUFFER LOESCHEN-----
LDE: PUSH HL
      PUSH BC
      LD HL,MWE ;ERSTE HILFSZELLE
      LD B,12H ;18 BYTE LAENGE
LO1: LD (HL),0 ;LOESCHEN
      INC HL
      DJNZ LO1
      POP BC
      POP HL
      RET

;-----MITTELWERT UEBER 8 MESSWERTE-----
; IN: HL=MESSWERT
; OUT: HL=MITTELWERT
GLM: PUSH DE
      PUSH BC
      PUSH AF
      PUSH HL ;MESSWERT EINKELLERN
      LD HL,(MPU) ;ACHTVORIGEN MESSWERT HOLEN
      PUSH HL ;UND EINKELLERN
      LD DE,MPU ;RINGPUFFER
      LD HL,MPU+2
      LD BC,0EH ;LAENGE - 2
      LDIR ;RINGPUFFER UMLAGERN
      POP BC ;ACHTVORIGER MESSWERT ZURUECK
      POP HL ;MESSWERT ZURUECK
      LD (MPU+0EH),HL ;IN RINGPUFFER EINTRAGEN
      OR A
      SBC HL,BC ;MESSWERT - ACHTVORIGEN MESSWERT
      SRA H ;DIFFERENZ / 8
      SRL L
      SRA H
      SRL L
      SRA H
      SRL L
      EX DE,HL
      LD HL,(MWE) ;ALTER MITTELWERT
      ADD HL,DE ;NEUEN MITTELWERT ERRECHNEN
      LD (MWE),HL ;UND MERKEN
      POP AF
      POP BC
      POP DE
      RET

```

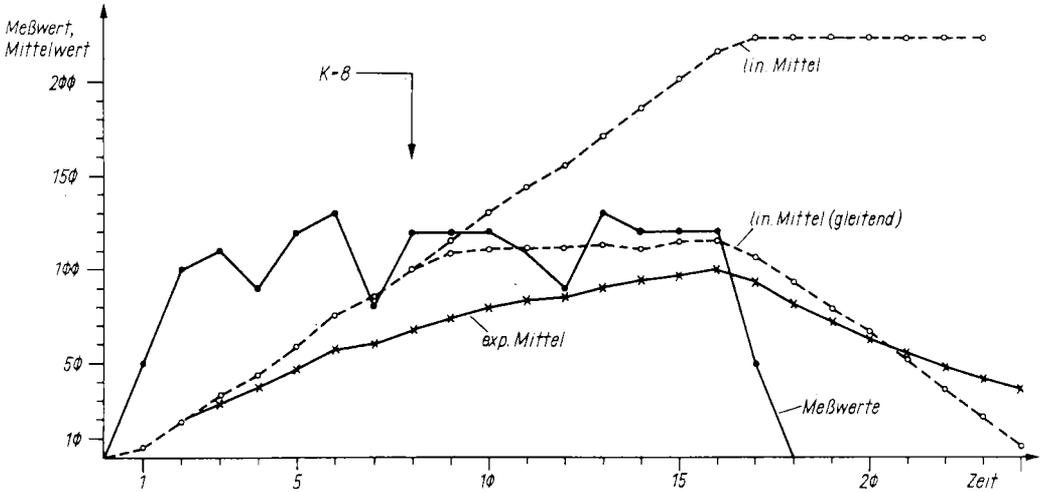


Bild 4.1 Dynamisches Verhalten verschiedener Mittelwertverfahren

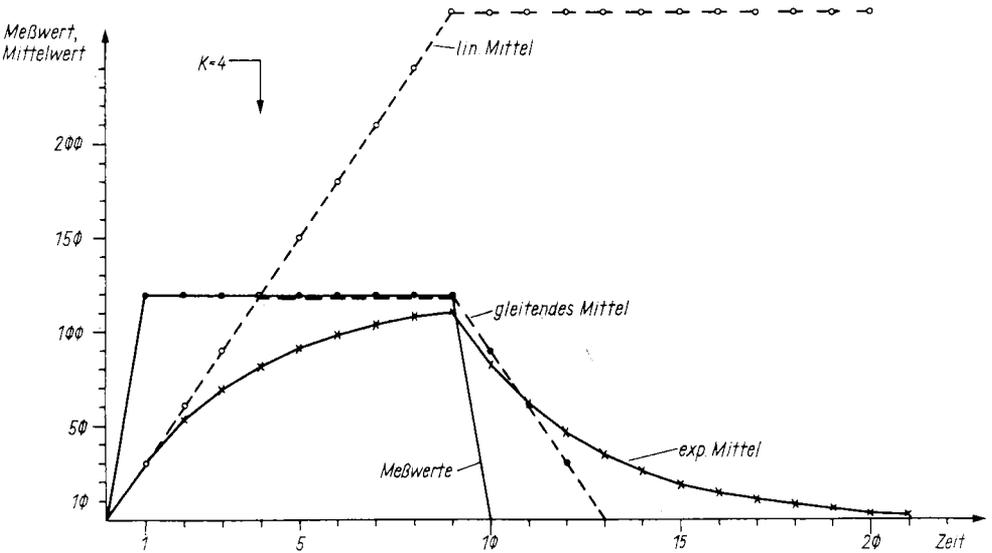


Bild 4.2 Verhalten verschiedener Mittelwertverfahren bei Anlegen einer Rechteckspannung

6-Kanal-Digitalvoltmeter in folgender Weise im BASIC-Programm zu formulieren:

PRINT DVM(1),  
wobei der definierten Funktionsprozedur DVM die zu messende Kanalnummer in Klammern übergeben wird (das kann auch ein beliebiger arithmetischer Ausdruck oder ein Variablenname sein) und der ermittelte Wert mit Hilfe der PRINT-Anweisung direkt angezeigt wird. Bei üblichen BASIC-Dialekten, wie sie z. B. Kleincomputer verwenden, ist diese Prozedurtechnik nicht im-

plementiert (nicht vorhanden). Dafür kann eine Maschinenroutine mit dem CALL-Befehl aufgerufen werden, wobei die entsprechende Speicheradresse der Maschinenroutine im CALL-Befehl dezimal anzugeben ist. Dabei sollte man beachten, daß Adressen größer 7FFFH negativ einzugeben sind (interne 2er-Komplementdarstellung). Die entsprechenden Übergabeparameter, im betrachteten Beispiel die Meßkanalnummer und der Meßwert, werden ebenfalls in festen Speicheradressen übergeben, die im BASIC mit dem

Tabelle 4.4. Programm zur Extremwertermittlung

```

;*****EXTREMWERTE*****
;-----VEREINBARUNGEN-----

MIN: EQU 0E012H ;MINIMUMSPEICHER (DOPPELBYTE)
MAX: EQU 0E014H ;MAXIMUMSPEICHER (DOPPELBYTE)

;-----MERKZELLEN LOESCHEN-----

MLO: PUSH HL
      LD HL,8000H ;MINIMAL MOEGLICHER WERT -32768
      LD (MAX),HL ;IN MAXIMUMSPEICHER EINTRAGEN
      LD HL,7FFFH ;MAXIMAL MOEGLICHER WERT +32767
      LD (MIN),HL ;IN MINIMUMSPEICHER EINTRAGEN
      POP HL
      RET

;-----EXTREMWERTE BESTIMMEN-----

; IN: HL=MESSWERT
; OUT: HL=MESSWERT

EXT: PUSH DE
      PUSH AF
      EX DE,HL ;MESSWERT NACH DE
      LD HL,(MAX) ;BISHERIGER MAXIMALWERT
      CALL VGL ;VERGLEICHEN
      JRNC EX1 ;MESSWERT NICHT GROESSER ALS MAXIMALWERT
      EX DE,HL ;MESSWERT GROESSER
      LD (MAX),HL ;ALSO EINTRAGEN
      EX DE,HL
EX1: LD HL,(MIN) ;BISHERIGER MINIMALWERT
      EX DE,HL
      CALL VGL ;VERGLEICHEN
      JRNC EX2 ;FERTIG, DA MINIMUM KLEINER ALS MESSWERT
      LD (MIN),HL ;MESSWERT KLEINER,ALSO EINTRAGEN
EX2: POP AF
      POP DE
      RET

;-----VERGLEICHSPROGRAMM-----

; IN: HL,DE=WERTE IM ZWEIERKOMPLEMENT
; OUT: Z=1,C=0 --> HL = DE
; ; Z=0,C=0 --> HL > DE
; ; Z=0,C=1 --> HL < DE

VGL: PUSH BC
      PUSH DE
      PUSH HL
      LD BC,8000H ;VERSCHIEBEWERT
      ADD HL,BC ;ZWEIERKOMPLEMENT IN OFFSETDARSTELLUNG
      EX DE,HL

```

Fortsetzung der Tabelle 4.4.

```
ADD HL, BC
EX DE, HL
OR A ; ZAHLEN VERGLEICHEN
SBC HL, DE
POP HL
POP DE
POP BC
RET
```

Tabelle 4.5. BASIC-Programm 6-Kanal-Digitalvoltmeter

```
10 REM -----<DIGITALVOLTMETERAUFRUF>-----
20 NUM=-8160:WERT=NUM+1:MESS=NUM+3
30 CLS
40 FOR A=0 TO 5
50 POKE NUM, A
60 CALL MESS
70 MESSWERT=PEEK(WERT)+256*PEEK(WERT+1)
80 PRINT "SPANNUNG"; A; "="; MESSWERT/1000; "VOLT"
90 NEXT A
100 END
```

Tabelle 4.6. Maschinenroutine Anpassung BASIC an Digitalvoltmerroutine in Tabelle 3.11.

```
;****PARAMETERUEBERGABE VON UND ZUM BASIC*****
;---VEREINBARUNGEN-----
NUM: EQU 0E020H ;UEBERGABE-SPEICHER FUER KANALNUMMER
WRT: EQU 0E021H ;UEBERGABE-SPEICHER FUER MESSWERT
      ORG 0E023H ;PROGRAMM-BEGINN
;---ANPASSUNG AN DIGITALVOLTMETERPROGRAMM-----
MES: PUSH HL ;BASIC-REGISTER RETTEN
      PUSH AF
      LD A, (NUM) ;KANAL-NUMMER HOLEN
      CALL ADU ;PROGRAMMAUFRUF TAFEL 3.11
      LD (WRT), HL ;MESSWERT ABLEGEN
      POP AF
      POP HL
      RET
```

POKE-Befehl beschrieben und mit dem PEEK-Befehl gelesen werden können. Tabelle 4.5. zeigt ein entsprechendes BASIC-Programm. Tabelle 4.6. stellt die Anpassung der entsprechenden Maschinenroutine dar.

Manche BASIC-Dialekte gestatten auch die Über-

gabe von Parametern durch Komma getrennt hinter dem CALL-Befehl. Hier muß man von Fall zu Fall im entsprechenden BASIC-Handbuch nachschlagen, um die jeweiligen Möglichkeiten der BASIC-Programmsysteme zu erkunden und auszuschöpfen.

# 5. Allgemeine Hinweise zum Schaltungsaufbau

## 5.1. Aufbau der Digitalschaltungen

Unter dem Begriff Digitalschaltung sollen hier nicht nur die aus digitalen IS bestehenden Schaltungsteile verstanden werden, sondern auch alle die Teile, die die Kopplung zwischen dem Mikrorechner und seiner Peripherie vornehmen.

Zunächst eine Betrachtung der eventuell notwendigen Verbindungsleitungen. Sind Verbindungsleitungen zwischen Schaltungsteilen unumgänglich, sollten sie so kurz wie möglich ausgeführt werden, besonders dann, wenn das Bussystem des Mikrorechners zur Peripheriekopplung herangezogen werden muß, d.h., wenn keine Standard-schnittstelle am Mikrorechner vorhanden ist. In diesem Fall müssen die im Kapitel 1.1. beschriebenen Schaltungen möglichst direkt auf einer Leiterplatte, die auch den Bus-Steckverbinder enthält, aufgebaut werden. Von dieser Platine aus führen dann die entsprechenden peripherieseitigen Anschlüsse zur eigentlichen Anwenderschaltung. Bei eventuellen Kurzschlüssen, wie sie in der Experimentierphase nicht auszuschließen sind, kann dann höchstens der Peripherieschaltkreis zerstört werden, der eigentliche Rechnerkern bleibt dabei verschont.

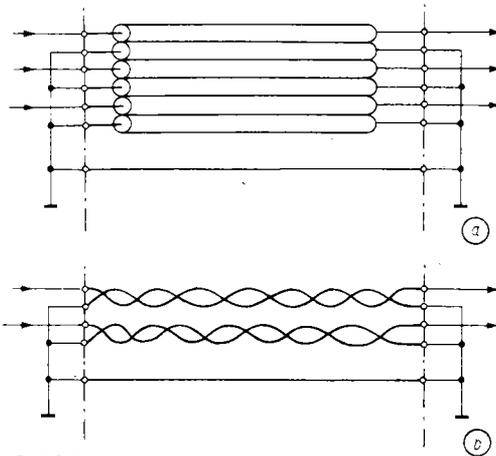


Bild 5.1  
Praktischer Aufbau von Verbindungsleitungen;  
a - mit mehrpoligem Flachkabel,  
b - mit verdrehten Adernpaaren

Kann man auf einen Anschluß über Kabel nicht verzichten, sollten keine Kabelbäume verwendet werden, da es hierbei leicht zu kapazitivem Übersprechen zwischen den Signalleitungen kommt. Für die hier in Betracht kommenden Signalfrequenzen von maximal 2 MHz können bei Leitungslängen von mehr als 30 cm Länge die in Bild 5.1 gezeigten 2 Formen von Verbindungsleitungen als ideal angesehen werden:

a) mehrpolige Flachkabel, bei denen zwischen 2 Signalleitungen jeweils eine Masseleitung mitgeführt wird, und

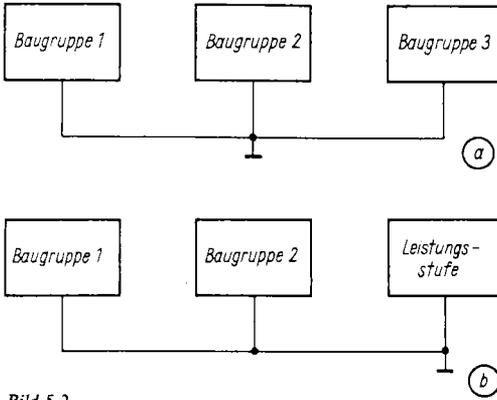
b) Kabel aus jeweils paarweise verdrehten Leitungen, von denen eine Leitung als Masse mitgeführt wird.

Zu beachten ist dabei, daß über diese Masseleitungen keine Ströme fließen dürfen, d. h., es ist stets eine Masseleitung entsprechenden Querschnitts als Versorgungsleitung zusätzlich vorzusehen. Bei höheren Frequenzen bleibt nur der Einsatz von Koaxialkabeln.

Grundsätzlich gelten die gleichen Überlegungen auch für die Gestaltung der Leitungsführung großflächiger Leiterplatten (z. B. Rückverdrahtungsleiterplatten beim Einsatz mehrerer Peripheriebaugruppen). Hier kann als Massefläche die 2. Leiterseite verwendet werden. Die Stromversorgungs- und Masseleitungen der einzelnen Schaltungsteile sollten möglichst sternförmig angeordnet sein. In jedem Fall müssen Stützkondensatoren (22-nF...100-nF-Scheiben) in unmittelbarer Nähe der IS vorgesehen werden. Läßt sich eine sternförmige Leitungsführung nicht realisieren, sollte der Masseanschlußpunkt am leistungsstärksten Bauelement angeordnet werden, s. auch Bild 5.2. Auf Leiterplatten sind das bei den hier betrachteten Schaltungen i. allg. die Bus-Treiber-IS.

Beim Einsatz von CMOS-IS ist zu beachten, daß deren maximale Betriebsspannung in keinem Fall auch nur kurzfristig überschritten werden darf und nur dann eine Eingangsspannung anliegen darf, falls auch die Betriebsspannung der CMOS-IS vorhanden ist. Wird das nicht beachtet, führt es zum Ausfall des betreffenden Bauelements.

Noch kurz einige Bemerkungen zur Problematik «offener Eingänge»: Unbenutzte Eingänge von CMOS- und NMOS-Schaltkreisen (dazu zählen auch die Peripherieschaltkreise) müssen mit einem für die Schaltungsfunktion verträglichen Ruhepotential verbunden werden! Sicherheitshalber ist ein solches Vorgehen auch bei TTL-IS



**Bild 5.2**  
Masseführung;  
a – sternförmig, b – linienförmig

sinnvoll, besonders wenn es sich um unbenutzte Takt- oder Stelleingänge von Flip-Flops und Zählern handelt. Schon oft erwies sich ein solcher «offener» Eingang als Quelle zufälliger Fehlfunktion und damit zeitraubender Fehlersuche.

## 5.2. Aufbau der Analogschaltungen

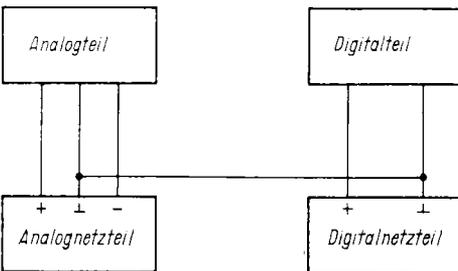
Als Analogschaltungen werden in diesem Zusammenhang auch die entsprechenden AD- und DA-Wandlerschaltkreise betrachtet. Es ist auf eine sorgfältige Abblockung der Betriebsspannungen zu achten. Bei Operationsverstärkern und ähnlich leistungsarmen Schaltungen benutzt man dazu 22-nF-Scheibenkondensatoren nahe der IS und je einen 100-µF-Elektrolytkondensator je Betriebsspannung einer Baugruppe (Leiterplatte). Bei monolithischen AD- und DA-Wandler-IS sollte die Betriebsspannung mit mindestens 47-µF-Elektro-

lyt- und 47-nF-Scheibenkondensatoren abgeblockt werden.

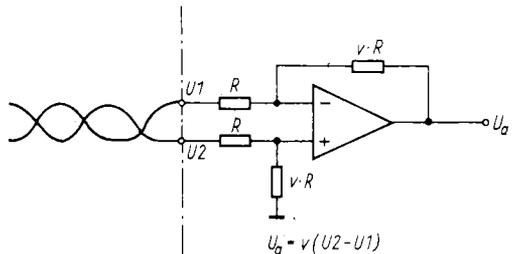
Bezüglich der Masseführung gelten ähnliche Aussagen wie für die Digitalschaltungen. Zusätzlich ist zu beachten, daß die Masseleitungen des Digitalteils von der Masse des Analogteils streng zu trennen sind und nur an einem Punkt eine Verbindung hergestellt wird. Ein dafür gut geeigneter Schaltungspunkt sind die Masseanschlüsse der Netzteilschaltungen, s. Bild 5.3. Sollte das auf einer Leiterplatte schlecht möglich sein, ist zu beachten, daß keine Ströme digitaler Schaltkreise über die Analogmasse fließen.

Bei der Auswahl der passiven Bauelemente von Analogschaltungen sollten für verstärkungsbestimmende Widerstände möglichst engtolerierete Metallschichtwiderstände eingesetzt werden. Übliche Kohleschichtwiderstände sind wegen des wesentlich höheren Temperaturkoeffizienten ungeeignet. Für eventuell vorgesehene Einstellwiderstände sollten aus dem gleichen Grund möglichst Dick-schichtsteller eingesetzt werden. Besonders positiv wirkt sich dabei ein Feintrieb auf die Abgleichgenauigkeit und Langzeitstabilität aus.

Eine weitere Einflußgröße auf die Genauigkeit und Stabilität der Parameter von Analogschaltungen ist die Stabilität der Betriebsspannungen. Diese sollten auf mindestens 1% (bei 15 V also besser 0,15 V) gegenüber Netzspannungs- und Belastungsschwankungen stabilisiert sein, was durch den Einsatz entsprechender Spannungsregler-IS realisiert werden kann. Sollen Analogspannungen über längere Leitungen gemessen werden, besteht die Gefahr der Einkopplung von Störspannungen. Diese lassen sich recht gut dadurch unterdrücken, daß entsprechende Vorverstärker die Übertragungsleitung niederohmig speisen. In hartnäckigen Fällen lassen sich die eingekoppelten Störspannungen beseitigen, indem als Übertragungsleitung ein verdrehtes Leitungspaar benutzt wird und als Leitungsempfänger ein Differenzverstärker zum Einsatz kommt, wie es Bild 5.4 zeigt.



**Bild 5.3**  
Masseführung bei der Kopplung von Analog- und Digital-schaltungen

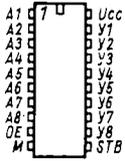


**Bild 5.4**  
Differenzverstärker zur Unterdrückung von Gleichtaktstörsignalen

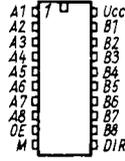
## 6. Literatur

- [1] Kieser, H.; Meder, M.: Mikroprozessortechnik. Berlin, 1984
- [2] Warme, G.; Otto, V.; Graffunder, B.: Mikrorechneranwendung-Gerätetechnik U880 (Berichte zur Nachrichtentechnik, Band 13). Berlin, 1982
- [3] Naumann, G.; Meiling, W.; Stscherbina, A.: Standard-Interfaces der Meßtechnik. Berlin, 1980
- [4] Graupner, G.: Anschlußsteuerung für IMS-2-Controller. radio fernsehen elektronik, Berlin 35(1986) 7, S.427-428, S.431
- [5] Feige, U.; Stscherbina, A.: Byteseriell-Bitparalleles Interface. Steuerungsablauf und Handshake. radio fernsehen elektronik, Berlin 26(1977) 23/24, S.795-798  
Feige, U.; Stscherbina, A.: Byteseriell-Bitparalleles Interface. Interfacefunktionen und ihr Zusammenwirken. radio fernsehen elektronik, Berlin 27(1978) 3, S.147-150  
Feige, U.; Taeger, W.: Byteseriell-Bitparalleles Interface. Interface-Funktionen und ihr Zusammenwirken. radio fernsehen elektronik, Berlin 29(1980) 5, S.293-296
- [6] ...: Manual Hardcopy-Drucker robotron 6311, 6312.
- [7] Lange, H.: Lokales Netz für Mikrorechnerkopplung. radio fernsehen elektronik, Berlin 34(1985) 2, S.77-80
- [8] Kühnel, C.: AD- und DA-Umsetzer für den Amateur. Band 232 der Amateurreihe electronica, Berlin, 1986
- [9] Bogatz, A.: DA-Wandlerbaustein. radio fernsehen elektronik, Berlin 31(1982) 5, S.299-300
- [10] Bogatz, A.: Zweikanal-Analogausgabemodul für K1520. radio fernsehen elektronik, Berlin 33(1984) 3, S.192-193
- [11] Fiengenbaum, W.: DA-Umsetzer mit geringem Linearitätsfehler. radio fernsehen elektronik, Berlin 31(1982) 5, S.294-298
- [12] Tietze, U.; Schenk, Ch.: Halbleiter-Schaltungstechnik. Berlin, Heidelberg, New York, 1978
- [13] Fritzsche, K.: Antriebsbausteine für Hifi-Plattenspieler. radio fernsehen elektronik, Berlin 29(1980) 3, S.178-181
- [14] Kahl, B.: Analog-Digital-Wandler C 520 D. radio fernsehen elektronik, Berlin 31(1982) 6, S.377-382
- [15] Döhring, H.: Analogwerteingabe in Mikrorechner mit C520D. radio fernsehen elektronik, Berlin 31(1982) 6, S.382-383
- [16] Kahl, B.: Analog-Digital-Wandlersystem C500. radio fernsehen elektronik, Berlin 35(1986) 3, S.182-186, und 4, S.243-247
- [17] Bogatz, A.: Phasenschieberschaltungen für Rechtecksignale. radio fernsehen elektronik, Berlin 32(1983) 3, S.188-192
- [18] Klein, R.: Integrierte Vor- und Rückwärtszählerschaltung U125D. radio fernsehen elektronik, Berlin 35(1986) 7, S.443-444
- [19] Löber, Ch., Will, G.: Mikrorechner in der Meßtechnik. Berlin, 1983
- [20] Oswald, K.: PIO 8255 - Eigenarten und Programmierung. ct - magazin für computertechnik, Hannover (1985) 7, S.102-105

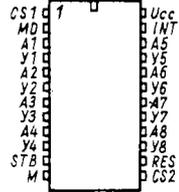
DS8282



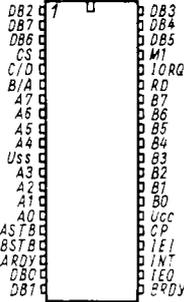
DS8286



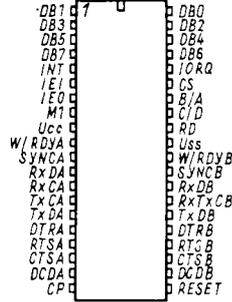
DS8212



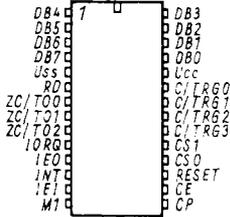
U855



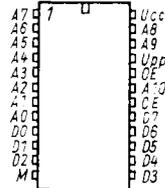
U8560



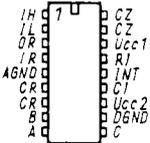
U857



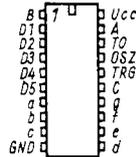
U2716



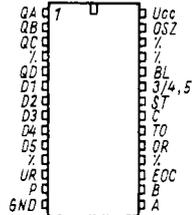
C500, C501



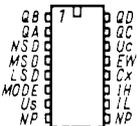
C502



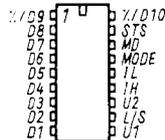
C504



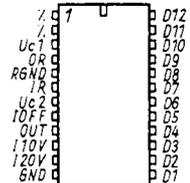
C520



C570, C571



C565, C5650, C5658



**Mit geeigneten Schnittstellen ist es relativ einfach, vorhandene Mikrorechner für die Meßwerterfassung, -verarbeitung und -ausgabe zu nutzen. Folgende Schwerpunkte werden in dieser Broschüre behandelt:**

- **Standard-Schnittstellen (V.24-, Centronics-, und IEC-625-Schnittstelle),**
- **Meßsignalerzeugung mit Mikrorechnerausgabegruppen (Erzeugung von Gleichspannungs- und Wechselspannungssignalen),**
- **Messung von Gleich- und Wechselspannungen,**
- **automatische Meßbereichswahl,**
- **Berechnung von Differenzen, Verhältnissen usw.,**
- **Funktionsgenerator und**
- **Frequenzzähler.**

**Alle behandelten Schaltkreise werden mit ihren wichtigsten Daten sowie Programmieranleitung vorgestellt.**